

1K14 NVDR（不揮発データレコーダ）における SpaceWire の利用

○ 佐々木通（三菱電機）

市川愉（宇宙航空研究開発機構），岡本隆司（宇宙航空研究開発機構）
関妙子（宇宙航空研究開発機構），阿部まみ（宇宙航空研究開発機構）
板尾彰二（三菱電機），黒澤寿好（三菱電機），加藤哲朗（三菱電機）

Application of SpaceWire to NVDR(Non-Volatile Data Recorder)
Toru Sasaki(MELCO), Satoshi Ichikawa(JAXA), Takashi Okamoto(JAXA),
Taeko Seki(JAXA), Mami Abe(JAXA), Syoji Ito(MELCO),
Hisayoshi Kurosawa(MELCO), Tetsuro Kato(MELCO)

Key Words: NAND FLASH, MASS MEMORY, Data Recorder, SpaceWire

Abstract

NVDR is a data recorder component for spacecrafts. NAND FLASH memories are used to realize large capacity and non-volatility. Nowadays SpaceWire is becoming a standard network for spacecraft. This paper discusses the status of the development and the architecture which has a SpaceWire Control bus.

1. はじめに

近年、地球観測衛星や科学衛星のセンサの高性能化に伴い、大容量データを人工衛星内のデータレコーダに保存する必要性が生じている。そのため、宇宙航空研究開発機構と三菱電機はメモリ素子として NAND FLASH を使用した不揮発データレコーダ(NVDR)を開発した。NAND FLASH は DRAM に比べて記録密度が高いため、記録領域の大容量化を実現することができた。また NAND FLASH は不揮発メモリであるため電源断時にもデータが失われないという特徴を持つ。部品調達上、民生用の NAND FLASH を使用せざるを得ないが、耐放射線試験を実施した結果、適切な誤り訂正符号を用いることで宇宙でも使用可能なことを確認した¹⁾。NVDR はバックプレーン基板にコントロールボード、メモリボード、インタフェースボードを挿入する構造になっており、各ボードはコントロールボードから SpaceWire によって制御される。SpaceWire を利用することによって、ボード間の制御に必要なデバイスの IO 数を削減でき、その分多くの NAND FLASH をデバイスに接続することができるようになった。その結果、記憶容量の大容量化と記録・再生速度性能の向上を実現した。本論文では NVDR のアーキテクチャと

SpaceWire による制御方法についてその効果について論じ、性能評価試験の結果を示す。

2. NVDR の開発状況

NVDR の開発は 2009 年度から開始し、表 1 の性能を目標としてアーキテクチャ検討と NAND FLASH の放射線試験を実施した。2010 年度は放射線試験結果を元に詳細設計を実施した。2011 年度には BBM 試作装置を製造し、性能評価試験を実施完了した²⁾³⁾。

表 1 性能目標

項目	性能
EOL 記録容量	1 [Tbyte] 以上
記録・再生速度	1 [Gbps] 以上
質量	20 [kg] 以下
消費電力	100 [W] 以下
BER	1×10^{-16} [Bit/day] 以下

3. NVDR アーキテクチャ

図 1 に NVDR の構成を示す。NVDR の構成の特徴として下記の特徴があげられる。

- (a) 記録・再生データバス(Channel-Link)と制御バス(SpaceWire)を分離
- (b) 入力、出力インタフェースボードの変更で

種々のミッションに対応

(c) メモリボードの増設により種々の記録容量や冗長度に対応

記録・再生データバスはデータ転送速度が1Gbps程度なのに対して制御バスは10Mbpsとなっている。(a)のようにデータバスを制御バスから分離したことにより、低速な制御バスによるデータ転送速度の低下を防いでいる。NVDRは地球観測衛星や科学衛星などの種々の衛星への搭載を想定しているが、衛星ごとに異なるセンサ仕様に対しては入力インタフェースボードの変更で対応が可能である。また、合成開口レーダのような高速なデータ入力から姿勢制御テレメトリのような低速なデータ入力、あるいはその両方のデータ入力も実現できる。同様に種々の送信系装置の仕様に対しては出力インタフェースボードの変更によって対応することが可能である(b)。対応可能なインタフェースについて表2に示す。搭載する衛星によって必要な記録容量や冗長度が異なる。必要な記録容量と冗長度に応じてNVDRではメモリボードを増設するあるいは減らすことによって、記録容量と冗長度のスケラビリティを実現している(c)。

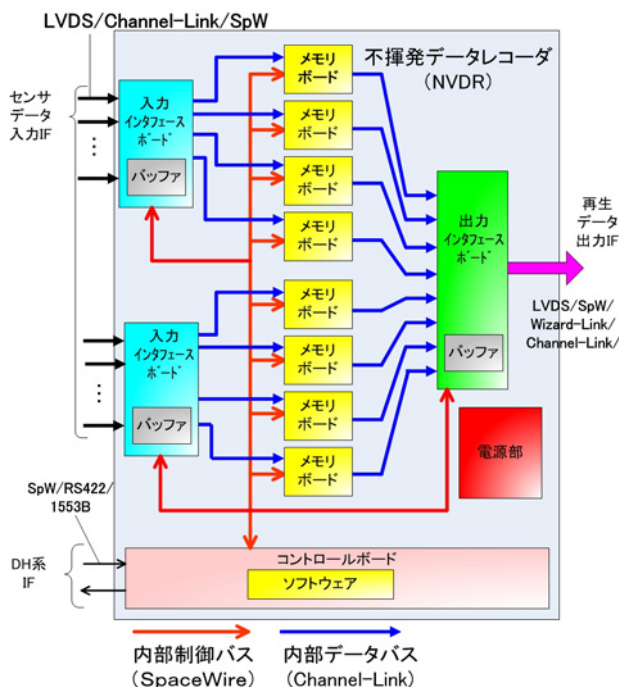


図1 NVDRの構成

表2 インタフェース構成

項目	インタフェース
センサデータ 入力IF	LVDS/SpaceWire/Channel-Link ⁴⁾ / RS422
再生データ 出力IF	LVDS/SpaceWire/Wizard-Link ⁵⁾ / Channel-Link
DH系IF	SpaceWire/RS422/ MIL-STD-1553B
内部データバス	Channel-Link
内部制御バス	SpaceWire

4. 制御バスの検討

NVDRでは入力インタフェースボード、出力インタフェースボード、メモリボードの記録・再生動作の制御にSpaceWireを利用している。SpaceWireは、SpaceWireインタフェースを搭載したSoC(System on Chip)によりルータ経由で各ボードに接続されている。本章ではNVDRの制御方法としてSpaceWireを選択した理由について述べる。装置構成として、バックプレーンを使用する場合、基板間の接続方法として

(ア) PCI等の共有バス方式

(イ) SpaceWire等のシリアルバス方式

が考えられる。

これら2つの方式を選択する際、メモリボードの制御デバイス(FPGA)に対して要求されるIO数を検討する。PCIを制御デバイスに搭載するためには約50本のIO数を必要とするが、SpaceWireの場合4本のIO数で足りる。したがって、SpaceWireを選択した場合、より多くのNAND FLASHを制御デバイスに接続できることになる。NAND FLASHの接続数はNVDRの記録性能に影響を与える。なぜなら制御デバイス(FPGA)に対して多数のNAND FLASHを並列に配置し、アクセス幅を大きくすることによって高速化を実現することができるからである。NAND FLASHはDRAMと比べてアクセス速度がそれほど速くないという特徴があるため、同等の記録・再生速度性能を達成するためにこのような手法をとっている。PCI等の共有バス方式では制御デバイスに対して多くのIO数を必要とするため、記録・再生速度の向上がそれほど望めないことになる。そのうえ冗長構成を考慮するとさらに多くのIO数を使用しなければならない。しかしながら、SpaceWireでは、主系、従系を制御デバイスに接続するとしても合計8本のIOしか使用しない。以上のような利点からSpaceWire

を使用したシリアルバス方式を NVDR の制御バスとして採用した。

5. 記録・再生制御方法

NAND FLASH は DRAM や SRAM と比べアクセスシーケンス仕様が異なる。最も大きく異なる点は書き込み実行後にビジー時間が発生し、その後に書き込みが成功したかどうかのステータスを確認する必要があるということである。NAND FLASH のビジー時間はアクセスする度に異なり、アクセスする側が NAND FLASH の書き込みが完了を、ポーリング方式か割り込み方式でチェックしなければならない。



図2 メモリアccessシーケンス

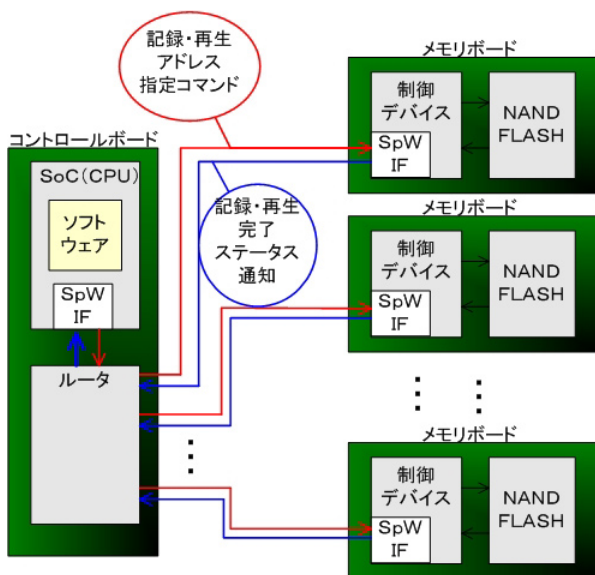


図3 SpaceWireによるメモリボード制御

ポーリング方式を使用した場合、ソフトウェア処理性能の劣化を招く。また割り込み方式の場合、割り込み信号線を別途、設ける必要性が生じる。NVDR では各ボードの制御を全二重通信の SpaceWire で行い、メモリボードからコントロールボードへステータス通知データを送信することで、割り込み線を不要にしている。NVDR ではセンサデータの記録先アドレス、再生先アドレスはコントロールボードのソフトウェアによって決定し、SpaceWire 経由でメモリボードの制御デバイスに対して指定を行う。メモリボードの制御デバイスは指定された NAND FLASH

の記録先アドレスに対して、入力インタフェースボードから Channel-Link 経由で受信したセンサデータを記録する。また、再生時は指定された NAND FLASH の再生先アドレスからデータを読み出し、Channel-Link 経由で出力インタフェースボードへ転送する。NAND FLASH への書き込み、読み出しアクセスシーケンスはメモリボードの制御デバイスによって実行される。記録完了のステータス情報は制御デバイスが NAND FLASH から読み出し SpaceWire 経由でコントロールボードへ転送され、ソフトウェアによって処理される。次章ではこの方式を実現するための SpaceWire プロトコルについて説明をする。

6. 制御バスプロトコル

NVDR ではコントロールボードが他のボードを制御するための物理プロトコルとして SpaceWire を使用し、上位のプロトコルとしては独自のプロトコルを使用している。一般的に SpaceWire の上位プロトコルとしては RMAP、CPTP などが規格化されて利用されている⁶⁾⁷⁾。NVDR ではコントロールボード上のソフトウェアが記録・再生アドレスを指定したコマンドを生成し、メモリボードへ送信して制御を行う。したがってコントロールボードをマスタ、それ以外のボードをスレーブとして RMAP を利用する方法が一見して有効と考えられる。しかしながら、RMAP はシングルマスタのプロトコルであるため NAND FLASH への書き込みが完了時にメモリボードから任意のタイミングで記録完了ステータス通知をコントロールボード側へ送信できない。RMAP を使用する場合、NAND FLASH の書き込み完了をポーリングするか割り込みを検知してからステータスを読み出すという方法が必要になる。前述のようにポーリング方式はソフトウェア処理性能を低下させる可能性があり、割り込み方式は新たなハードウェアリソースの追加が必要となってしまう。そこで NVDR ではメモリボード側から任意のタイミングで記録完了ステータス通知を送信できる機能を RMAP に追加して独自プロトコルに拡張した。この機能によって RMAP のメモリマップドアクセスに加えて、パケットヘッダと 64bit 固定長のペイロードデータをスレーブ側のデバイスからマスタ側へ送信できる。ペイロードデータは記録・再生完了のステータス情報を含んでいる。NVDR ではこのデータを割り込みパケットと呼んでいる。マスタ側はパケットヘッダをデコードすることによ

て自身の読み出しデータかスレーブ側から割り込みパケットかを区別している。また、スレーブ側はマスタ側への RMAP Write/Read Reply と割り込みパケットのいずれか調停して送信を実行している。再生に関しても再生完了通知がメモリボードからコントロールボードへ送信される。

なお、NVDR の内部制御バスプロトコルは NVDR 固有のものの外部センサ入力インタフェース、送信機への出力インタフェース、DH 系システムとのコマンド・テレメトリインタフェースについては RMAP などの標準化された SpaceWire インタフェースとする構成となっている。

7. 評価試験

2011 年度に製造した入力インタフェースボード、出力インタフェースボード、メモリボード、コントロールボードを組み合わせ、NVDR の BBM 試作装置を開発した。2012 年度、BBM 試作装置の基本動作試験を含む性能評価試験を実施した。本試験では記録・再生の基本機能の試験に加え、

- ・ 記録、再生速度性能試験
- ・ 誤り訂正符号の機能試験
- ・ 長時間試験連続動作試験

の評価試験を実施した。

本試験の結果、表 3 の性能を満足し、設計の妥当性を確認した。また、誤り訂正符号の試験はメモリボードの制御デバイスによって擬似的にエラーを発生させることによって実施した。静止軌道あるいは地球周回軌道上の環境下における放射線やアクセスによって NAND FLASH に発生すると想定されるデータエラーを問題なく復号できることを確認した。また、総計 80 時間の記録、再生動作試験を実施し、問題なく動作を実行したことを確認した。

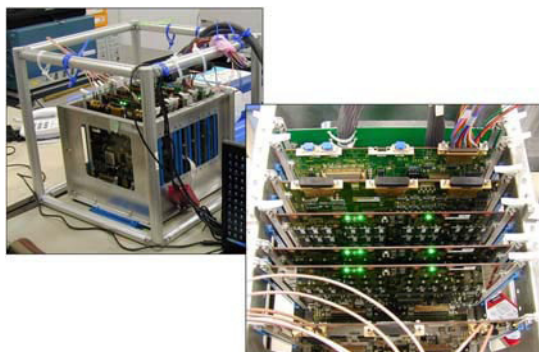


図 4 NVDR と評価試験の写真

表 3 評価結果性能

項目	性能
EOL 記憶容量	1.17 [Tbyte]
記録速度	1760 [Mbps]
再生速度	800 [Mbps]
質量	20 [kg]
BER	1×10^{-16} [bit/day] 以下*
消費電力	最大 98[W]
サイズ	310×375×265 [mm]

※静止軌道と地球周回軌道の放射線環境を想定

8. おわりに

本論文では開発した NVDR の内部制御方法として SpaceWire が有効に利用されていることを示した。SpaceWire を利用することで NVDR の構成におけるスケーラビリティを高め、NAND FLASH を大容量化および記録・再生性能の高速化を実現していることを示した。また NVDR の性能評価試験を実施し、データレコーダとして要求性能満足し、設計の妥当性を確認し、EM の開発に着手可能なことを示した。

しかし、将来の地球観測衛星利用に対してはより高速な記録、再生動作が要求され、科学衛星利用に際してはさらに小型化、省電力化が要求されるため、これらの点に関する性能向上についても研究を実施する。

参考文献

- 1) 阿部まみ：『NVDR を用いた民生品フラッシュメモリの耐放射線性』, IECE 2012 年総合大会講演論文集, B-2-56, 2012 年
- 2) 関妙子：『フラッシュメモリを用いた不揮発データレコーダ』, IECE2012 年総合大会講演論文集, B-2-55
- 3) 関妙子：『フラッシュメモリを用いた宇宙用不揮発データレコーダの開発』, 第 55 回宇宙科学技術連合講演会, 2011 年 11 月 30 日
- 4) TI 社(旧 National Semiconductor 社)：『Channel Link Design Guid』, June 2006
- 5) TI 社：『1.6-Gbps to 2.5-Gbps Class V Transceiver』, <http://www.ti.com/product/tlk2711-sp>
- 6) ESA：『ECSS-E-ST-50-52C SpaceWire – Remote memory access protocol』
- 7) ESA：『ECSS-E-ST-50-53C SpaceWire – CCSDS packet protocol』