

# スケーラビリティの高い次世代科学衛星データ処理システムの開発

高島健、高橋忠幸、笠羽康正、尾崎正伸、山田隆弘、吉光徹雄、松崎恵一 (ISAS/JAXA)  
能町正治 (阪大)、スペースワイヤーユーザー会、科学衛星専門委員会宇宙データ処理班

## 1. SpaceWire とは？

SpaceWire 規格は、現在、ESA, NASA, JAXA が、IEEE1355 を発展させる形で、共同で開発を進めている次世代宇宙機のデータ処理系の標準規格である。SpaceWire により、衛星サブコンポーネント間の接続を、従来のバス型接続からネットワーク型接続に意識改革するものである。SpaceWire 規格はネットワーク型のデータ処理システムを構築することを念頭においており、ESA では Darwin にいたる、また NASA では太陽系探査計画にいたる長期ビジョンにおいて必要とされる衛星内の高速シリアルリンク標準技術として、開発と実証が積極的に進められている。我が国でも、Planet C, Bepi Colombo, NeXT と宇宙科学の中長期計画に位置づけられる科学衛星を SpaceWire をもとにした標準化技術で統一し、日本の衛星に要求される機能の標準化をはかりながら、信頼性をあげ、コストを下げることを目的として、数年前より開発が開始されている。大学、メーカー間の SpaceWire に関する情報交換の場として、JAXA を中心にスペースワイヤーユーザー会を組織して日本全体としての開発を推し進めている。

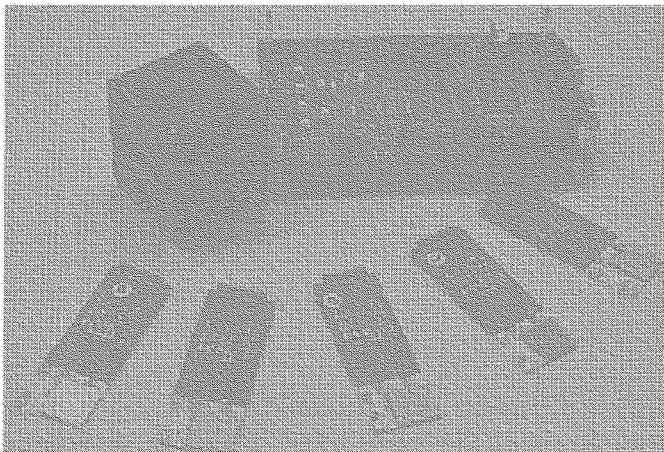


図1-1 : JAXA とメーカーの共同開発によって整備されつつある Space Wire インターフェースを持つモジュール群。

左側上に見える黒い箱が、SpaceWire インターフェース3ポートを持った手のひらサイズの小型 PC 「Space Cube」(シマフジ電機販売) 。T-Kernel (TRON) で動作している。

## 2. 問題意識とコンセプト

宇宙機システム試験におけるオンボードデータ処理インターフェースに係る不具合は全体の不具合の中で最も多いといっても過言ではない。Space Wire 規格は従来のオンボードデータ処理インターフェースに係る不確定性を大幅に軽減するとともに、Remote Memory Access Control と呼ばれるハードウェアの抽象化の技法をもつ。そのために、機器間のインターフェースに係る不具合を機器開発の段階で見つけるようになること、また、衛星インテグレーション作業の簡易化に伴って宇宙機システムインテグレーション作

業期間の大幅な短縮を実現することが期待される。そのために宇宙機の開発期間を大きく改善することが可能となり、試験コストの低減にもつながる

SpaceWire 技術の水平展開が進むと、様々な機器に対して標準的、かつ共通に使えるインターフェースがハードウェア層から、ミドルウェア、アプリケーションで実現する。宇宙機においては、多様なハードウェアを統一されたネットワークの中に組み込むことが可能となり、多様な衛星をスケーラブルに設計することが可能となる。これによって、宇宙機をより高信頼度のものとし、開発期間を圧縮するのに役立つ事になる。また、宇宙機器において世界的に本方式を採用する方向に進むことを予想するとその技術開発は日本のメーカーにおいても必須である。そのためにも、本提案による宇宙実証は、極めて有効である。Space Wire や、それを想定した RealTime OS、あるいは標準ミドルウェアが一般化すれば、コンセントを差し込むような容易さで、衛星をくみ上げる事ができるようになり、複雑で高コストな試験が簡略化することになる。さらに、スケーラブルなアーキテクチャの実現をはかることで、小型宇宙機での実証がそのまま大型宇宙機につながるために、小型衛星に新規参入してきている各種企業が実績を積んで、将来的には大型衛星搭載用の機器に対しても受注する可能性が高くなる。基本 I/F 仕様が全世界的に共通ということになれば日本の宇宙機搭載機器に限ることなく世界市場に参入していくことが可能となる

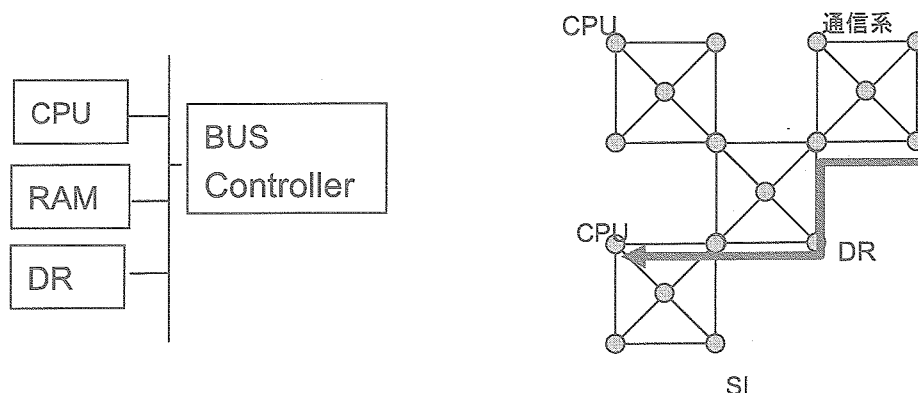


図 2-1：左側が従来のバス接続型、これに対し右側がネットワーク接続型の概念。SpaceWire を用いたネットワーク接続になることにより、機器間のデータが高速でやりとりできるとともに、モジュールという新しい単位で任意の組み合わせが可能となり、開発したモジュールが異なる衛星において再使用することも可能となっていく。

### 3. 開発状況

上記コンセプトを実証するために、JAXA 開発の MIPS CPU をコアとし、SpaceWire 規格に基づいたインターフェースを有する SWIM (SpaceWire demonstration Module) の開発を行っている。SWIM により具体的には以下の実証を目指している。

- ・ Space Wire 規格に基づいた次世代データ処理系のコンセプトの実証
- ・ SpaceWire 規格を実現するプロトコルチップの実証 (FPGA 用 IP の実証含む)

- ・リアルタイム OS T-Kernel 実証 (SpaceWire 高速通信によるコンポーネント間時間同期機能の実証も含む)
- ・T-Engine による標準ミドルウェア、アプリケーションの実証
- ・Space Wire シリアルリンクインターフェース部標準化の実証、およびそれを用い、リモートメモリアクセスコントロールによるユーザーモジュール (SI 機器相当) の動作実証

特に、T-Engine 環境の採用によりソフトウェア開発において、きちんとした階層構造をとることにより、ハードウェアにほぼ依存しないコード開発を目指す。この効果により、より高速・高性能なハードウェアが使用可能になった場合にも、ソフトウェア部に変更を実施することなく、十分検証された状態で使用できることが期待される。

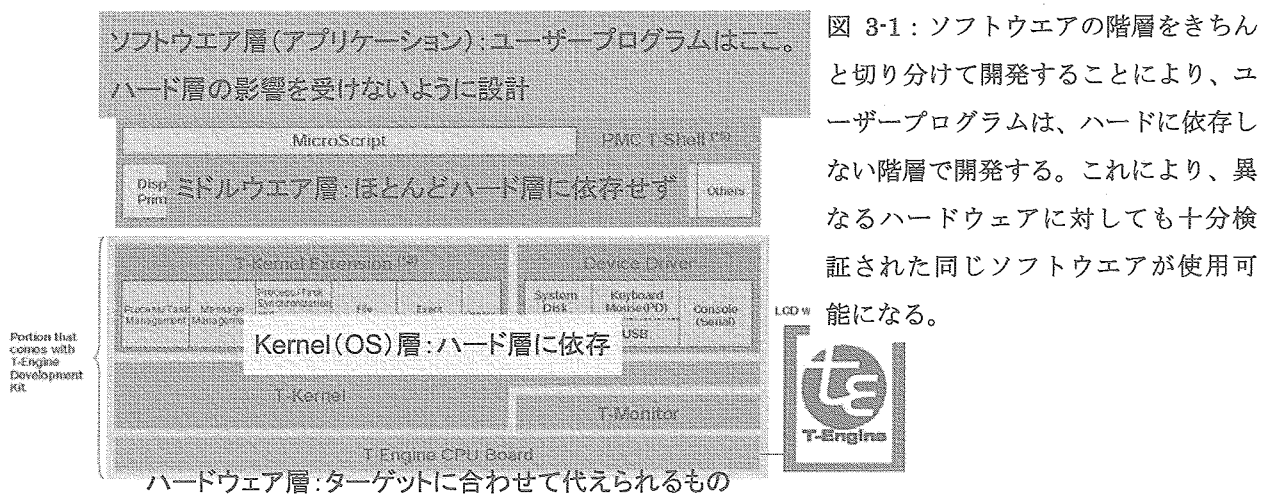


図 3-1: ソフトウェアの階層をきちんと切り分けて開発することにより、ユーザープログラムは、ハードに依存しない階層で開発する。これにより、異なるハードウェアに対しても十分検証された同じソフトウェアが使用可能になる。

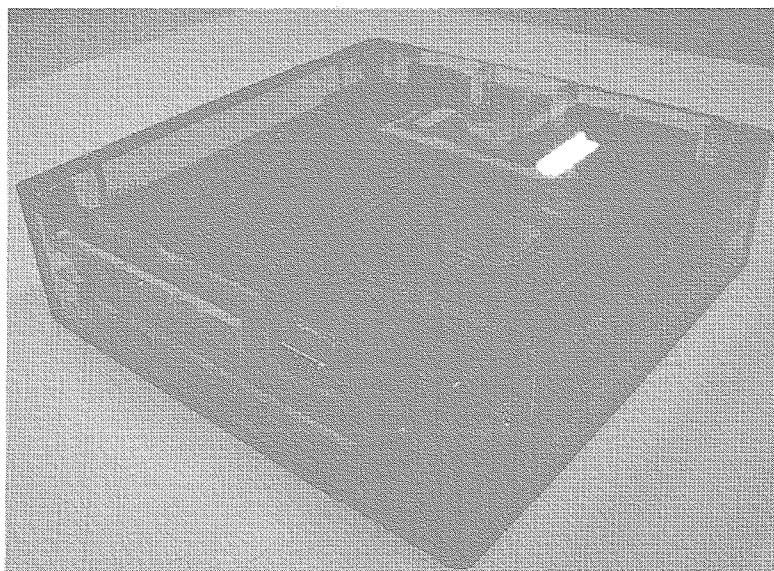


図 3-2: SWIM のベースとなる CPU モジュール部の BBM。金色に光る部分が JAXA-HIREC チップ。手前の赤いキャップ部分が SpaceWire のインターフェースコネクタ。現在、OS 開発 (e-SOL による HR5000 専用 OS) が終了し SpaceWire インターフェース部の調整を実施すると同時に、ミドルウェアの開発を行っている。