

対数電圧増幅器とそのスピニ計への応用

林 友直・橋本正之

Logarithmic Voltage Amplifier and Its Application to Spin Meter

By

Tomonao HAYASHI and Masashi HASHIMOTO

Abstract: This paper describes on a logarithmic amplifier consisted of semiconductor logarithmic diodes and a special constant current source, in which stacked circuits of junction type field effect transistors are used.

Logarithmic linear range has been accomplished over 60 dB and the error has been less than 2% of the indicated value in the ambient temperature range 0—50°C. The application of this circuit to a rocket borne spin meter is also discussed.

概 要

接合形 FET による特殊な定電流回路と対数変換用ダイオードを組み合わせることによって得られる対数増幅器について述べてある。その対数変換範囲は 60 dB に及び、また温度が 0~50°C の間での誤差は指示値の 2% 以内である。なおこの対数増幅器のロケットのスピニ計への応用についても論じている。

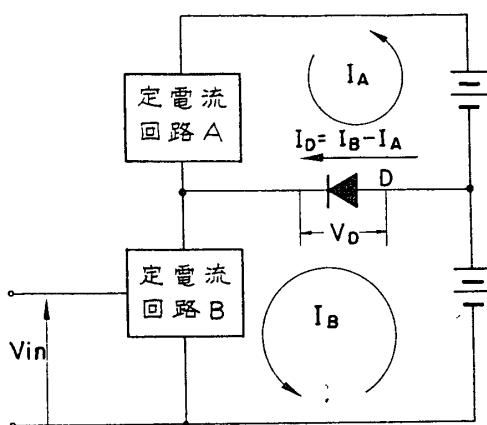
1. 序

測定しようとするものの大きさが全く未知の場合とか、あるいはその大きさが非常に広範囲に変化するような場合には、普通の線形増幅器でその信号を処理しようとすると回路が飽和してしまうか、あるいは逆に雑音の中に信号がかくれてしまって信号が正しく検出できない場合がある。このような問題はたとえば観測ロケットにおいて大きさあるいはその変動幅が未知の量を測定しようとする場合とか、あるいは条件によってその大きさが非常に広範囲に変化するような量を測定しようとするときに起こる。このような問題を解決するための簡便な方法として信号を対数圧縮することが考えられる。

2. 接合形 FET を用いた対数変換回路

従来電圧入力で動作する対数変換器としてはきわめて大きな利得をもつ増幅器に半導体ダイオードを負帰還素子として用いるものが多く使われてきた。しかしこの方法では特に入力信号が小さいときに動作が不安定になることが多い。ここでは帰還方式を避け、まず特殊な定電流回路によって入力電圧に比例した定電流出力をつくり、これを半導体対数ダイオードに加えることによって、その端子電圧から対数圧縮出力を得る方式をとっている。

定電流回路として接合型 FET を直列接続したものを用いたところ総合的な対数変換範囲



第1図 対数変換回路の原理図

ここで A ; 逆方向飽和電流

T ; 絶対温度

k ; ボルツマン定数

e ; 電子の電荷

n ; こう配定数

ダイオードに順方向電流が流れている場合には相当に小さな電流であっても次の関係が成立する。

が 60 dB で良好な温度特性をもった回路が得られている。さらにこの回路をロケットのスピニ計測に応用した例についても述べる。

2.1 基本原理

第1図は二つの定電流回路と対数変換用ダイオードの組み合わせからなる対数変換回路の基本的原理図である。第1図で D は対数変換用ダイオードであって、流れる電流を I_D 、端子電圧を V_D とすればそれらの間には次の関係がある。

$$I_D = A \left(e^{\frac{eV_D}{nkT}} - 1 \right) \quad (1)$$

したがってこのときには (1) 式は次のように書ける。

$$I_D = A e^{\frac{eV_D}{nkT}} \quad (3)$$

$$\therefore V_D = \frac{nkT}{e} (\log I_D - \log A) \quad (4)$$

この式は一定温度のもとではダイオードの順方向の電圧と電流との間には対数直線性があることを示している。そこで今 I_D として入力電圧 V_{in} に正確に比例する定電流が得られたとすると

$$I_D = \alpha V_{in} \quad (5)$$

の形に書けるから、これを (4) 式に代入すれば次式を得る。

$$V_D = \frac{nkT}{e} \log V_{in} - \frac{nkT}{e} \log(\alpha/\alpha) \quad (6)$$

したがってもし温度が一定ならばダイオードの端子電圧として $\log V_{in}$ と直線関係にある値が得られる。この場合、問題になるのは普通の定電流回路で (5) 式の関係を広い範囲の入力電圧に対して満足することは必ずしも容易ではなく、多くの場合右辺に何らかの定数項が付加されてしまうことである。ここでは第1図のように二つの定電流回路を組み合わせることにより、この困難を解決している。すなわち第1図で定電流回路 A はダイオードに対して逆方向に一定電流 I_A を流す。また定電流回路 B は第2図に示すように入力電圧 V_{in} の正の領域では V_{in} と直線関係が保たれている定電流 I_B をダイオードの順方向に流す。した

がってダイオードに流れる正味の電流 I_D は

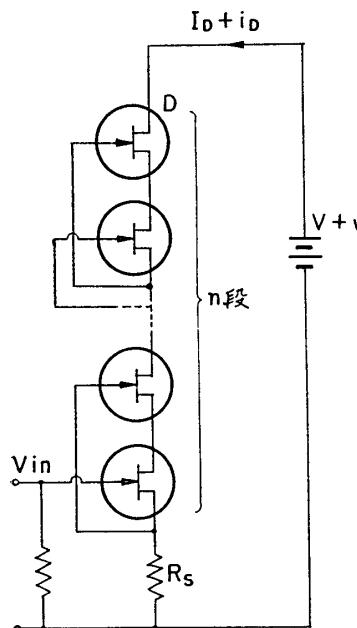
$$I_D = I_B - I_A \quad (7)$$

となる。いま I_A を第2図に示すように $V_{in}=0$ のときの I_B の値 I_0 と等しくなるようにすれば、 I_D は図から明らかのように V_{in} に正確に比例することになって(5)式を満足させることができる。

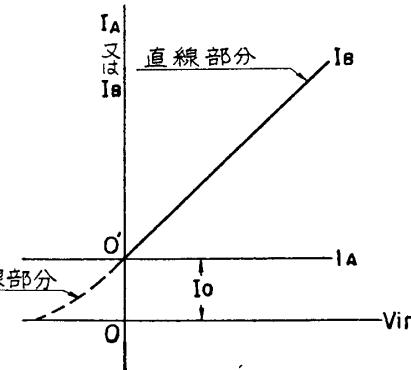
2.2 接合形 FET を用いた定電流回路

第1図に示す二つの定電流回路として、ここでは接合形 FET を直列に接続することによって得られる特殊な回路を用いた。

今第3図に示すような方法で n 個の FET を直列に接続するときのドレイン電流を I_D 、全印加電圧を V とし、また印加電圧が v だけ増加したときのドレイン電流の増加分を i_D とすれば定電流性の良さを表わす回路の等価インピーダンス r_{eff} は次式で表わされる。



第3図 接合形 FET による定電流回路



第2図 入力電圧と定電流回路出力の関係

$$r_{eff} = \frac{v}{i_D} \quad (8)$$

いま、解析を簡単にするために n 個の FET の特性がすべてそろっているものとすれば、第3図の等価回路は第4図のように表わすことができる。ここで r_D , μ はそれぞれ FET のドレイン抵抗および増幅率であって v_{g_1} , v_{g_2} , …… v_{g_n} は印加電圧が v だけ増加したことによって生じた各 FET のゲート・ソース間の電圧の変化分である。第4図から

$$v = (nr_D + R_s)i_D - \mu(v_{g_1} + v_{g_2} + \dots + v_{g_{n-1}} + v_{g_n}) \quad (9)$$

と書ける。ここで v_{g_1} , v_{g_2} , …… v_{g_n} はそれぞれ次のように表わすことができる。

$$\left. \begin{aligned} v_{g_1} &= -R_s i_D \\ v_{g_2} &= \mu v_{g_1} - r_D i_D = -(\mu R_s + r_D) i_D \\ v_{g_3} &= \mu v_{g_2} - r_D i_D = -(\mu^2 R_s + \mu r_D + r_D) i_D \\ &\vdots \\ v_{g_n} &= \mu v_{g_{n-1}} - r_D i_D = -(\mu^{n-1} R_s + \mu^{n-2} r_D + \dots + \mu r_D + r_D) i_D \end{aligned} \right\} \quad (10)$$

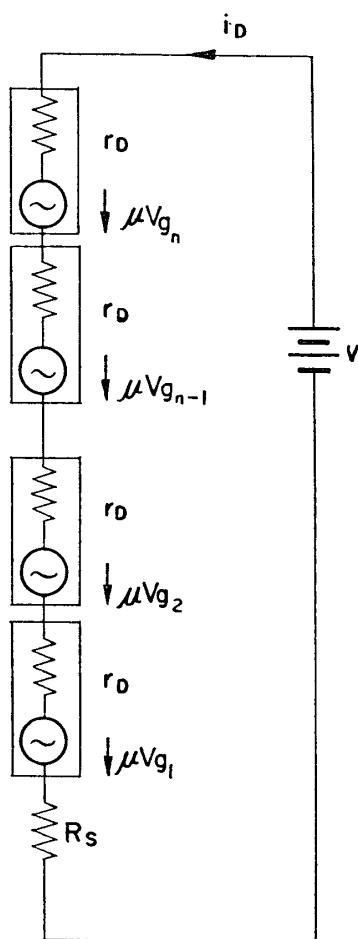
(10) 式を (9) 式に代入して整理すれば r_{eff} として次式を得る。

$$\begin{aligned} r_{eff} = \frac{v}{i_D} &= (1 + \mu + \mu^2 + \dots + \mu^{n-1} + \mu^n) R_s + \{n + (n-1)\mu + (n-2)\mu^2 + \dots + \mu^{n-1}\} r_D \\ &= \mu^n R_s + \mu^{n-1} r_D \end{aligned} \quad (11)$$

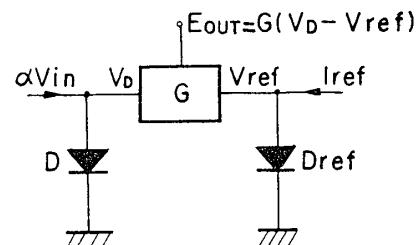
(11) 式は回路のインピーダンスが n の増加と共に急速に増加し、したがって定電流性が向上することを示している。

2.3 温度補償

(6) 式によれば第1図の回路によって得られる電圧 V_D は温度によって強い影響を受け



第4図 第3図に示す回路の等価回路



第5図 温度補償の原理図

る。したがって温度が大幅に変化するような場所で装置を使用する場合には何らかの温度補償が必要となる。

第5図に本回路で用いた温度補償の原理図を示す。ここで D は第1図に示されている対数変換用ダイオードであり、また D_{ref} は D と同じ特性をもつダイオードであって、これには一定の電流 I_{ref} を常に流しておく。今二つのダイオードを同じ温度 T に保ちながら利得 G の差動増幅器でこれら二つのダイオードの端子電圧を差動増幅すれば、出力 E_{out} は次式で表わされる。

$$\begin{aligned} E_{out} &= G(V_D - V_{ref}) \\ &= \frac{GnkT}{e} \{ \log V_m - \log(A/\alpha) - \log(I_{ref}/A) \} \\ &= \frac{GnkT}{e} \left\{ \log V_m + \log \left(\frac{\alpha}{I_{ref}} \right) \right\} \end{aligned} \quad (12)$$

この式で右辺のカッコの中の第2項は定数であるから E_{out} が温度の影響を受けないためには

$$G \propto \frac{1}{T} \quad (13)$$

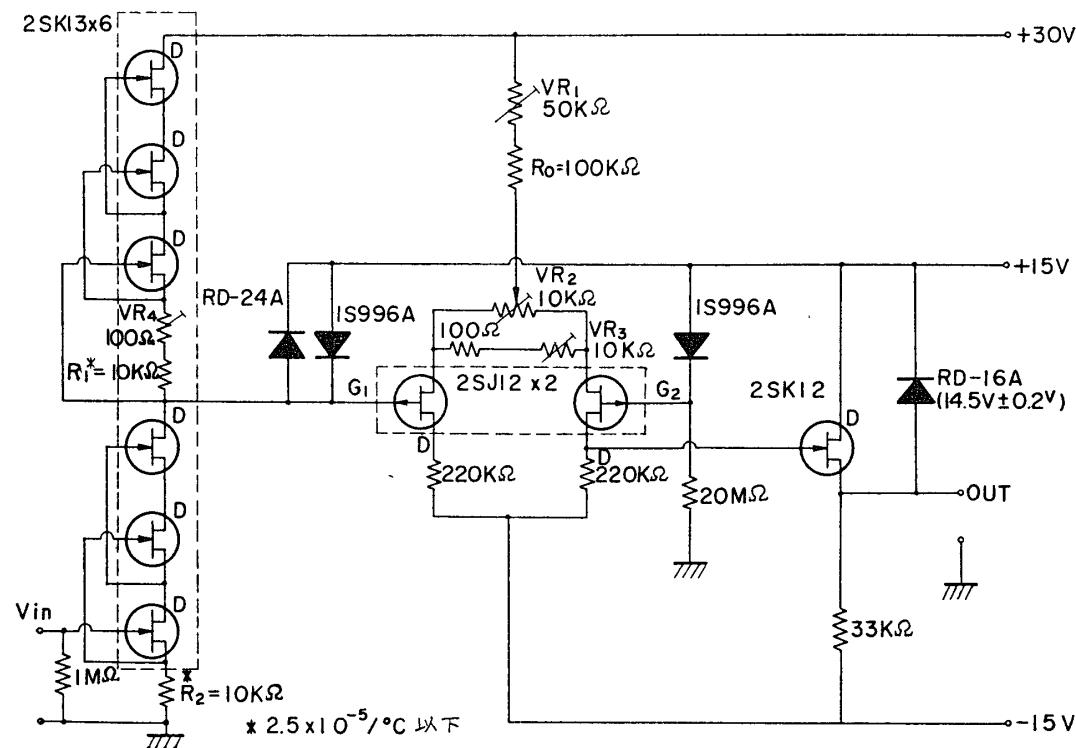
であればよいことになる。

ここでは (13) 式の関係を実現する方法として FET の相互コンダクタンスが近似的に絶対温度 T に逆比例することを利用している。

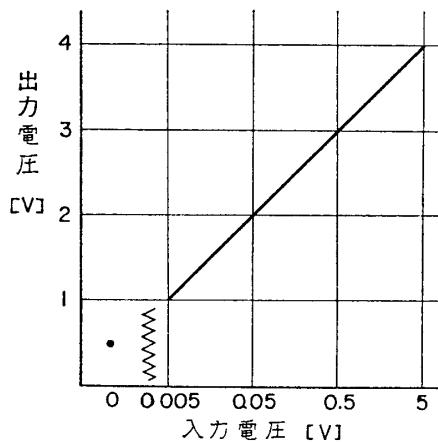
2.4 試作回路とその特性

第6図に、これまで述べて来た原理にもとづいて試作した対数変換回路を示す。今、定電流回路に用いた FET の μ を 100 とすれば、この回路の等価インピーダンスは (11) 式から $r_{eff} \approx 10^7 k\Omega$ となる。

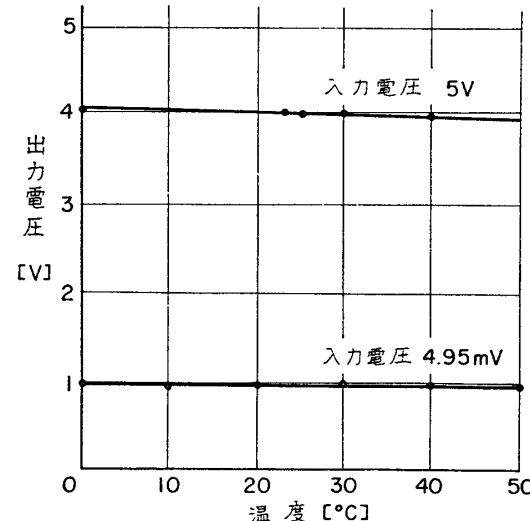
一方、対数変換用ダイオードに関しては、これに流す電流が 0.5 mA~0.05 μA の 80 dB の範囲にあるものとすれば、ダイオードの端子電圧は常に 0.5 V 付近の値をとるから、インピーダンスは $1 \sim 10^4 k\Omega$ 程度変化することがわかる。したがって第6図の定電流回路は少なくとも 80 dB ぐらいの入力電圧の変化に対しては十分に定電流特性を保ち得ることがわかる。第6図で対数変換用ダイオード 1S 996 A と並列に接続されているツェナーダイオード RD-24 A は入力に誤まって負の電圧を加えたときに 1S 996 A が逆方向にバイアスされて



第6図 接合形 FET を用いた対数変換回路



第7図 入出力特性



第8図 温度特性

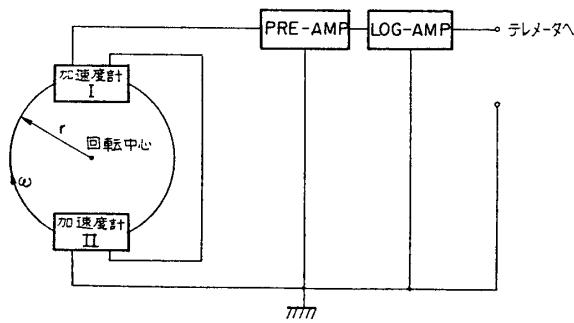
次段の差動増幅器に大きな入力が加わり、回路に悪影響を及ぼすことを防止するためのものである。また +15 V 電源と出力端子の間に接続されているツェナーダイオード RD-16 A は無信号のときに出力端子に大きな負の電圧が現われるのを防ぐためである。

第7図にこの回路の入出力特性を示す。また第8図には温度特性が示してある。これらの図から本回路は 0~50°C の温度範囲で 60 dB に及ぶ入力電圧を指示値の 2% 以内の精度で対数圧縮できることがわかる。なお第6図で破線で囲まれている定電流回路用の6個のFET

と差動増幅用の2個のFETは温度特性をよくするために、それぞれ一つの銅ブロックの中に埋め込んである。また二つの対数変換用ダイオード1S 996Aも同じ温度を保つために銅線で束ねてある。

3. ロケットのスピニ計測器への応用

ロケットの姿勢を安定にする目的でロケットにしばしば適當な回転を与える場合があるが、この場合には飛行の安全を確保するために地上でスピニ量をリアルタイムで監視する必要が起こってくる。このためのスピニ計測器に2で述べた対数変換回路を応用した例を次に示す。



第9図 ロケットスピニ計のブロック・ダイヤグラム

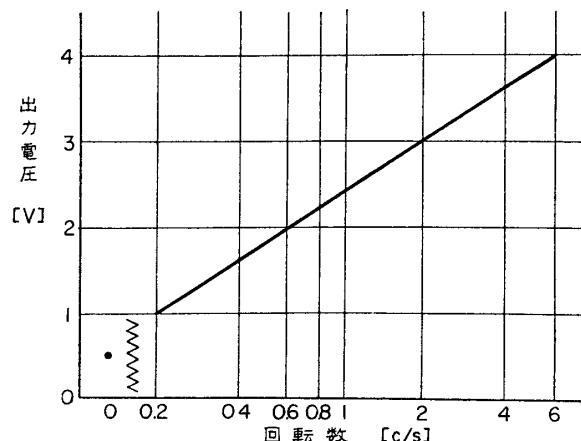
から加速度計までの距離を r とすれば、 $r\omega^2$ に比例する。したがって、たとえば 0.5~5 c/s の間の 20 dB の範囲のスピニ量を測定しようとするときには 40 dB の範囲の信号を地上に送る必要がある。言いかえれば、テレメータ系の誤差は最大振幅の 1% 以下でなければならない。ところが、この精度を実際のテレメータ系で得ることは必ずしも容易ではない。そこで、本装置では図のように得られた信号を前置増幅器によって増幅したのちに、2で述べた対数変換回路によって対数圧縮してからテレメータ送信機に信号を送っている。第10図は試作したスピニ計の総合特性の例であるが、これから本装置によって 0.2~6 c/s の約 30 dB の範囲のスピニ周波数を測定し得ることがわかる。本装置はこれまでに L-3 H-2, L-3 H-3, L-4 S-1~3 号機をはじめとするいくつかのロケットに搭載されたが、そのいずれも良好な結果を得ている。また第11図には本測定装置で測定した K-9 M-19 号機ロケットのスピニ量の測定結果を示してある。なお第11図には比較のために地磁気姿勢計から求めた回転数も同時に示してある。

4. 考 察

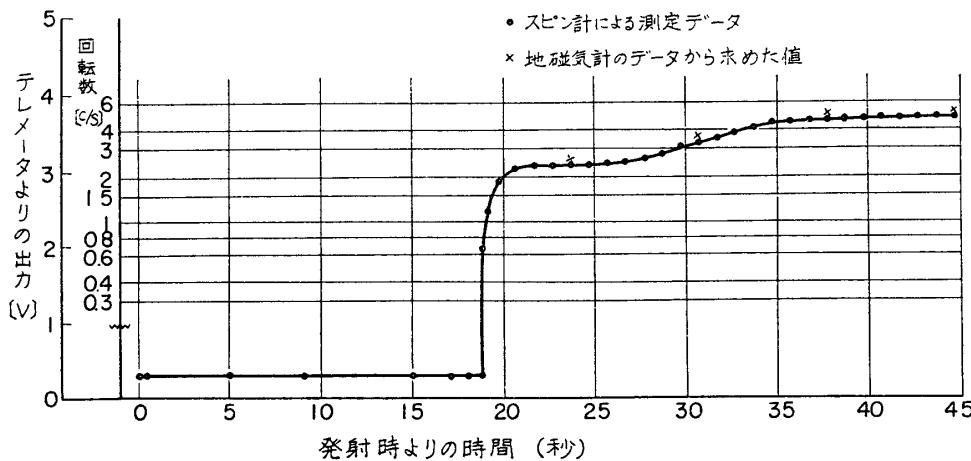
4.1 対数変換幅の限界を決定する要因

2で述べた対数変換回路の対数変換幅をどこまで広げられるかは次の三つの条

第9図は試作したスピニ計測器のブロック・ダイヤグラムである。ここで二つの加速度計をロケット軸に関し対称の位置に取付け、その出力を直列に接続している。これはロケットのプリセッションにもとづく加速度を打ち消してスピニ率による求心加速度成分のみを計測するためである。このようにして得られる信号電圧は、回転角速度を ω とし、回転中心



第10図 試作したスピニ計の総合特性



第 11 図 K-9M-19 号機ロケットのスピニ量測定結果

件で決定される。

(1) 対数変換用ダイオードの対数直線幅

これは装置の最大変換幅を定める最も基本的な要素である。対数変換用ダイオードの対数変換幅として 80 dB 程度のものは比較的容易に得られる。

(2) 定電流回路の内部雑音

(11) 式によれば第 3 図の定電流回路の内部インピーダンスは段数 n を増加させすればいくらでも高くできることになる。しかし、実際には FET 自身のもつ内部雑音のために 3 段以上にしてもほとんど効果はない。なお、定電流回路に用いる FET はもちろん MOS 型でもよいが接合形の方が雑音が約 1 けた少ない。

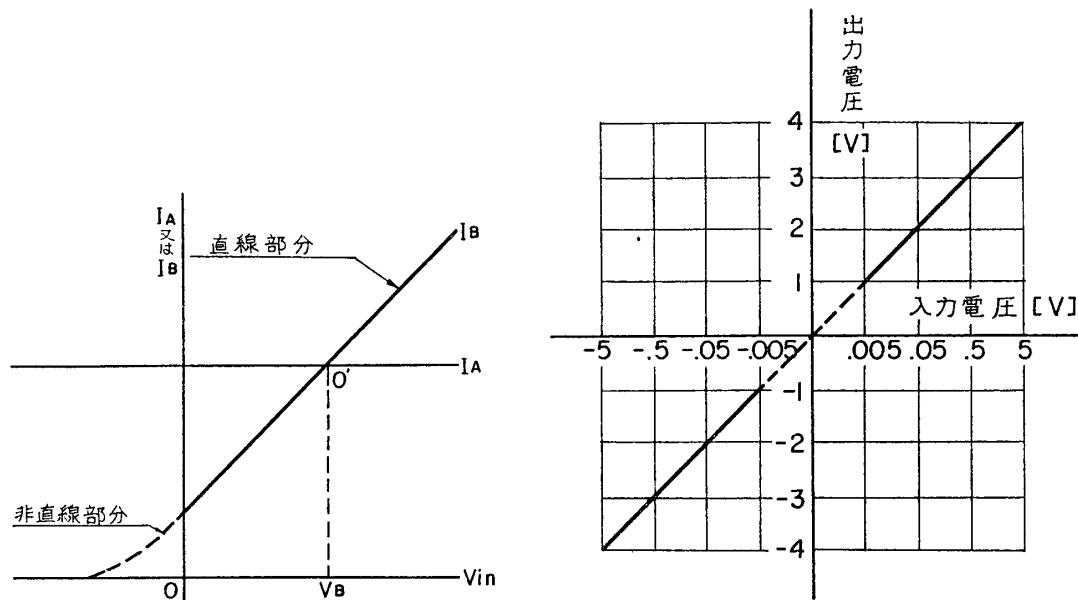
(3) 増幅器の入力インピーダンス

低入力信号のときには対数変換用ダイオードに流れる電流はきわめて小さな値になるので、このときのダイオードのインピーダンスは非常に大きな値になる。したがってこれを受ける次段の入力インピーダンスは最低入力電圧のときのダイオードのインピーダンスに比べて十分高いことが必要である。第 6 図ではこのための差動増幅器に P 形の接合形 FET を用いているが、より広い変換幅を必要とする場合には MOS 形 FET を利用することが望ましい。

なお第 6 図の回路は低入力信号のときの安定性を多少犠牲にすれば対数変換幅を 80 dB まで広げられることが確かめられている。

4.2 交流電圧に対する対数変換回路

2 で述べた対数変換回路は入力が直流電圧のときにしか用いることができないが、実際には、しばしば交流電圧を対数圧縮したい場合が起こってくる。この場合には第 1 図の定電流回路 A による電流 I_A を直流入力のときよりも増加させることによって比較的簡単に交流の入力電圧で動作する対数変換回路を得ることができる。今第 12 図に示すように定電流回路 A による電流 I_A を定電流回路 B による電流 I_B を表わすグラフの直線部分の中心点 O' に相当する電流と等しくとれば、入力に図の V_B に相当する電圧が加わったときにダイオードを流れる電流がちょうど零になる。したがってあらかじめ V_B だけのバイアスを与える。



第12図 交流対数変換回路のバイアス決定の方法 第13図 交流入力に対する入出力特性の例

ておき、二つの特性のそろった対数変換用ダイオードを互いに反対向きに第1図の D として接続すればたとえば第13図のような特性を持った交流対数変換回路が得られるはずである。第13図では入力電圧が $-5 \text{ mV} \sim +5 \text{ mV}$ の間にあるときには出力は $-1 \sim +1 \text{ V}$ の間の不確定な値となる。このように交流入力で動作する対数変換回路では 0 V 付近に出力が不確定となる領域が必ず存在する。

4.3 スピン計測器のドリフトの問題

3で述べたスピン計の測定可能な範囲は加速度計自体のダイナミック・レンジで決まる。このダイナミック・レンジは加速度センサーの強度とヒステリシスに依存し、特に小さなスピン量を測定しようとするときにはヒステリシス現象に対して十分な注意を払わなければならない。多くの加速度計では、最大許容加速度を数分間えた直後では最大許容加速度の約1%に相当する残留ひずみを生ずる。したがってこの場合には計測可能な最大スピン量の1/10以下のスピン量は正しく測れることになる。このために、この方法でスピン計測をする場合には、特にヒステリシスの少ないものを用いる必要がある。

謝 詞

本研究を行なうにあたって、本研究所 森 大吉郎教授のご指導、NHK 総合技術研究所の泉 武博氏ならびに松下通信工業の和波衛身、関 俊雄両氏から種々のご協力をいただいた。ここに深甚の謝意を表する。

1967年12月6日 宇宙工学

参 考 文 献

- [1] 林、橋本：対数差動形電離真空計 東京大学宇宙航空研究所報告 第3巻 第1号 (A)
1967年1月
- [2] 林、橋本：接合形 FET を用いた対数変換回路 通信学会全国大会講演論文集. 656 (1966)

[3] 森, 林, 泉, 橋本, 関: ロケットスピニの計測 電気四学会連合大会講演論文集, 2545 (1967)

〔付録〕 第6図の対数変換回路の調整手順

- (1) G_1 と G_2 を短絡し, これを +15 V の線に接続する.
- (2) VR_1 を調整することにより, 出力電圧を 1~5 V の間の適当なところに設定する. VR_1 の調整によってこの間に設定できない場合には次の要領で固定抵抗 $R_0 = 100 k\Omega$ を交換する.

* (a) 出力電圧が高すぎる場合

R_0 を大きくする (たとえば 150 kΩ)

(b) 出力電圧が低すぎる場合

R_0 を小さくする (たとえば 50 kΩ)

- (3) VR_3 を回しても出力電圧の変動が生じないように VR_2 を調整する.
- (4) VR_1 を調整することにより出力電圧が 1 V になるようにする. この値に設定できない場合には (2) の * の要領にしたがって抵抗 R_0 を交換する.

(5) G_1 と +15 V の線の間のショートを止め G_2 のみを +15 V の線と接続する.

- (6) 入力端子をアースし, 100 Ω の可変抵抗器 VR_4 を調整することにより, 出力電圧が約 1 V になるようにする. なお VR_4 によってこの値に設定できない場合には次のようにする.

(a) 出力電圧が 1 V 以上の場合

R_1 に並列に 50~300 kΩ 程度の温度特性の良好な固定抵抗を接続する.

(b) 出力電圧が 1 V 以下の場合

R_2 に並列に 50~300 kΩ 程度の温度特性の良好な固定抵抗を接続する.

なおこの調整はきわめて critical であるがダイオード・インピーダンスが大きくなつて出力電圧が内部雑音のために, 1 V 付近をふらつくようになればよい.

(7) G_2 と +15 V との間のショートを止めて入力端子に 5 mV の電圧を加える.

(8) VR_1 により出力計の指示が 1 V を示すように再調整する.

(9) 入力に 5 V の電圧加えて出力計の指示が 4 V になるように VR_3 を調整する.

以上の調整によって, 第6図は 5 mV~5 V の 60 dB の範囲の入力電圧を 1~4 V の電圧に対数圧縮する回路となる.