

ディジタル型相関器の試作

五十嵐 寿一
石井 泰
杉山 清春

A Digital Electronic Correlator

By

Juichi IGARASHI, Yasushi ISHII and Kiyoharu SUGIYAMA

Abstract: In this paper a digital electronic correlator is reported for use in vibration and acoustic measurements. Two voltage signals, which are reproduced outputs of a multi-channel tape recorder, are fed into the analog-to-digital converters of the correlator, and are converted to 4-bits binary numbers at equally spaced sampling instants. One of these digital signals is transported in a shift register delay line and is read out at a later stage to be multiplied with another signal. The products of the signals which are numbers of pulses are accumulated by a counter. To minimize the error caused by drift of the A-D converters, a special method of multiplication and accumulation is adopted, that the product of the compliments of two binary numbers is accumulated as well as the product of the numbers themselves.

The shift register has 11 stages and the sampling instant of one of the A-D converters may be shifted with respect to that of the other by a fraction of the sampling interval which is divided into 5 equal sub-intervals, thus giving each 55 discrete steps in positive and negative time shift. The correlation of the input signals is calculated one by one in these steps using samples of the prefixed number which may be set arbitrarily in the correlator.

This device consists of about 400 transistor logical elements and is applicable to the input signals up to 5 KC. Many auto- and cross-correlation functions have been determined with this device. Several of these results are also shown in this paper.

概要

振動、音響現象などの高速度の信号を解析するためのディジタル型相関器を試作したので報告する。相関をとるべき二つの信号はいったんデータレコーダ等に録音しその再生出力を相関器への入力電圧とする。この入力電圧は二つのアナログ-ディジタル(A-D)変換器によって一定時間ごとにそれぞれ2進4桁の数字に変換され、そのうち一方はシフトレジス

に入りある時間たってから読み出されて他方との間に掛算が行なわれる。掛け算の結果はパルス数に変換されカウンタに積算されていくが、特にこの相関器においては A-D 変換器等のドリフトによる誤差を最小にするために、二つの数の積のみでなく、それらのある一定数に対する補数同志の積をも積算に繰入れるという独特の方式を採用している。

シフトレジスタの段数は 11 段であるが、二つの A-D 変換器のサンプリング時刻はサンプリング週期の 1/5 ステップごとに相対的にずらせることができる。したがって全体としては正あるいは負の方向に 55 ステップの時間シフトをとることができ。入力信号の相関値はデータレコーダを繰返し再生しつつこれらの時間シフトのステップについて一つ一つ計算されていく。その際計算に使用するサンプルの数は相関器に任意に設定できるようになっている。

この相関器は約 400 個のトランジスタ論理要素から構成されており約 5 Kc までの周波数の入力信号を取扱うことができる。この報告では試作した相関器の動作原理や構造の説明などのほかに、すでにこの装置を用いて計算された多くの相関関数の中から二、三を選んで例示してある。

1. まえがき

時間の関数 $x(t)$, $y(t)$ の自己相関関数 $\phi_{xx}(\tau)$ および相互相関関数 $\phi_{xy}(\tau)$ はそれぞれ次式で定義される。

$$\phi_{xx}(\tau) = \overline{x(t)x(t+\tau)} = \lim_{T \rightarrow \infty} \frac{1}{T} \int_0^T x(t)x(t+\tau) dt \quad (1)$$

$$\phi_{xy}(\tau) = \overline{x(t)y(t+\tau)} = \lim_{T \rightarrow \infty} \frac{1}{T} \int_0^T x(t)y(t+\tau) dt \quad (2)$$

もちろん実際問題としては無限に長い時間の平均をとることはできないから、上式の積分時間 T はある有限の値でとめるわけであるが、これらの相関関数を原信号 $x(t)$, $y(t)$ から計算することは、実は物理的には原信号の周波数スペクトルを測定することと全く同等である。しかしながら相関関数においては結果が時間差 τ の関数として表わされること、いいかえるならばいろいろの解析を時間領域で行ない得ること、あるいは電気的フィルタースを用いてペクトル分析を行なう場合よりも S/N 比良く精密な解析が行なえることなどそれ自体多くの特徴がある。また相互相関関数に対応するクロススペクトルは上述のようにフィルターを用いて測定することが実際上困難であるために、相互相関関数から計算によって求めねばならないという事実もある。いずれにしても相関関数の概念あるいはその応用をも含めた相関技術は不規則な現象や信号などを解析するための手段として、スペクトル分析とはまた別の一つの有力な手法として、電気通信の分野をはじめ機械工学、計測自動制御工学など理工学の多くの分野において最近特に活発な研究、応用が行なわれている。われわれの研究室においても、主として振動や音響現象などの高速度の信号の相関関数を計算するためにディジタル型相関器を試作したので、その動作原理や構造、試作結果などについてここに報告する。

相関器は二つの入力信号のうち一方をどのような方法によってただけ時間的にシフトせしめるかによりおよび掛け算や積分の方式にどのようなものを採用するかによりいくつかの種類に大別されるが、現在までのところ時間シフト機構としてテープレコーダ方式を用いたアナ

ログ型のものが最も多いようである。事実わが国においてもS社よりこの方式のものが製作市販されている。これは二つの信号を二つのトラックに録音し、それを再生する際に二つの再生ヘッドの位置を相対的にずらせて一方の信号を他方に対して時間的にシフトせしめ、そのあとこれらの再生信号についてアナログ的方法により掛算、積分を行なうものである。この種の相関器は信号の録音、再生にパルス幅変調(PWM)を用いている関係上その取扱いによる周波数範囲が低く(0~100c/s程度)、振動、音響関係の高速度の信号を解析するためにはこれらの信号をテープ速度の変換機構を有するデータレコーダーにいったん録音し、それを低速度で再生して相関器の入力としなければならない。またこの種の相関器では掛け算、積分ともアナログ的に行なわれるのでこれらの回路のドリフトなどから生ずる誤差も無視できない。一方相関器を実験室において試作する立場から考えれば、テープレコーダ方式の時間シフト機構は再生ヘッドの送り装置などに精密な機械工作を必要としあまり得策ではない。このような理由からわれわれは信号のシフト、掛け算、積分のすべてをディジタル的にかつ電子的に行なう方式を採用した。

試作した相関器の主要部分はすべてトランジスタとダイオードを用いた論理要素から構成されている。相関をとるべき二つの入力信号はまずアナログ→ディジタル変換器(A-D変換器)によってそれぞれ2進4桁の数字に変換され、そのうち一方はいったんシフトレジスタに記憶され、一定時間後に読み出されて他方の信号とディジタル的に掛け算が行なわれる。掛け算の結果はカウンタに積算していく。このようにして約5Kc程度の周波数成分まで含む高速度の信号の相関を計算し得る。相関器自体の動作原理はオーソドックスなものであるが、その内部の電子回路には一、二の新しい方法を採用し、また掛け算器には独特の方式を用いてA-D変換器のドリフトなどによる誤差を最小にするなどの特徴をもっている。以下この相関器について詳細に説明する。

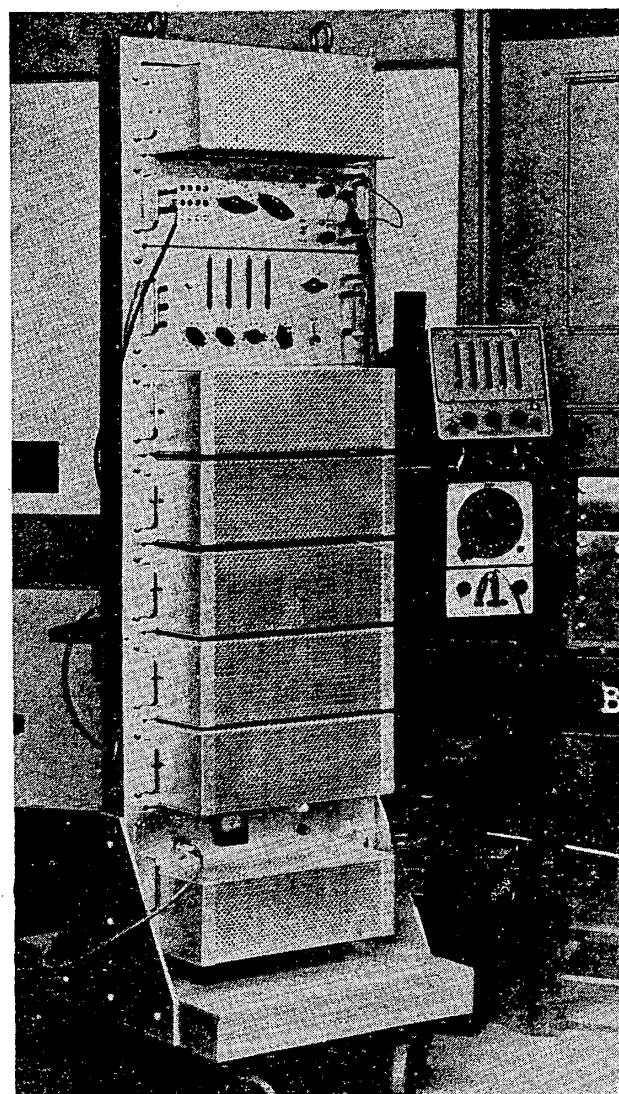


Fig. 1. Photograph of the correlator.

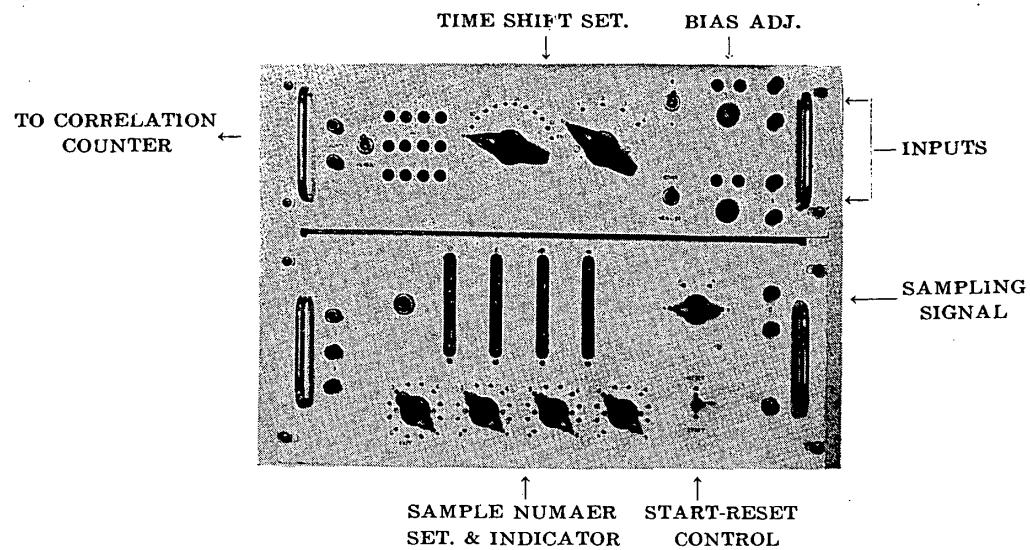


Fig. 2. Control panel of the correlator.

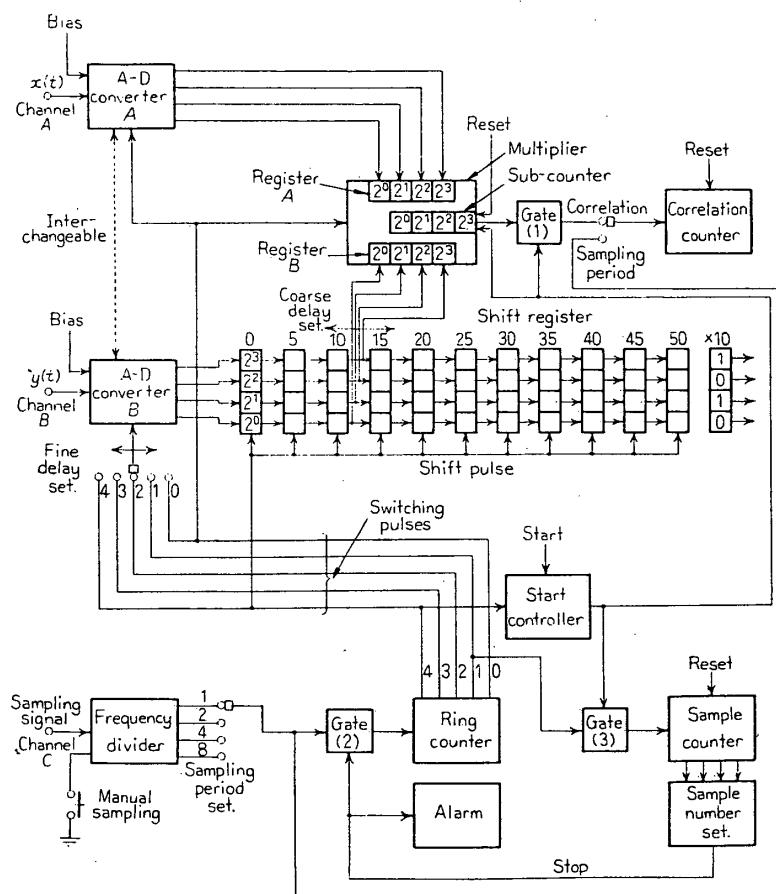


Fig. 3. Block diagram of the correlator.

2. 相関器の動作

Fig. 3 は試作した相関器のブロック線図である。相関をとるべき二つの入力電圧 $x(t)$, $y(t)$ はまずそれぞれの A-D 変換器によって一定時間ごとに 2 進 4 衔の数字 (0000 から 1111 まで) に変換される。A-D 変換器 A の出力は直ちに掛算器に入るが、B の出力はいったんシフトレジスタに記憶されその後段からある時間遅れて読出され掛け算器に入り、前述の A-D 変換器 A の出力との間に掛け算が行なわれる。

一方チャンネル C にはサンプリング信号が与えられる。これは通常一定周波数の正弦波か矩形波の電圧で、その周期が前記の A-D 変換の周期 (サンプリング周期 T_s) を決定し、また相関器全体の計算速度もこのサンプリング信号の周波数で決る。すなわちサンプリング信号はこの相関器のクロックパルスに相当する。この信号は周波数てい減器によって適當な周波数となったのちリングカウンタに至ってそれを動作せしめる。リングカウンタには 0~4 の 5 種類の出力端子がありそれらには Fig. 4 のタイミングチャートに示すように 4, 3, 2, 1, 0 の時間的順序に従って順次にパルスが発生する。A-D 変換および掛け算はこのリングカウンタが 1 回転するごとに 1 回行なわれる。Fig. 3 および Fig. 4 から明らかなように A-D 変換器 A はスイッチングパルス 0 によって動作する。A-D 変換器 B はスイッチングパルス 0~4 のいずれによっても動作できるようになっている。遅延微調整の切換スイッチを Fig. 3 に示す位置においていたときは、A-D 変換器 B はスイッチングパルス 2 によって動作し、信号 $y(t)$ のサンプリング時刻は信号 $x(t)$ のサンプリング時刻を基準にして 2 ステップだけ進んでいる。周波数てい減器の出力信号の周期を $\Delta\tau$ とするとき、A-D 変換器 B の出力は A-D 変換器 A のそれに対してすでに $2\Delta\tau$ だけ時間的に進んでいることになる。このようにして信号 $y(t)$ を $x(t)$ に対して $0~4\Delta\tau$ の範囲で $\Delta\tau$ ステップごとにシフトすることができる。

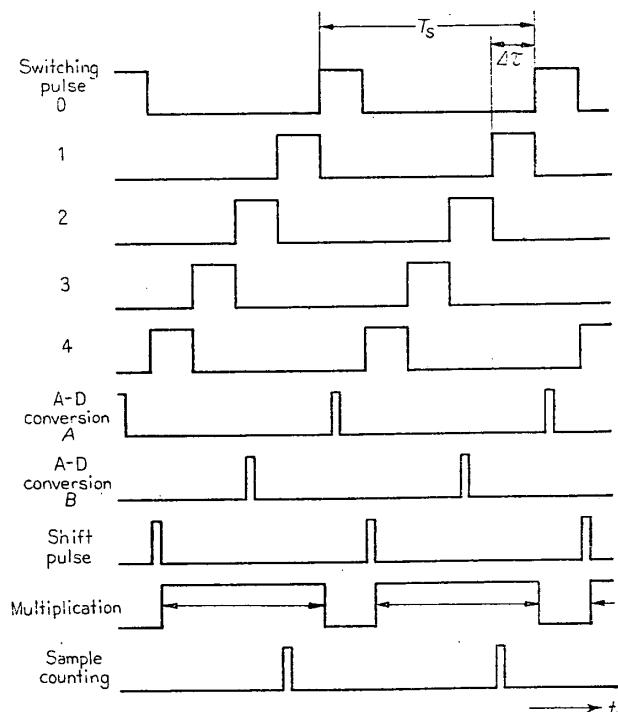


Fig. 4. Timming chart.

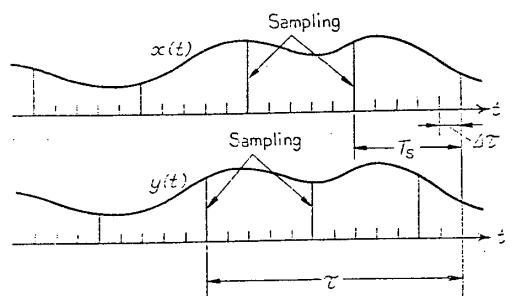


Fig. 5. Sampling and time shift of input signals.

$5\Delta\tau$ 以上の時間シフトに対してはシフトレジスタの何段目から信号を読出して掛算器の入力とするかによって行なう。すなわちシフトレジスタには後段へ（右へ）いくほど過去の信号値が記憶されており、その一段当たり $5\Delta\tau$ ずつの時間シフトを与える。結局遅延粗調整および微調整の切換スイッチに付せられた数字の和に相当する時間シフト τ (Fig. 3 に示した切換スイッチの位置では $12\Delta\tau$) が得られ、これを上記の切換スイッチによって $0 \sim 54\Delta\tau$ の範囲で変えることができる。このような方法によれば 54 ステップの遅延に対してシフトレジスタの段数は $1/5$ の 11 段で済むが、そのかわり $T_s = 5\Delta\tau$ ごとに入力信号がサンプリングされて数字に変換され掛算が行なわれる所以あるから、一つの τ についての相関値の計算時間は 5 倍必要となる。しかしながら振動、音響関係の高速度の信号を取扱う場合には、この計算時間はたかだか数秒の程度であり、それが 5 倍となつても何ら痛痒を感じない。

掛算器においてはチャンネル A の現在の信号値とチャンネル B の τ 時間遅れた信号値について掛算が行なわれ、その結果は掛算器内部のサブカウンタに加算されていく。サブカウンタからオーバーフローしたパルス（桁上げパルス）はゲート (1) を通つて出力端子に至り外部の相関カウンタに積算されていく。一方リングカウンタが 1 回転して 1 回掛算が行なわれるごとにサンプルカウンタに 1 が計数され、その総数がサンプル数設定の切換スイッチによりあらかじめ指定された数 N に達するとストップパルスが発生して相関器全体の動作が停止する。このとき相関カウンタに積算され残った数が相関値を与える。

以上の説明から明らかのようにこの相関器においては入力信号は一定時間 $T_s = 5\Delta\tau$ ごとにサンプリングされ、またチャンネル B の信号 $y(t)$ はチャンネル A の $x(t)$ に対して τ 時間だけ遅延されて掛算が行なわれる所以あるから、結局この相関器においては次のような計算が行なわれていることになる。

$$\sum_{n=1}^N x(5n\Delta\tau)y(5n\Delta\tau - k\Delta\tau) \quad (3)$$

$(n, k$ は整数, $k\Delta\tau \equiv \tau)$

(3) 式は N が充分大であれば $N\phi_{yx}(\tau)$ に等しくなる。ここで注意すべきは (3) 式は決して積 $x(t)y(t-\tau)$ の積分の近似式ではないという点である。事実 (3) 式は (2) 式において積分時間 T を有限の値にとどめたことに相当し、(3) 式で N を無限大にすれば (2) 式で定義される相関関数と全く同じものが得られる。なお自己相関関数 $\phi_{xx}(\tau)$ を計算するためには相関器の A, B 両チャンネルに同一の信号 $x(t)$ を与え (3) 式と同様の計算を行なう。

相関をとるべき信号 $x(t), y(t)$ は通常まず多チャンネルのデータレコーダに録音される。その再生出力を相関器の A, B 両チャンネルの入力とする。計算はデータレコーダのテープの上につけた目印が再生ヘッドを通過するときに相関器のスタートスイッチを手動で押すことにより開始される。あらかじめ設定された数 N だけのサンプルについて計算が行なわれると相関器は自動的に停止し警報を発する。そこで相関カウンタに計数された数を記録する。これで相関関数 $\phi_{yx}(\tau)$ の τ の一点について計算できたことになる。次いでカウンタ類をリセットし相関器の遅延調整の切換スイッチを一步進めデータレコーダのテープを巻戻して、前回と同じ手順によって今度は次の τ について相関を計算するわけである。このような操

作を繰返してその結果を τ の関数として表わせばそれが相関関数となる。

(3) 式において $\tau < 0$ の範囲について計算するためには、二つの入力信号を交換して $x(t)$ を A-D 変換器 B に、 $y(t)$ を A-D 変換器 A に接続してもよいが、そうすると二つの A-D 変換器のバイアスの差などによって、相関関数を τ の関数としてグラフにプロットしていたとき $\tau=0$ の点でグラフがくい違うことが生じ得る。そこでこの相関器においては入力信号ではなく A-D 変換器の出力を交換するようになっている。すなわち A-D 変換器 A の出力をシフトレジスタに、B の出力を掛算器に接続するよう交換する。Fig. 3 において交換可能な点線はこれを示すものである。なおシフトレジスタの最終段には一定数 10 (2 進表示で 1010) が設定されており、これは信号 $x(t)$ の平均値を計算するためのものである。すなわち遅延粗調整の切換スイッチをこの位置に廻して相関器を動作せしめると $\sum 10 x(t)$ の総和が計算される。 $y(t)$ の平均値を計算するためには前述の A-D 変換器の出力の交換を行なって同様の操作を行なえばよい。

3. 相関器の構造

3.1 構成要素

試作した相関器の主要部分は前にもべたようにトランジスタ論理要素を用いて構成されている。Fig. 6 はこれらの要素の記号を示したもので以下の回路図はこれらの記号を用いて表わされている。なお以下の図においてコンデンサの容量の単位はファラド (F), 抵抗の単位はオーム (Ω) であり特に記さない限りすべて $1/8$ W 型とする。最も基本的な構成要素は Fig. 6 (A) のものである。相関器内部においてはディジタル信号はすべて 0V あるいは $-6V$ のいずれかの電圧をとるように統一されている。(A) の要素においては A, B, C, D のすべての入力が 0V のときのみ出力は $-6V$ となる。入力が一つでも $-6V$ となればトランジスタは ON 状態となって出力は 0V となる。すなわちこの要素はいわゆる NOR 回路である。論理記号を用いて表わせば 0V を信号の真値とすれば

$$A \cdot B \cdot C \cdot D = \tilde{E} \quad (4)$$

(~ は NOT を表わす)

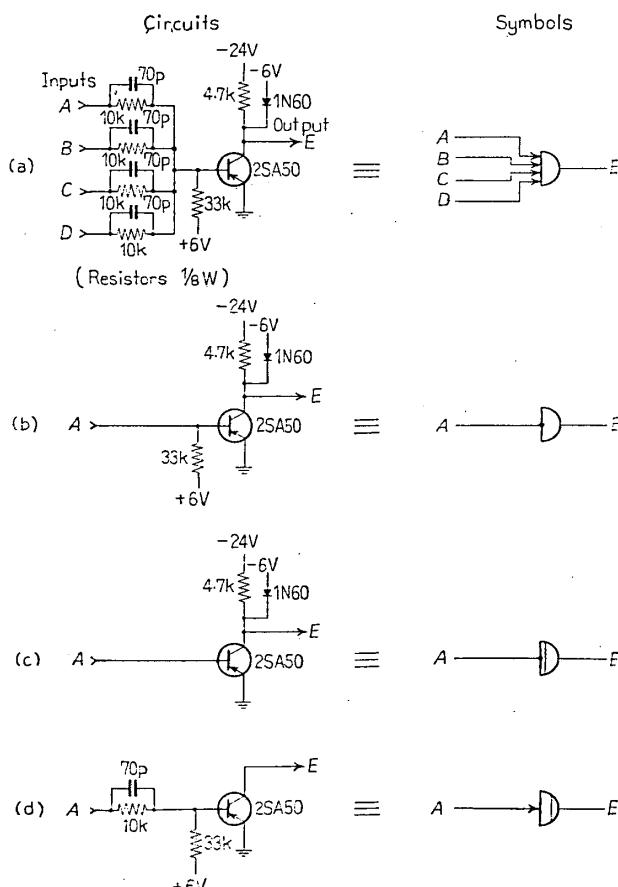


Fig. 6. Symbols of logical elements.

となる。あるいは

$$\tilde{A} + \tilde{B} + \tilde{C} + \tilde{D} = E \quad (5)$$

ともかくことができる。この NOR 回路の動作速度は無負荷の場合 $0.2 \mu s$ 以下である。

Fgi. 6 (B) は (A) の変形で入力を直接トランジスタのベースにつなぐ場合の記号の約束を示したものである。同様に (C) はトランジスタのベースのバイアス用抵抗を取り去ったときの記号、(D) の記号は二つのトランジスタを共通のコレクタ抵抗につなぐ場合などに用いられるものである。

3.2 周波数てい減器およびリングカウンタ

Fig. 7 は周波数てい減器、リングカウンタおよびそれらの周辺の回路図である。チャン

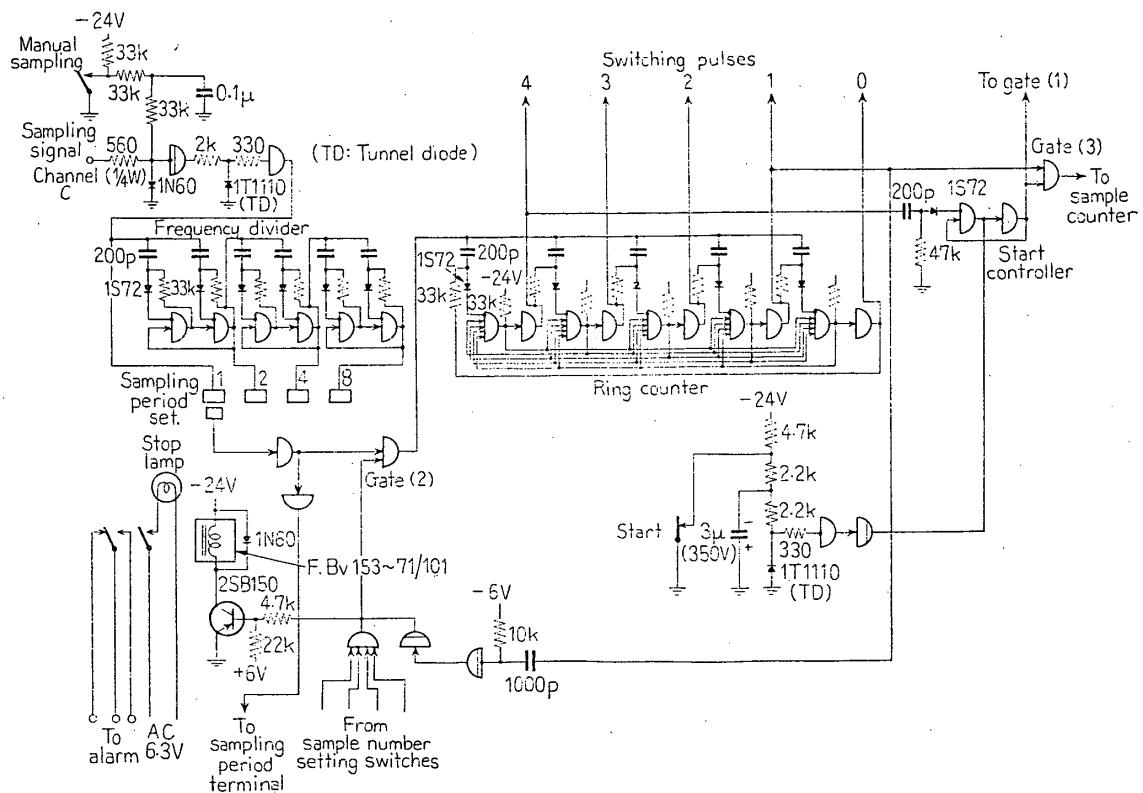


Fig. 7. Frequency divider and ring counter.

ネル C の入力端子に与えられたサンプリング信号はトンネルダイオードによって矩形波に整形され、2進3桁のカウンタからなる周波数てい減器への入力となる。この周波数てい減器の存在理由はサンプリング信号の周波数を自由に変え得ないとき、たとえばサンプリング信号を相関をとるべき信号 $x(t), y(t)$ といっしょにあらかじめデータレコーダに録音してある場合などに、その周波数をあとで変更するためである。相関器においては周波数てい倍をすることはできないから、上記のようにサンプリング信号をデータレコーダに録音しておく場合には、その周波数を相関関数の計算に必要と予想される周波数の 2~4 倍程度にしておくのがよい。

周波数でい減器の出力パルスはゲート(2)を通ってリングカウンタに至る。ゲート(2)はサンプル数 N を設定する4個の切換スイッチからの信号によって制御され、前に説明したようにサンプルカウンタの内容が N に達したときゲート(2)は閉じて相関器全体の動作が停止する。それと同時にリレーが動作してストップランプが点灯しベルを鳴らして計算終了を知らせる。スタートコントローラは任意の時刻に手動によってスタートスイッチを開いたとき、計算開始の時期を相関器の動作と同期するためのものである。すなわちスタートスイッチを開いてからその次にスイッチングパルス4が発生したときに掛算が始まるようになっている。

3.3 サンプルカウンタ

Fig. 8 はサンプルカウンタの1の桁の回路図である。これと同様の回路が [10, 100, 1000] の桁としてカスケードに接続されており全体としては 10 進4桁のカウンタを構成している。

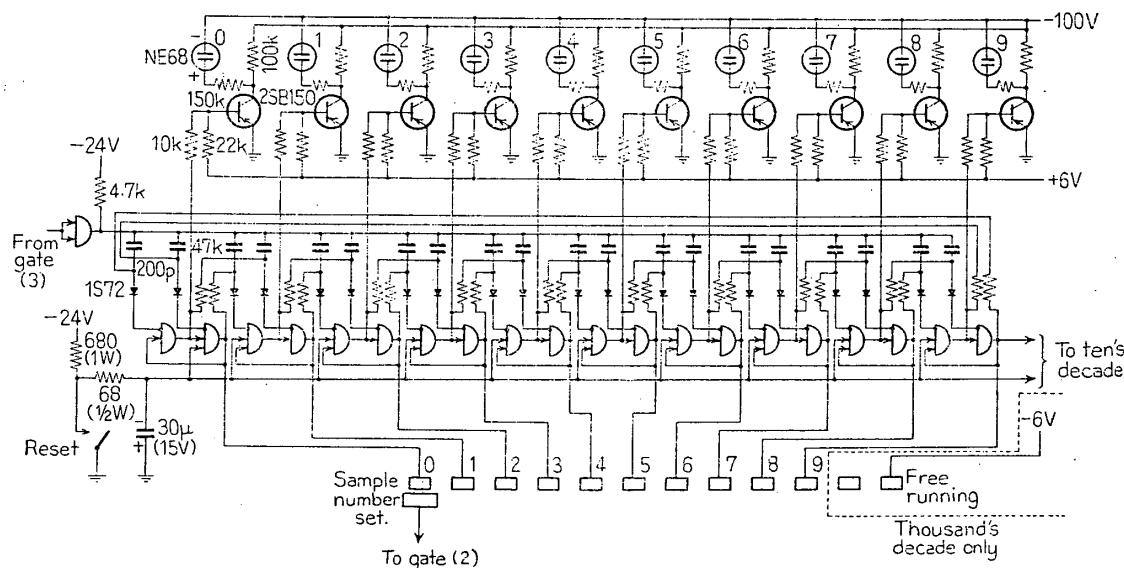


Fig. 8. Sample counter.

Fig. 8 の回路には 10 個のフリップフロップが使用されており、これはカウンタとはいっても本質的にはシフトレジスタの一種である。これにネオン管による計数内容の表示とサンプル数 N を設定するための切換スイッチがつけ加えられている。このスイッチによって 0~9999 の任意の数に N を設定する。ただパルスを計数するだけであれば、2進カウンタにフィードバックを併用して 10 進 1 桁当たり 4 個のフリップフロップで済むから、Fig. 8 の回路は一見非常に不経済にみえる。しかしながらネオン管による表示やサンプル数を設定するための回路も考慮すれば、2進カウンタを利用したものにおいては多くの論理回路をさらに付加せねばならず、回路の複雑さや経済性において Fig. 8 と大差なくなる。なおこのカウンタはリセットスイッチを手動で開くことにより 0000 にリセットされる。

3.4 アナログディジタル変換器

A-D 変換器はいわゆるフィードバック型のもので A, B 両チャンネルに 1 台ずつある。Fig. 9 の回路図においてフリップフロップ FF(1)~(4) は D-A 変換用のレジスタであ

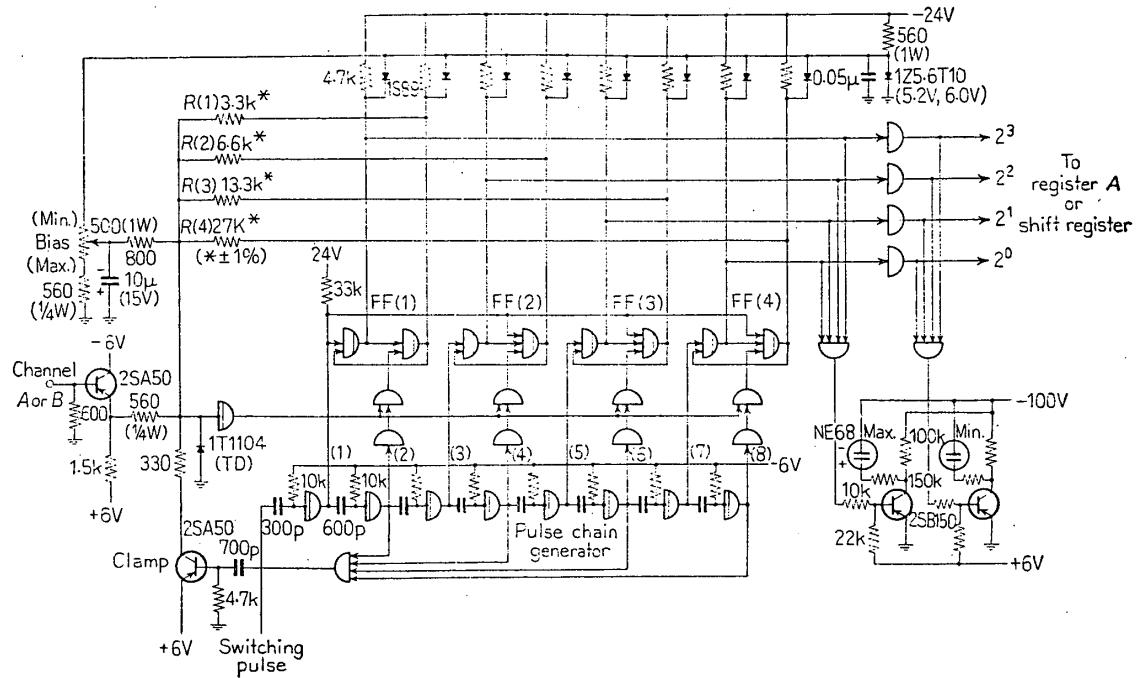


Fig. 9. Analog-to-digital converter.

る。これらの出力電圧は重み抵抗 R(1)～(4)によってフィードバックされ入力と比較される。FF(1)～(4)のコレクタ電圧のクランプ用電源は直接 A-D 変換の精度に影響するので相関器の他の部分とは別個にツェナーダイオード (1Z5.6T10) による安定化電源を用意した。またクランプ用ダイオードも高伝導型 (1S89) を使用した。FF(1)～(4)はそれぞれ 2³, 2², 2¹, 2⁰ の桁に相当している。フリップフロップの右側のトランジスタ (R(1)～(4)がつながっている方) が OFF 状態にあるときを 1, 反対の状態を 0 とすれば, FF(1)～(4)の状態によって表わされる 2 進数に比例した大きさの電流がフィードバックされることになる。

比較回路はトンネルダイオード (1T1104) を用いた電流比較型のものである。前記の抵抗 R(1)～(4)を通るフィードバック電流と入力電圧に比例した大きさの電流 (560Ω の抵抗を通る) は加え合ってトンネルダイオードを流れる。いま Fig. 10 に示すようにトンネルダイオードを流れる電流 I が 0 から増加していく場合を考えると、特性曲線上で動作点は O 点から P 点の方向に曲線に沿って動く。電流がある一定値 I_p に達すると動作点は P 点から負性抵抗領域を飛び越えて S 点に不連続的に移る。動作点が OP 線上にある間はトランジスタ TR は OFF 状態であるが、動作点が S 点に移ると TR は ON 状態となる。この OFF から ON への状態変化が一定電流値 I_p において急激に生ずることが電流比較器としての特性となる。この一定電流値 I_p の温度など

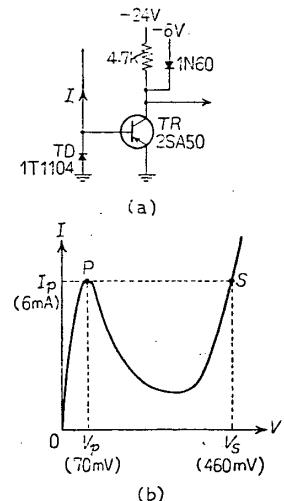


Fig. 10. Current comparator using a tunnel diode.

に対する安定性は A-D 変換器の精度に直接影響するものであるが、この値はトンネルダイオードの材料の物性論的性質によって定まるもので、トランジスタなど他の半導体部品の特性にくらべべきわめて安定なものである。

パルスチェーン発生器はこの A-D 変換器の制御回路で、前記の比較動作を 2^3 の桁から 2^0 の桁まで順次に行なう。スイッチングパルスがパルスチェーン発生器の初段に与えられると端子 (1), (2) ……(8) にはこの順序にパルスが 1 回ずつ発生する。すなわちまず端子 (1) にパルスが発生すると FF(1)～(4) は 1000 の状態にセットされる。パルス (1) が終了すると次に端子 (2) にパルスが発生し比較回路のクランプを解いて、入力による電流とこのときのフィードバック電流を比較する。このとき入力による電流（トンネルダイオードの逆方向に流れる向きを正とする）がフィードバック電流（トンネルダイオードの正方向に流れる向きを正とする）より大であれば比較回路は動作せず FF(1) はそのままであるが、フィードバック電流の方が大きい場合には比較回路が ON 状態となりその出力で FF(1) を 0 状態に反転する。これで 2^3 の桁の比較が終ったわけである。パルス (2) が終了すると引続いて端子 (3) にパルスが発生し FF(2) を 1 の状態にセットする。次いでパルス (4) により FF(2) のフィードバック電流について、すなわち 2^2 の桁について前と同様に比較が行なわれる。かくしてフリップクロップのセットと比較が順次行なわれパルス (8) が終了すると、このときの FF(1)～(4) の状態は入力電圧の大きさに対応した 2 進 4 桁の数字を表わしている。パルス (1) が発生してからパルス (8) が終了するまでの時間は A-D 変換に要する時間にほかならないが、これは約 $20 \mu s$ である。このように変換時間が入力信号に

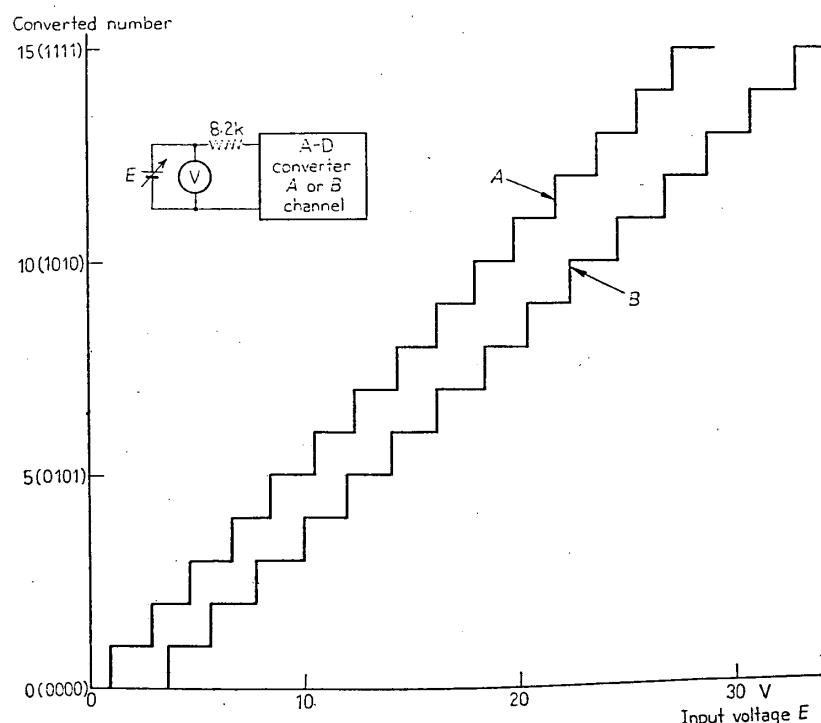


Fig. 11. Static characteristics of the A-D converters.

くらべて充分速いので、入力信号をサンプリングしてその値を A-D 変換の行なわれる間保持するホールド回路を使用しなくても、A-D 変換は入力信号の瞬時値について行なわないとみなすことができる。

Fig. 11 はこの A-D 変換器の静特性を実測した結果である。A-D 変換器の入力インピーダンスは約 600Ω であるから、Fig. 11 における入力電圧を A-D 変換器の入力端子における電圧に換算して考えれば、変換器のフルスケールは約 2V となる。実際の使用状態においては入力電圧の 0V がフルスケールの中央（出力 7 と 8 の境目）になるように A-D 変換器のバイアスを調整するから、入力電圧の範囲は 0V を中心として $\pm 1V$ ということになる。入力電圧の絶対値が 1V より大きい場合には 0 (0000) あるいは 15 (1111) に変換されることになるが、この場合には Fig. 9 にあるように MIN. あるいは MAX. を表わすネオン管が点灯して A-D 変換器が飽和していることを示す。Fig. 11 の二つの曲線の平均勾配に少し差があることから明らかのように、A-D 変換器は A チャンネルと B チャンネルとでその変換定数（ゲイン）が若干異なる。すなわちフルスケールは B チャンネルの方が A チャンネルよりわずかに大きい。これは入力信号の量子化に伴う相関関数の誤差を小さくするために故意にしたもので [1], FF(1)~(4) のコレクタのクランプ用電源の電圧を A と B とにおいてそれぞれ 5.2V, 6.0V と少しづがえることにより達成される。

3.5 シフトレジスタ

Fig. 12 はシフトレジスタの 1 桁分の回路図である。相関器の入力信号は 2 進 4 桁の数字に変換されるのであるから、シフトレジスタは Fig. 11 と同じものが他に 3 回路、計 4 桁分ある。したがって遅延粗調整の切換スイッチも 4 回路連動のもので Fig. 12 にはそのうち 1 回路のみ示してある。切換スイッチの最終段 $\times 10$ は前にものべたように信号の平均値を計算するためのもので、 2^3 と 2^1 の桁の接点は抵抗 ($10K\Omega$) を通じて $-24V$ につながれ（10 は 2 進表示で 1010 であるから） 2^2 と 2^0 の桁はアースに接続されている。

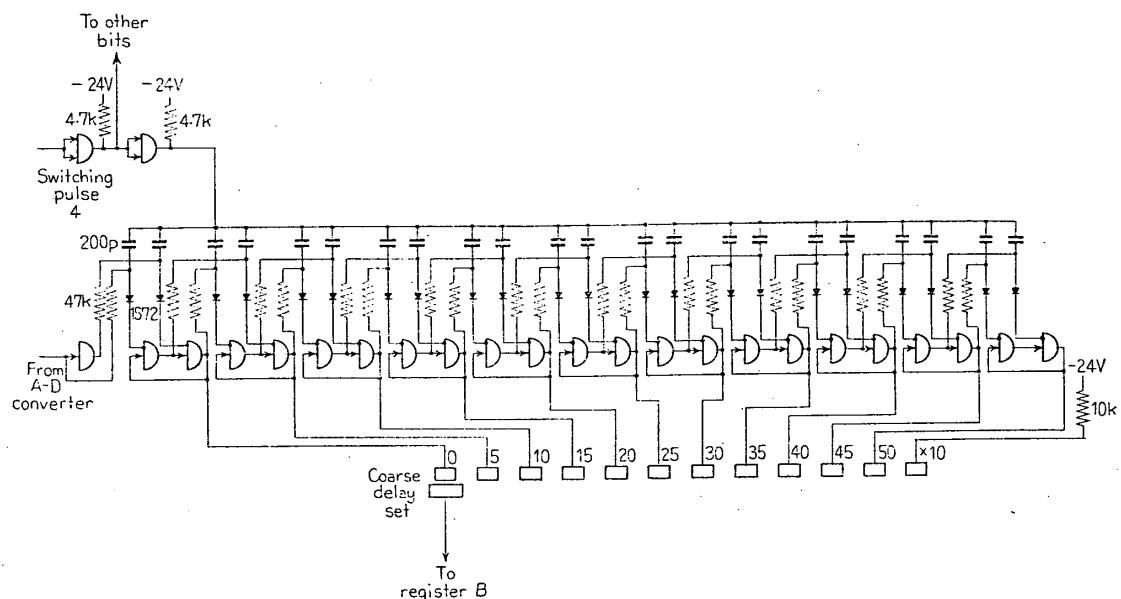


Fig. 12. Shift register.

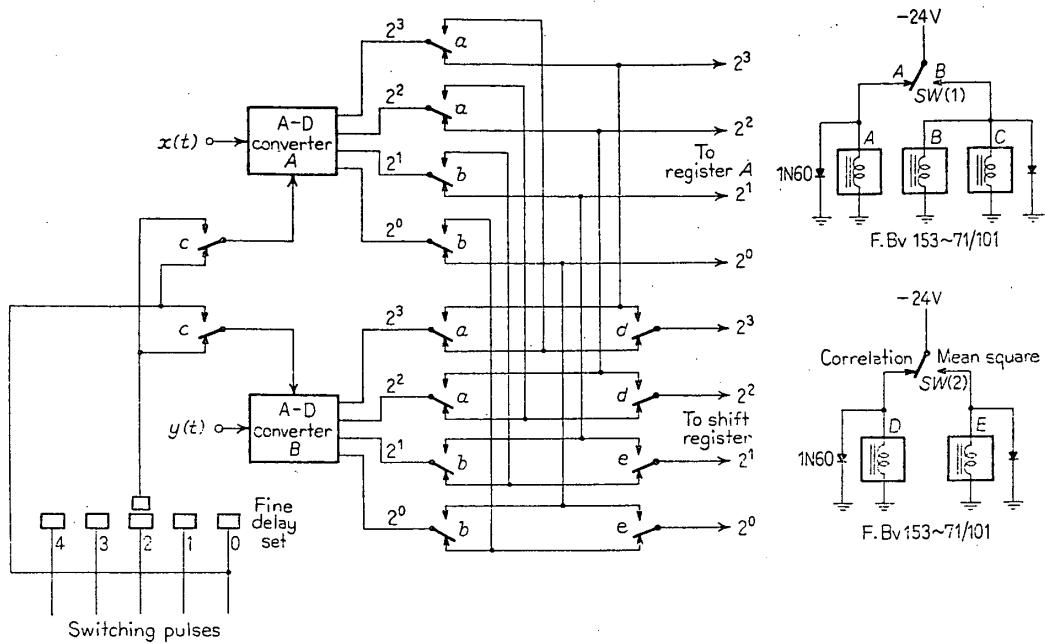


Fig. 13. Relay circuit for interchange of signals.

すでに説明しように $\tau < 0$ の範囲の相関関数を計算するためには、A, B 両チャンネルを A-D 変換器の出力において交換しなければならない。そのために Fig. 13 に示すリレー回路が A-D 変換器と掛算器、シフトレジスタの間に介在する。Fig. 13 において小文字 a, b 等はそれぞれ大文字 A, B 等のリレーの接点である。接点の位置は SW(1), (2) が図のような位置にあるとき、すなわちリレー A, D に電流が流れリレー B, C, E には電流が流れていない状態にあるときのものである。この状態においては A-D 変換器 A の出力は掛算器のレジスタ A に、A-D 変換器 B の出力はシフトレジスタに接続されているが、SW(1) を B 側に倒すと A-D 変換器 A はシフトレジスタに、A-D 変換器 B はレジスタ A に接続される。それと同時に A-D 変換器へのスイッチングパルスも交換される。

SW(2) は相互相関関数を規準化する際などに必要な入力信号の 2 乗平均値を計算するためのもので、このスイッチを MEAN SQ. の側に倒すと A-D 変換器 A の出力が掛算器とシフトレジスタの両方に入る。したがって遅延粗調整の切換スイッチを 0 の位置において相関器を動作させると信号 $x(t)$ の 2 乗平均値が計算される。信号 $y(t)$ の 2 乗平均値については SW(1) を B 側に倒して同様に計算する。

3. 6 掛算器

この相関器においてはすでに説明したように $\pm 1V$ の範囲の入力電圧を 0 (0000) から 15 (1111) までの範囲の正整数 m, n に変換している。掛算器においてはこの m, n について掛算を行ない、その積を外部の相関カウンタで積算するのであるが、その際に積 mn を積算するだけでなく、 m, n の 15 ($=2^4-1$) に対する補数を作りその補数同志の積 ($15-m$) ($15-n$) をも積算に繰入れるという特殊な方式を用いている。たとえば m, n がそれぞれ 3, 4 であるならば

$$3 \times 4 + (15-3)(15-4) = 3 \times 4 + 12 \times 11 \quad (6)$$

なる計算を行なってこれで1回の掛算とする。

このような方式をもう少し一般的に表わしたもののがFig. 14である。二つの信号 $x(t)$, $y(t)$ にはバイアス A , B が加えられ、それらは一定時間ごとにサンプリングされ A-D 変換器によつて正数 $(A+x_i)$, $(B+y_i)$ に変換されるものとする。ここで x_i , y_i はそれぞれ $x(t)$, $y(t)$ の i 番目のサンプル値であり、またバイアス A , B は $(A+x_i)$, $(B+y_i)$ が負になることがないよう充分大きくとるものとする。これら二つの正数は掛算器(1)の入力となり（シフトレジスタ等信号の遅延装置は省略して考える）それらの積 $(A+x_i)(B+y_i)$ 個のパルスが掛算器(1)の出力として発生する。このパルスはカウンタにより計数積算される。掛算器(1)の動作が終了すると次に掛算器(2)が計算を始めるがその内部には補数を発生する回路が含まれており、掛け算はその補数同志について行なわれる。すなわち $2P$, $2Q$ をある一定の正数とすると、 $(A+x_i)$, $(B+y_i)$ のそれらに対する補数 $(2P-A-x_i)$, $(2Q-B-y_i)$ を作り、掛け算器(2)の出力には $(2P-A-x_i)(2Q-B-y_i)$ 個のパルスが発生する。このパルスもまた同一のカウンタに積算される。ここで $2P$, $2Q$ なる正数は上記の補数が負となることがないように充分大きくえらぶことはもちろんである。以上のような2種類の計算によって1回の掛け算が終了するのであるが、この間にカウンタに積算された数は次のようになる。

$$\begin{aligned} & (A+x_i)(B+y_i) + (2P-A-x_i)(2Q-B-y_i) \\ & = 2(A-P+x_i)(B-Q+y_i) + 2PQ \end{aligned} \quad (7)$$

相関値の計算は上記の方式の第1の掛け算のみでも行なうことができる。この場合には(7)式の第1項

$$(A+x_i)(B+y_i) \quad (8)$$

の掛け算のみで済ませるのであるが、これを N 個のサンプルについて積算し平均をとれば

$$\begin{aligned} & \frac{1}{N} \sum_{i=1}^N (A+x_i)(B+y_i) \\ & = \frac{1}{N} \sum AB + \frac{1}{N} \sum Ay_i + \frac{1}{N} \sum Bx_i + \frac{1}{N} \sum x_i y_i \\ & = AB + A\bar{y} + B\bar{x} + \bar{xy} \end{aligned} \quad (9)$$

となる。上式において \bar{y} , \bar{x} , \bar{xy} はそれぞれ $y(t)$, $x(t)$, $x(t)y(t)$ の平均を表わす。ここで $\bar{x}=0$, $\bar{y}=0$ と仮定する。これは相関関数の計算においては信号は常にその平均値からの偏差のみが問題になること、すなまち $x(t)$, $y(t)$ はすでに信号の平均値を差引いた残りと考えることにほかならない。あるいは信号の平均値をバイアス A , B に含めて考えれば上記のような仮定を行なっても一般性を失わない。このような仮定のもとでは

$$\frac{1}{N} \sum_{i=1}^N (A+x_i)(B+y_i) = AB + \bar{xy} \quad (\bar{x}=0, \bar{y}=0) \quad (10)$$

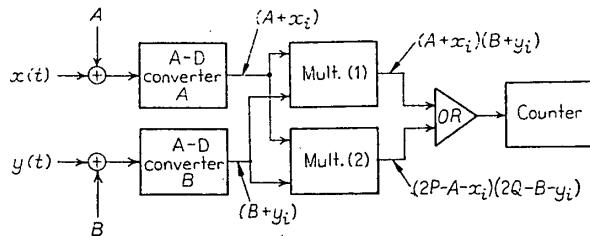


Fig. 14. Principle of the multiplier.

となる。ここでバイアス量 A, B は既知であるから、これらの積 AB を差引けば求める相関値 \bar{xy} を知ることができる。すなわち信号 $x(t), y(t)$ にバイアスを加えて正数 $(A+x_i), (B+y_i)$ とし、これらの正数について掛算、積算、平均を行ない、その結果から $(A+x_i), (B+y_i)$ 自体の平均の積 AB を差引いて相関値を求める。

(8) 式の掛算は (7) 式の掛け算にくらべてその計算機構はもちろん簡単になる。しかも相関値を計算するという立場からいえば (7) 式と (8) 式は数学的に同等である。しかしながら実際の相関器における掛け算方式としてはこの両者の間には大きな差異がある。これは相関器の入力においてドリフトを生じたとき、それが計算結果にどのように影響するかを考えれば明らかとなる。

いまこのドリフトを $\Delta x, \Delta y$ としそれぞれ信号 $x(t), y(t)$ に加えられると考える。このドリフトは A-D 変換器において生じたものと考えてもよく、またデータレコーダの信号を繰返し再生して相関関数を計算しているときにその再生信号に生じたものであってもよい。あるいはバイアス量 A, B が変化したものと考えてもよい。ともかくドリフト $\Delta x, \Delta y$ を考慮すれば (10) 式は次のようになる。

$$\begin{aligned} & \frac{1}{N} \sum_{i=1}^N (A+x_i+\Delta x)(B+y_i+\Delta y) \\ & = AB + \bar{xy} + A\Delta y + B\Delta x + \Delta x\Delta y \quad (\bar{x}=0, \bar{y}=0) \end{aligned} \quad (11)$$

上式の第 3, 4, 5 項が誤差となるわけであるが、最後の項は微小項であるからこれを無視すると、結局誤差はバイアス A, B の大きさに比例することになる。入力信号 $x(t), y(t)$ がガウス性不規則信号である場合などには、その平均実効値にくらべてピーク値が大きいので、 $(A+x_i), (B+y_i)$ を正数にするためには A, B を大きくしなければならず、このようなときには上記の誤差が非常に顕著となる。

一方 (7) 式についても同様にドリフト $\Delta x, \Delta y$ を入れて N 個のサンプルの平均をとり、かつ $\bar{x}=0, \bar{y}=0$ の条件を用いて書き直せば

$$\begin{aligned} & \frac{2}{N} \sum_{i=1}^N (A-P+x_i+\Delta x)(B-Q+y_i+\Delta y) + \frac{2}{N} \sum_{i=1}^N PQ \\ & = 2\{(A-P)(B-Q) + \bar{xy} + (A-P)\Delta y + (B-Q)\Delta x \\ & \quad + \Delta x\Delta y + PQ\} \quad (\bar{x}=0, \bar{y}=0) \end{aligned} \quad (12)$$

となる。上式は最初の係数 2 および最後の PQ 項を除けば、これは (11) 式においてバイアスが $(A-P), (B-Q)$ に減少したことに等価である。特に $A=P, B=Q$ としたときには (12) 式は

$$2(PQ + \bar{xy} + \Delta x\Delta y) \quad (\bar{x}=0, \bar{y}=0) \quad (13)$$

となる。 P, Q は補数をとるための定数であるから、このようなディジタル計算においてはそれ自体には何ら誤差を発生しない。したがって誤差は $\Delta x\Delta y$ の微小項のみとなり (11) 式にくらべて非常に小さくなる。

試作した相関器においても最初は (8) 式で表わされるような通常の掛け算、積算方式を採用したが、この場合には積算結果に対するドリフトの影響が大きく、いくつかの τ について相関関数の計算を進めていくとき、途中で何回も信号 $(A+x_i), (B+y_i)$ の平均値をとり

直さなくてはならずきわめて不便であった。そこで(7)式で表わされるような補数の積をも繰り入れる方式に改造したが、その結果はきわめて良好であった。

(13) 式は係数 2 および PQ 項を除けば、信号にバイアスを加えずに x_i, y_i のみで掛算積算を行なった結果に等しい。もちろん最初からこのようにできればよいのであるが、そのためには掛算器は正負いずれの数をも計算できる 4 象限型のものでなくてはならない。それにともなってカウンタも積の正負によって正方向、逆方向に計数できるいわゆる可逆型のカウンタとしなければならない。しかしながら可逆型のカウンタは一方向にのみ計数する通常のカウンタにくらべて非常に複雑となり、それにともなって計数速度やカウンタ自体の信頼性が低下するという欠点がある。また価格も非常に高くなる。これに対して補数の積をも積算に繰り入れる方式では、1 象限型の掛算器、一方向性の通常のカウンタを用いて 4 象限型の掛算器を用いた場合と全く同等の性能が得られることが特徴である。

さて以上に説明した新しい方式の掛算器を実際に製作する場合には、まず補数を発生する回路が問題となるが、これは 2 進数において (2^k-1) (k は 2 進数の桁数) に対する補数を求める場合には非常に簡単である。すなわちこの場合には与えられた 2 進数においてその 1 と 0 をすべて交換すればよい。この相関器の場合は 2 進 4 桁であるから $2^k-1=2^4-1=15$ であり、たとえば $3=0011$ の $15=1111$ に対する補数は 1 と 0 を交換して $1100=12$ となる。

Fig. 15 は試作した相関器の掛算器であるが、上記のような 2 進数の性質を利用して Fig.

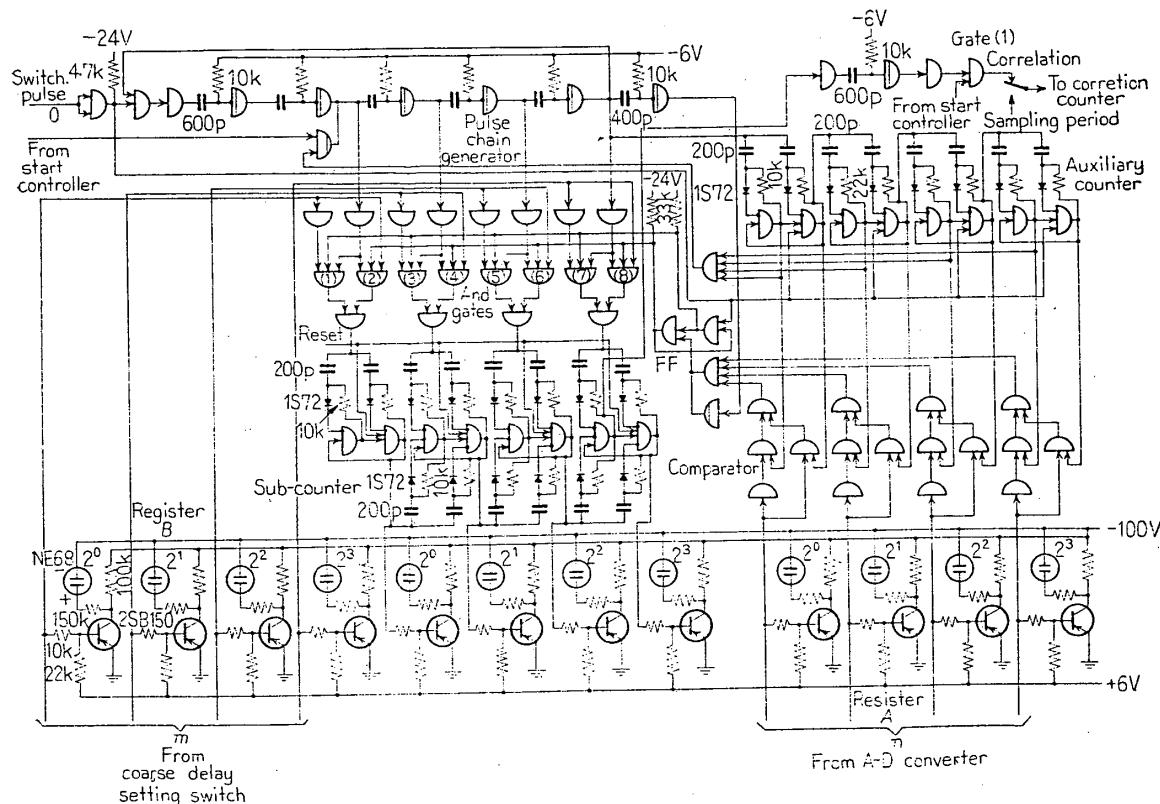


Fig. 15. Multiplier.

14における掛算器(1)と(2)の働きを同一の掛算器で済ませているFig. 15において被乗数 m は図の左下から掛算器に入り AND ゲート(1)～(8)に達している。一方右下の乗数 n は比較回路に与えられている。掛算開始の前は補助カウンタは0の状態にあり、またフリップフロップ FF は右側のトランジスタが ON 状態にあり、したがって AND ゲートは(1), (3), (5), (7) が動作可能の状態で(2), (4), (6), (8) は閉じている。パルスチェーン発生器は Fig. 9 の A-D 変換器において説明したものと同様であるが、ただその最終段の出力が初段の入力として帰され全体として閉ループを構成しているところが異なる。したがっていったんスイッチングパルスによってトリガーされると、あとは自分自身で発振を持続し、その4個の出力端子に一定の順序で次々にパルスを発生する。いいかえればこれは自励型のリングカウンタともみなすことができる。この発振を止めるためにはその一つの段の動作をパルスチェーン発生器の動作が一回転する周期よりも長い時間クランプする。

掛け算はスイッチングパルスがこのパルスチェーン発生器に与えられると開始される。パルスチェーンは AND ゲート(1), (3), (5), (7) を通って順次にサブカウンタの $2^0, 2^1, 2^2, 2^3$ の桁に与えられるが、被乗数 m によって上記のゲートが制御されているので、2進数 m の各桁のうち1である桁に対応する AND ゲートのみがパルスを通過させサブカウンタを動作させる。すなわちパルスチェーン発生器が1回転すると被乗数 m がサブカウンタに1回加算される。同時に補助カウンタに1が計数される。このような動作が n 回繰返されると m はサブカウンタに n 回加算され補助カウンタには n 個のパルスが計数される。すなわち $m \times n$ の掛け算が行なわれたわけである。

ここで比較回路が補助カウンタの内容が乗数 n に等しくなったことを検出し、その出力でフリップフロップ FF を反転せしめる。そうすると今度は AND ゲート(2), (4), (6), (8) が動作状態となり(1), (3), (5), (7) は閉じるが、前者のゲートと後者のゲートにおいては2進数 m の1と0がすべて反対ではあるから、これ以後は m の補数($15-m$)がサブカウンタに加算される。かくして補助カウンタの内容が15に達すると掛け算が終了するが、この後半においては $(15-m) \times (15-n)$ の掛け算が行なわれることになる。結局全体としては

$$mn + (15-m)(15-n) \quad (14)$$

なる計算が行なわれたことになる。

サブカウンタからの桁上げパルスは外部の相関カウンタに導びかれて計数積算される。相関カウンタには計数速度 1.2 MC, 10 進 5 桁の容量の市販品を使用した。なお Fig. 3 のブロック線図において掛け算器内部に含まれているレジスタ A, B は、Fig. 15 の回路においてはネオン管による表示のみであってその実体は存在しないものである。実際上これらのレジスタの働きは、それぞれ A-D 変換器内部のレジスタおよびシフトレジスタが兼ねている。

(14) 式で表わされる掛け算が完了するまでの時間はパルスチェーン発生器の回転速度によって決定されるが、この計算時間を実測した結果は約 320 μ s であった。Fig. 4 のタイミングチャートから明らかのように、サンプリング信号の周波数で減器の出力パルスの周期を $\Delta\tau$ とするとき、1回の掛け算には約 $4\Delta\tau$ の時間が割当てられている。掛け算はこの時間内に済ませなければならない。一方 $\Delta\tau$ はこの相関器の時間シフト τ の1ステップであるから、

1ステップの最小値 $\Delta\tau_{\min}$ は $320\ \mu\text{s}/4=80\ \mu\text{s}$ となる。実際にはある程度の余裕を見込んで $\Delta\tau_{\min}=100\ \mu\text{s}$ としている。

3.7 電 源

Fig. 16 は相関器の電源の回路図である。直流電源はトランジスタのコレクタ電源 (-24 V), コレクタ電圧のクランプ用電源 (-6V), トランジスタのベースバイアス電源 (+6V) の3種のほかに表示用ネオン管の電源 (-100V) がある。これらの直流電源はいずれもツ

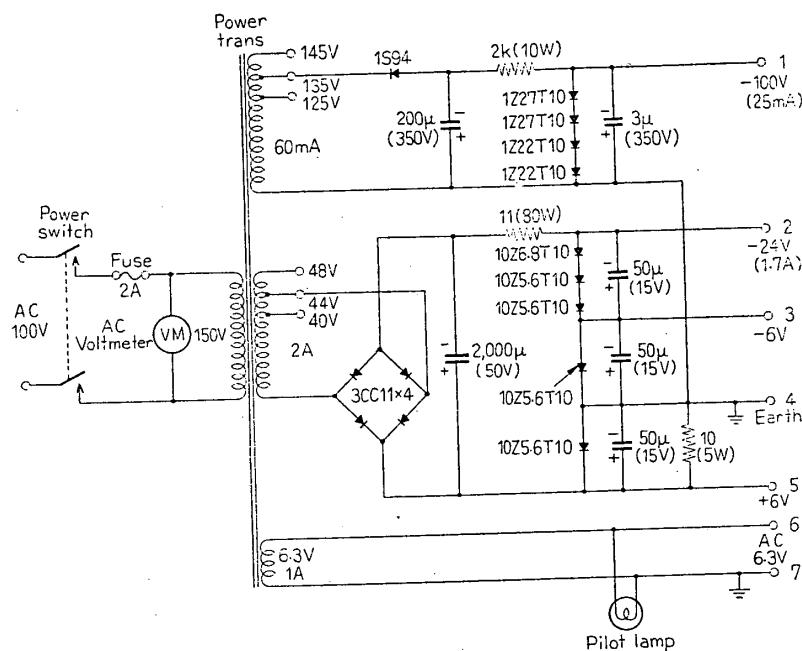


Fig. 16. Power source.

エーナダイオードにより安定化されている。直流電源の平滑用コンデンサは Fig. 16 に示したもののはかに、相関器各部においてこれら直流電源のリード線とアースの間に適宜 $0.05\mu F$ 程度のコンデンサを入れ補助とした。交流電源 (6.3V) は電源のパイロットランプおよび計算終了を表示するストップランプを点灯するものである。

4. 試作結果

以上装置の各部について説明したことをまとめると、この相関器の仕様は Table. 1 のようになる。

相関器の入力電圧を 600Ω 負荷に対して $\pm 1V$ の範囲としたのは、市販されているデータレコーダの大部分の再生出力がこのようになっているのでそれに合わせたものである。入力インピーダンスとしては上記の 600Ω の抵抗のほかに、入力端子から A-D 変換器へのシールド線の容量、約 250 pF が並列に入る。時間シフトの 1 ステップの大きさ $\Delta\tau$ が最小 $100\mu\text{s}$ というのは、前に説明したように掛算器の速度によって制限されるものである。もちろん $\Delta\tau$ は $100\mu\text{s}$ に固定されているものではなく、これよりも大きい値ならば任意に選ぶ

Table 1. Specifications of the correlator.

| | |
|--|----------------------------|
| Input-voltage range | ± 1 V |
| Input impedance | 600Ω//250 pF |
| A-D conversion time | 20 μs |
| Form of digital signals | 4 bits binary |
| Step size of time shift ($\Delta\tau$) | 100 μs min. |
| Range of time shift | ± 54 $\Delta\tau$ |
| Number of samples (N) | 9999 max. |
| Computing time for a step of time shift | 5 $\Delta\tau N$ |
| Total number of elements { Transistors Diodes | 400 approx. 600 approx. |
| Power | 100V, 50/60 c/s, 120W |

ことができる。周波数てい減器の出力切換スイッチを1の位置においていた場合には、この $\Delta\tau$ は外部から与えるサンプリング信号の週期に等しい。また(3)式から明らかのように、この相関器のサンプリング週期 T_s は $5\Delta\tau$ であり、掛算はこの1サンプリング週期の間に1回行なわれるのであるから、一つの τ について相関関数の値を N 個のサンプルを用いて計算するときに要する時間は $5\Delta\tau N$ となる。これからわかるように計算時間は $\Delta\tau$ に比例し、解析すべき現象が速く $\Delta\tau$ を小さくとらなくてはならないときには計算時間は短く、遅い現象で $\Delta\tau$ を大きくとる場合にはそれだけ計算時間が長くなる。この相関器は振動、音響現象などを解析することが直接の目的であったが、計算時間が長くなることを許すならば自動制御系の研究など遅い現象の解析にも使用できる。その場合テープ速度変換機構を有するデータレコーダを用いて速く再生することができれば、計算時間はそれだけ短くなることはいうまでもない。

この相関器においては前に説明したように掛算、積算に際して補数同志の積も積算に繰り入れるという特殊の方式を採用している。1回の掛算において積算される数は(7)式で表わされるが、すでに説明したようにドリフトによる誤差を最小にするためにバイアス A, B をそれぞれ定数 P, Q に等しくすればこれは

$$2PQ + 2x_iy_i \quad (15)$$

となる。上式において意味のあるのは第2項のみであって、第1項はこの積に対する一種のバイアス数である。この相関器においては15に対する補数をとっているから $2PQ = 2 \times 7.5 \times 7.5$ であるが、掛算器においては(15)式の積はいったん2進4桁のサブカウンタに加算され、その桁上げパルスが外部の相関のカウンタに積算されるのであるから、この相関カウンタに積算される数は全体の $1/16 (=1/2^4)$ になる。したがって N 個のサンプルについて掛算を行ないその結果相関カウンタに積算された数を S とすれば

$$S - \frac{2 \times 7.5^2}{16} N = S - 7.03125N \quad (16)$$

が相関として意味のある数値を与える。これは一見非常に不便のようであるが、あらかじめサンプル数 N を(16)式第2項がきりのよい数になるよう設定しておけばこのような不便を避けることができる。たとえば Table 2. からわかるように $N=7111$ とすればバイアス

Table 2. Bias of the counted number.

| N | $7.03125 N$ |
|--------|-------------|
| 1.422 | 10 |
| 2.844 | 20 |
| 4.266 | 30 |
| 5.688 | 40 |
| 7.111 | 50 |
| 8.533 | 60 |
| 9.955 | 70 |
| 11.377 | 80 |
| 12.799 | 90 |

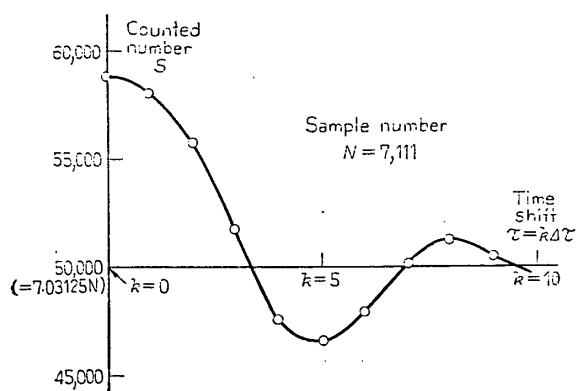


Fig. 17. Plot of counted numbers.

数は 50000 となるから, Fig. 17 に示すように相関カウンタの積算値を 50000 を基線としてプロットすればそれがそのまま相関関数の曲線となる。

(15) 式は入力信号のバイアス A, B をそれぞれ P, Q に等しくすることを前提としている。すなわち A-D 変換器のバイアス調整抵抗を加減して、入力信号の 0V が 7.5 になるようとする（実際には $7=0111$ と $8=1000$ の境目になるよう調整する）。この操作が不完全であれば当然相関関数の基線の位置は変ってくるのでこれをチェックする必要がある。そのためには Fig. 3 において遅延粗調整の切換スイッチを $\times 10$ の位置にして掛算を行なう。このときは $(B+y_i)$ は定数 10 と考えればよいから (7) 式は

$$\begin{aligned} & 10(A+x_i) + (2Q-10)(2P-A-x_i) \\ & = 10(A+x_i) + (15-10)(15-A-x_i) \\ & = 2 \times 2.5(A-7.5+x_i) + 2 \times 7.5^2 \\ & = 5(A-7.5) + 5xi + 2 \times 7.5^2 \end{aligned} \quad (17)$$

となる。 N 個のサンプルについてこれを積算しそのときの相関カウンタの読みを S_x とすると、 $\bar{x}=0$ であるから上式の $5x_i$ による積算値は無視し得ることになり、 S_x の値から $(A-7.5)$ すなわち A のかたよりを知ることができる。A-D 変換器の出力を A, B 両チャネル交換し同様の計算を行なって S_y を得たとしこれらの結果を (16) 式の相関値に換算して考えれば結局

$$\frac{32}{25} \frac{1}{N} (S_x - 7.03125 N) (S_y - 7.03125 N) \quad (18)$$

なる量を計算してこれを (16) 式から差引けばよいことがわかる。しかしながらこの補正量は通常非常に小さく、(18) 式の値を概算でチェックするだけで済ませてしまうことが普通である。あるいは相関関数の計算に先だって S_x, S_y を求め、(18) 式の値がほぼ 0 となるように A-D 変換器のバイアスを調整すれば完璧である。

5. 誤 差 の 検 計

ここで試作した相関器を用いて相関関数の計算を行なったときの誤差について若干の考察

をつけ加える。信号はいったんディジタル量に変換されてしまえば、それ以後の操作には誤差を生ずることは全くないから、誤差は A-D 変換器以前の原因による。データレコーダおよび変換器における誤差の原因是主として信号の直流レベルのドリフトであるが、これから生ずる相関関数の誤差は掛算、積算に特殊の方式を用いてきわめて小さくし得ることは前に説明した通りである。

そこで次に A-D 変換にともなう信号の量子化による誤差を検討する。すなわち Fig. 11 に示したような階段状の入出力特性を持った変換器によって、本来連続的であるアナログ入力信号を 2 進 4 桁、16 レベルの離散的なディジタル量に変換したために生ずる相関関数の誤差である。しかしながらこの誤差は 16 レベルというかなり粗い量子化から直観的に予想されるよりもきわめて小さなものになる。入力電圧が直流の一定値である場合これをディジタル量に変換したときには最大 $\pm 1/2$ レベルの誤差を生じ得る。たとえば数字 8 に変換されたときには真の値が 7.5~8.5 のいずれにあるかは全く不確定である。したがってこのような場合にはこれら量子化された信号の積の積算にも大きな誤差を生ずることになる。しかしながらわれわれが相関関数を計算する対象は多くの場合不規則な信号であって、直流一定値や純正弦波形の信号に対しては始めから相関をとる必要がない。このような不規則信号の場合には上記の誤差は積算の過程においておたがいに打消し合って平均化されきわめて小さなものになる。

B. Widrow [2] によれば信号がガウス性不規則信号のごとくなめらかな曲線で表わされる振幅の確率密度分布（ガウス性不規則信号の場合はこれが正規分布となる）をもっている場合には、この誤差は Fig. 19 に示すように $|\rho| \approx 1$ の近傍において相関関数の絶対値を増

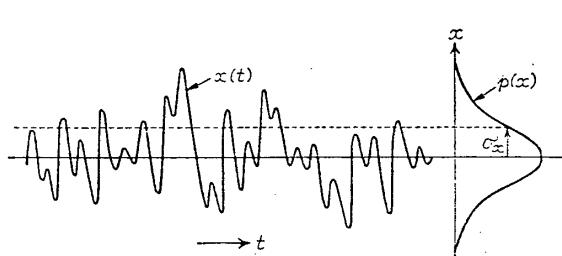


Fig. 18 A Gaussian random signal and its amplitude probability density.

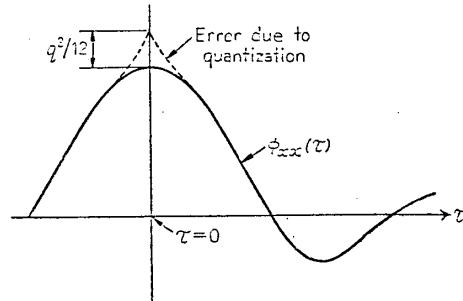


Fig. 19 Error caused by quantization of signals.

す方向に生じその誤差の最大値は $q^2/12$ と見積られる。ここで ρ は相関係数であって自己相関の場合は

$$\rho_{xx}(\tau) = \frac{\phi_{xx}(\tau)}{\phi_{xx}(0)} \quad (19)$$

相互相関の場合は

$$\rho_{xy}(\tau) = \frac{\phi_{xy}(\tau)}{\sqrt{\phi_{xx}(0)\phi_{yy}(0)}} \quad (20)$$

で定義される。また q は量子の大きさを表わしディジタル量の 1 レベルに相当するアナログ信号の大きさである。この相関器においては ± 8 レベルの中に入力信号の最大振幅をおさめ

なければならぬが、いま入力 $x(t)$ が Fig. 18 に示すように平均実効値 σ_x のガウス性不規則信号であると仮定し、上記の条件を満たすために $\sigma_x = 3q$ にとったとする。するとたとえば自己相関関数の場合 $\phi_{xx}(0) = \sigma_x^2 = 9q^2$ となる。一方量子化による誤差は $q^2/12$ であるからこの誤差は自己相関関数の最大値の 1% 以下となる。この相関器において自己相関関数を計算する場合には A, B 両チャンネルに同一の信号 $x(t)$ を与えるのであるが、前にも述べたように二つの A-D 変換器の変換定数（ゲイン）は若干違えてるので、この量子化による相関関数の誤差はさらに数分の 1 になり全く無視し得る程度になる [1]。

相関関数は本来無限に長い時間の平均、あるいは無限に多くのサンプルの平均として定義されているものであるが、実際に相関を計算する場合にはそれを有限の時間、有限のサンプル数にとどめるわけであり、当然計算された値は真の値と異なる。この種の誤差は相関器の誤差というよりもむしろ取扱う対象が不規則信号であるという事実に帰せらるべきものである。この問題はすでに W. B. Davenport [3] 等により論じられているが、これらの理論をこの相関器を用いてガウス性不規則信号 $x(t)$ の $\tau=0$ における自己相関値 $\phi_{xx}(0)$ を計算する場合に適用すると、そのときの誤差の分布の標準偏差 σ は次のように表わされる。

$$\sigma^2 = \frac{2}{N} \sum_{k=-\frac{(N-1)}{2}}^{\frac{(N-1)}{2}} \left(1 - \frac{|k|}{N}\right) \phi_{xx}^2(kT_s) \quad (21)$$

ここで N は計算に用いた総サンプル数、 T_s は相関器のサンプリング周期である。信号 $x(t)$ が白色雑音 ($\phi_{xx}(\tau)$ の幅がせまい) とみなしうる場合には上式の $k=0$ 以外の項を無視して

$$\sigma = \sqrt{\frac{2}{N}} \phi_{xx}(0) \quad (22)$$

となる。相関器のサンプル数設定を最大の 9999 とすれば上式は次のようになる。

$$\sigma = 0.014 \phi_{xx}(0) \quad (23)$$

すなわち誤差は計算された $\phi_{xx}(0)$ それ自身の 1.4% の大きさの標準偏差をもつ分布をする。 $\tau=0$ 以外の点における $\phi_{xx}(\tau)$ の誤差も同様に計算することができるが、その大きさは (21) 式の値を越えないことが証明されている [4]。相互相関関数についてあるいは信号がガウス性でない場合についても、その誤差を理論的に計算することができる程度可能であるが、その大きさも上記の自己相関関数の場合と同程度である。ここで一つ注意すべきは、相関関数の計算結果が一つのきれいな曲線上にプロットされるとしても、それは決して誤差の小さいことを意味しない点である。信号のほかの部分を用いて計算すれば前の相関曲線とは少し異なった曲線が得られる。結局この種の誤差は有限個のデータを用いて計算した相関関数から真の相関関数を推定するときの信頼限界を与えるものということができよう。

以上の検討から明らかなことは、試作した相関器においては相関器自体に起因する誤差はきわめて小さく、信号の不規則性に起因する本質的な誤差が得られた結果の精度はほとんどすべてを決定することである。後者の誤差はいかに精密な相関器を用いても避けられないものであって、ただサンプル数 N を増加することによってのみ小さくし得る。しかしながらその減少の速さは (22) 式から明らかのように \sqrt{N} に反比例するのであるから、この誤差を (23) 式の値よりさらに 1 衡小さくするためには現在の 100 倍のサンプル数が必要であり、

計算時間もそれにともなって長くなる。これは実際上ほとんど無意味であり、また相関関数に現在以上の精度が要求されることは非常にまれである。

6. 計 算 例

試作した相関器を用いていろいろの信号の相関関数を実測した例を二、三示す。ただしそれらの物理的な意味、内容に関しては別に報告することとし、ここでは説明を省略する。

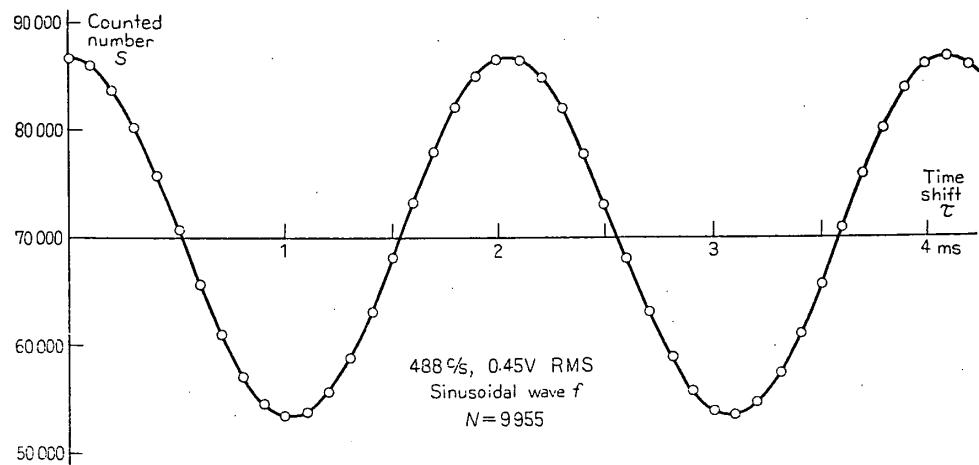


Fig. 20. Auto-correlation function of a sinusoidal signal.

Fig. 20 は相関器のテストの意味で純正弦波形の自己相関関数を計算させた結果である。図の縦軸には相関カウンタに積算された数 S をそのままとっているが、サンプル数 N は 9955 であるので Table 2 によって $S = 70000$ が基線となりこの線からの上下の偏差が相関関数を与えることになる。

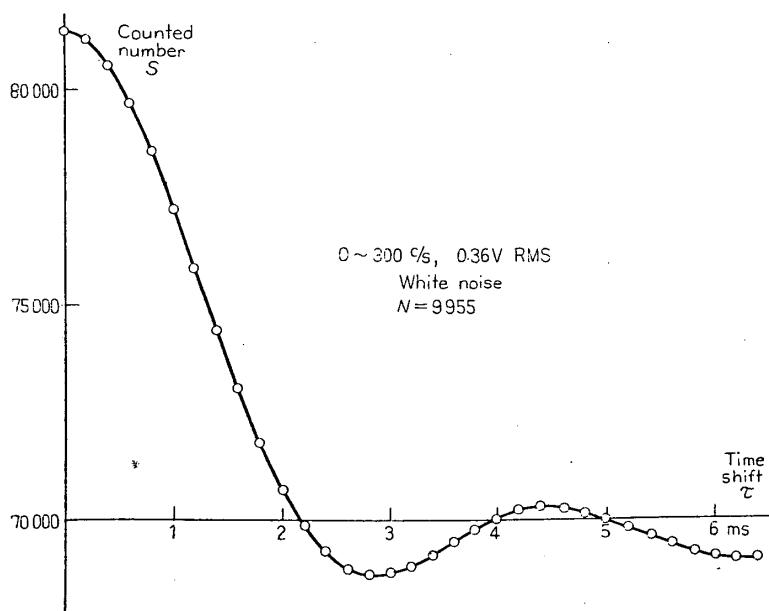


Fig. 21. Auto-correlation function of a white noise.

Fig. 21 は 0~300 c/s の範囲ではほぼ一様の大きさの周波数スペクトルをもつ白色雑音の自己相関関数の計算例である。時間シフトのステップ $\Delta\tau$ はこの場合 0.2 ms であるから、相関値の 1 点の計算時間は $5\Delta\tau N = 5 \times 0.2 \text{ ms} \times 9955 = 10 \text{ s}$ であり、図のように約 30 点を計算する時間は 300 s, データレコーダのテープを巻戻したりする時間を入れても約 10 分でこの程度の相関関数を計算できる。

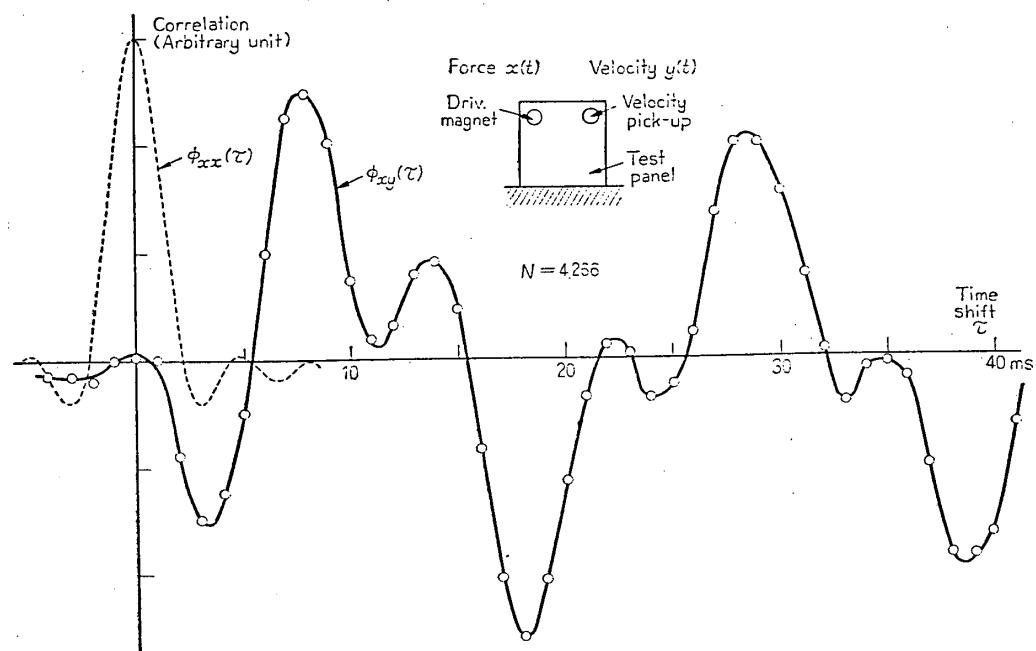


Fig. 22. Cross-correlation between driving force and velocity of a test panel.

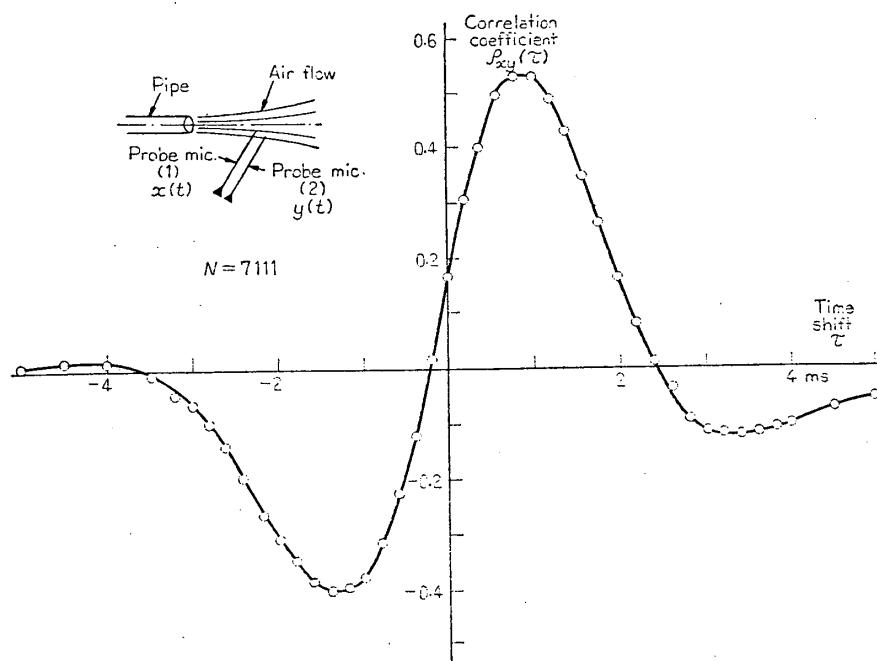


Fig. 23. A cross-correlation function of air flow.

Fig. 22 は鉄板の下端をクランプし、電磁石に雑音電流を流してこれを不規則な力で励振して、その駆動力 $x(t)$ と鉄板の速度 $y(t)$ の相互相関関数 $\phi_{xy}(\tau)$ を計算した例である [5]。同時に駆動力の自己相関関数 $\phi_{xx}(\tau)$ も計算して図に点線で表わしてある。相関関数の理論から $\phi_{xy}(\tau)$ は、 $\phi_{xx}(\tau)$ なる波形の衝撃的な力が加えられたときの鉄板の速度の応答にほかならない。このような方法によって実際に鉄板をハンマーなどでたたかなくともその振動の様子をしらべることができる。

Fig. 23 は管から吹出している空気の流れの中に 2 本のプローブマイクロホンの先端を入れ、それらの信号の間の相互相関関数を測定した例である [6]。図の縦軸には (20) 式によって規準化した相関関数 $\rho_{xy}(\tau)$ の値がとてある。

Fig. 24 は超低周波不規則信号発生器 [7] の出力の自己相関関数で、計算時間が長くなることをいとわなければこのように非常に遅い信号の相関関数もこの相関器で計算できることを示したものである。時間シフトのステップ $\Delta\tau$ は 50 ms とし相関値はその 4 ステップごとに計算した。したがって 1 点を計算するに要する時間は $5\Delta\tau N = 5 \times 0.05 \text{ s} \times 1422 = 360 \text{ s}$ 、約 6 分である。

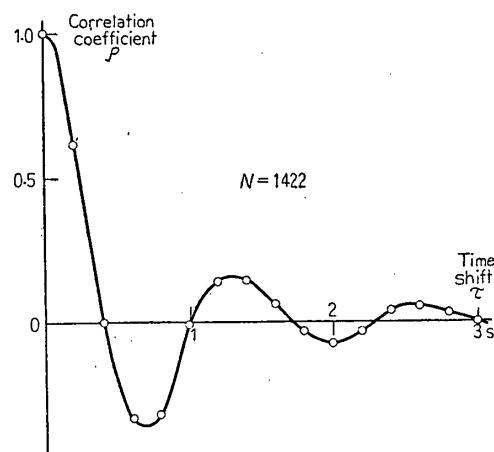


Fig. 24. Auto-correlation function of an output signal from a low frequency random signal generator.

文 献

- [1] 石井 泰, 杉山清春: 相関関数計算における量子化誤差, 第 4 回自動制御連合講演会前刷 (1961), p. 149.
- [2] B. Widrow: Statistical Analysis of Amplitude-Quantized Sampled-Data Systems, AIEE App. & Ind., No. 52 (1961), p. 555.
- [3] W. B. Davenport Jr., R. A. Johnson, D. Middleton: Statistical Errors in Measurements on Random Time Function, Jour. App. Physics, Vol. 23 (1952), No. 4, p. 377.
- [4] J. H. Laning, R. H. Battin: Random Processes in Automatic Control (1956), Chap. 4, McGraw-Hill.
- [5] 石井 泰: 相関関数とその応用, 労働衛生工学会第 3 回学会抄録 (1963), p. 13.
- [6] 五十嵐寿一, 石井 泰, 藤沢厚生, 上野敏行: Flow Noise の Correlation, 音響学会研究発表会講演論文集 (1963. 10), p. 59.
- [7] 上野敏行: 放射線源を用いた低周波不規則信号発生器, 第 6 回自動制御連合講演会前刷 (1963), p. 133.