

2I08 陸域観測技術衛星 2 号（ALOS-2）の AOCS/AOCE 開発

○名取崇史，鵜川晋一，大谷冬彦（三菱電機）
有川善久，神澤拓也，岩田隆敬（宇宙航空研究開発機構）

Development of Attitude and Orbit Control System/Electronics
for the Advanced Land Observing Satellite-2 (ALOS-2)
Takashi Natori, Shin-ichi Ukawa, Fuyuhiko Otani (MELCO), and
Yoshihisa Arikawa, Takuya Kanzawa, Takanori Iwata (JAXA)

Key Words: ALOS-2, Attitude Control, HR5000S, On-board Software Design, Verification

Abstract

This paper introduces the development of the attitude and orbit control system (AOCS) and electronics (AOCE) for the Advanced Land Observing Satellite 2 (ALOS-2). In the ALOS-2 project, technical challenges for the AOCS/AOCE include a development of a new on-board computer exploiting a newly developed Japanese HR5000S MPU, a unification of antennae control processing previously handled in a separate computer. Another challenge was a tight schedule which allows only two years from the beginning of preliminary design to delivery of a flight AOCE and other AOCS components to satellite systems. For these conflicting challenges, this paper describes how we performed S/W and H/W architecture design which maximized reusability of the GOSAT AOCS heritage design and how we selected a verification plan which increased efficiency under tight schedule.

1. はじめに

現在、宇宙航空研究開発機構（JAXA）の下、開発が進められている陸域観測技術衛星 2 号（ALOS-2）の姿勢軌道制御系（AOCS）では、その中核となる搭載計算機（AOCE）に計算機統合などを目的とした処理能力向上のため、SEU 耐性を強化した HR5000S の MPU を採用している。バス系コンポーネントで本 MPU を採用するのは、初である。ALOS-2 AOCS は温室効果ガス観測技術衛星“いぶき”（GOSAT）の AOCS の開発実績をベースに開発しているが、AOCE の MPU 変更（GOSAT AOCE では NASDA 64bit MPU（R4901）使用）やこれに付随して発生する H/W の設計変更が姿勢制御ロジックに与える影響を最小限とし、最大限 GOSAT での設計結果を活用できるように設計レベルで配慮している。また、ALOS-2 AOCS の開発期間に関しては、基本設計開始からフライト品の衛星システム取付（サブシステム PQR）まで約 2 年と短く、そのため要求仕様を効率良く検証する方

法と構成を検討する必要があった。本論文では ALOS-2 AOCS/AOCE 開発において実施した設計及びその検証方法について述べる。

2. ALOS-2 AOCE 設計の概要

ALOS-2 AOCE は GOSAT AOCE をベースとしているが、処理能力及び SEU（Single Event Upset）耐性を高める目的から MPU に SOI（Silicon on Insulator）ベースの新規部品 HR5000S を採用した。短期間で効率よく開発を行うことと設計共通化のため、JAXA の下、自社で先行開発していた次期高性能静止衛星の衛星制御プラットフォーム（SCP）EM の開発成果^[4]を流用している。

SCP EM は MPU に HR5000 を採用している他、内部インターフェースとして PCI バス、外部インターフェースとしてスペースワイヤ（SpW）などを有し、それら高速通信対応のため基板間接続にバックプレーンを採用しており、本方式は ALOS-2 AOCE でも

踏襲している。

ALOS-2 AOCE では上記 SCP の根幹となる機構設計及び MPU 周辺の電気設計を流用することで、開発期間短縮を実現した。Fig.1 に ALOS-2 AOCE の機能ブロック図を示す。AOCE は内部冗長構成であり 1 台の AOCE 内に AOCE-A、B の主従両系を有している。また AOCE 片系で見ると大きくは MPU・DH (データ処理) 部分からなるプラットフォーム部 (PF 部) と、AOCS 系コンポーネントとのインターフェースを実現するバスインターフェースコントローラ部 (BIC 部) から成る。BIC 部は接続する AOCS 系コンポーネントにより必要に応じてインターフェース変更が発生する可能性があるが、PF 部については前述の SCP とも共通化し、衛星により左右されない設計としている。

尚、外部システムバスとのインターフェースについては ALOS-2 では 1553B であったが、PF 部搭載の SoC (System on Chip) には 1553B に加え SpW、EIA-422 といったインターフェースも用意しており、将来的な外部システムバスのインターフェース変更にも左右されない設計としている。さらに PF 部と BIC 部は AOCE 内部で SpW で接続しているが、PF 部と BIC 部でコンポーネントを分け、PF 部については完全流用するといった考え方も構想としては可能である。

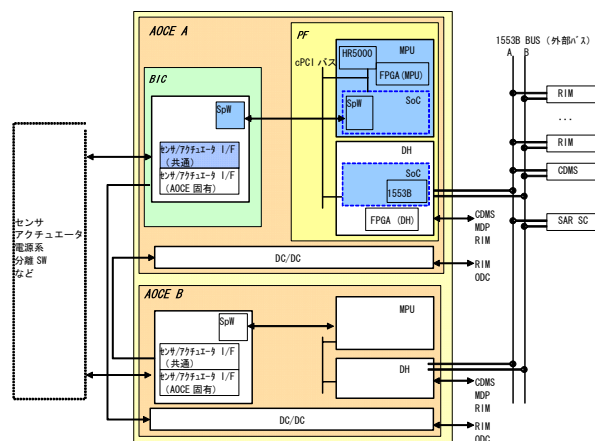


Fig.1 ALOS-2 AOCE 機能ブロック図

ALOS-2 AOCE との比較のため、GOSAT AOCE の機能ブロック図を Fig.2 に示す。ALOS-2 との主な違いとしては外部冗長であること、MPU に NASDA

64bit MPU (R4901) を使用していること、及び MPU/DH 部分が分かれていない (ALOS-2 AOCE の PCI バス無し)、各コンポーネントインターフェース部と計算機部の接続がそれぞれ専用線 (ALOS-2 AOCE の SpW 無し) となっていることなどが挙げられる。

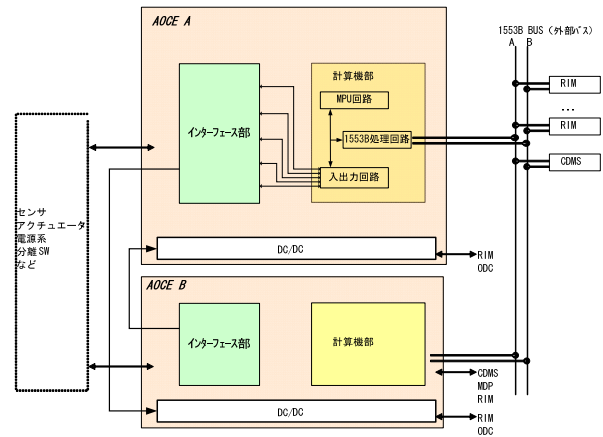


Fig.2 GOSAT AOCE 機能ブロック図

ALOS-2 AOCE は MPU 以外にも上記に示したような将来的な拡張性も考慮した I/F 設計等実施し、AOCE PFM (Fig.3) の開発を完了している。本 AOCE H/W 設計に対応する ALOS-2 AOCS のオンボードソフトウェア設計について次項に示す。



Fig.3 ALOS-2 AOCE PFM

3. ALOS-2 AOCS のソフトウェア設計

ALOS-2 AOCS のオンボードソフトウェア (OBS) 構成を Fig.4 に示す。大きくは AOCE 起動後のブート処理、キャッシュ初期化処理、例外処理など MPU 周りの処理を実施するファームウェア (F/W) と、姿勢制御ロジック本体やインターフェース処理を含むアプリケーションソフトウェア (S/W) の 2 つから構成される。

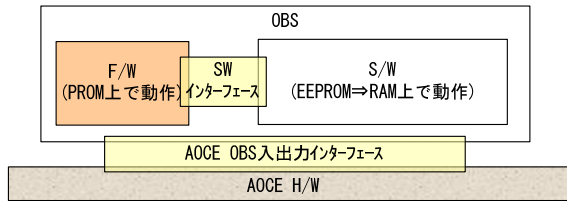


Fig.4 ALOS-2 AOCS OBS 構成

F/W 部分においては HR5000S と NASDA 64bit R4901 との差分を吸収し、後述の S/W 部分において GOSAT の姿勢制御ロジックやインターフェース処理を流用できる構成としている。また ALOS-2 AOCS OBS では Toppers HRP、UDEOS 等のリアルタイム OS (RTOS) は使用しておらず、自社にて F/W を開発し、バス系機器として OBS 内部においてブラックボックスないしは実質的にそれに近い部分が生じることを防いでいる。

F/W は 62.5ms 周期で入るコールドリセットにより起動し、1 周期の中で F/W 及び F/W から呼び出される S/W 処理全てを完了させる構成となっている。割込みは MPU 演算エラーやキャッシュエラーなどの例外処理を除いて行っていない。このため、開始から終わりまで基本的にシーケンシャルに処理を実施するため、試験実行時の再現性が確保されエラー発生時の検証がしやすいのが特徴である。仮に例外処理で割込みが発生した場合でも、処理は処理周期と比較して極めて短時間 (処理周期 62.5ms と比較して μ s オーダ) で完了するため、発生以降の処理遅れは殆ど無く、同期性についても優れている。

次に S/W 部分について ALOS-2 AOCS S/W の機能ブロック図を Fig.5 に示す。姿勢制御ロジック本体においては、衛星間通信及び地上との X-Band 通信を実現する DRC 及び DT アンテナ駆動のためのアンテナ制御機能、アンテナ駆動時の姿勢変動を抑えるアンテナ協調制御機能^[2]、JAXA 開発成果も活用した高精度自律軌道制御機能^{[1][2]}、SAR 観測時の姿勢ポインティング機能^{[2][3]}・ドップラー補正のためのヨーステアリング機能などを新たに ALOS-2 で開発している。またアンテナ制御機能は従来は別コンポーネント (旧 APE) の MPU で処理を実施していたものであるが、MPU に HR5000S を採用したことによる処理能力向上を活かして、計算機の統合を ALOS-2 において実現している。これら以外のは大半は GOSAT の姿勢制御ロジックを活用し設計の共通化を図っている。

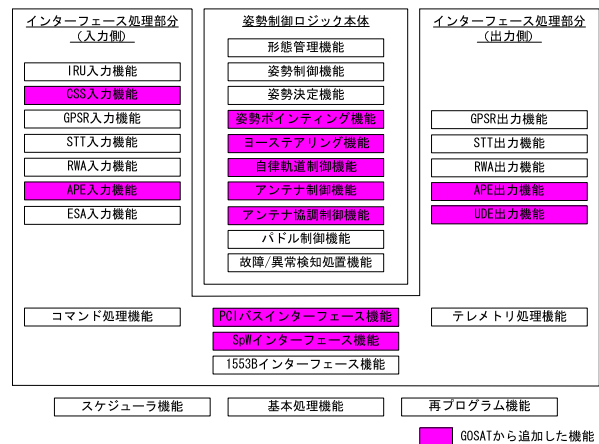


Fig.5 ALOS-2 AOCS S/W の機能ブロック図

次にインターフェース処理部分においては、ALOS-2 AOCE H/W に対応した SpW インターフェース (PF 部～BIC 部間)、PCI バスインターフェース (MPU～DH 間) の追加を行っている。また、アンテナ駆動回路 (APE) や統合化駆動回路 (UDE) など ALOS-2 で新たに開発した AOCS 系コンポーネント (ALOS-2 AOCS のコンポーネント構成は Fig.6 参照) のインターフェース処理の追加も行っている。これら以外のインターフェース処理に関しては、姿勢制御ロジック本体同様、GOSAT から流用している。

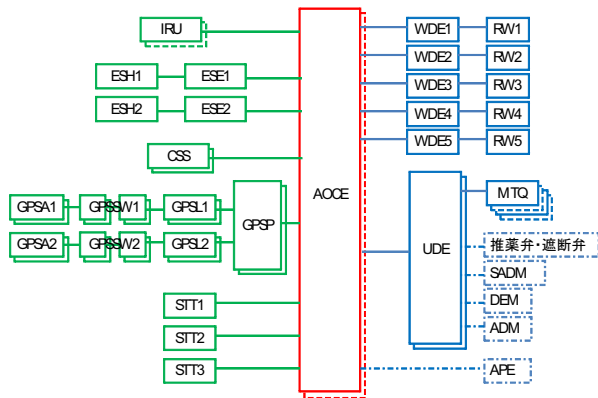


Fig.6 ALOS-2 AOCS のコンポーネント構成

以上のように ALOS-2 AOCE では MPU に HR5000S を初めて採用しているが、その影響を F/W の比較的小さな範囲に留めることで、S/W 部分における姿勢制御ロジックとインターフェース処理に関して、

GOSAT からの流用率を高め、設計品質向上、開発期間短縮の工夫を行っているのが特徴である。

4. ALOS-2 AOCS/AOCE の検証

ALOS-2 AOCS/AOCE の検証としては、①F/W とインターフェース処理など最小構成の S/W のみで実施するコンポーネントとしての AOCE H/W 試験、②汎用計算機上で実施する AOCS S/W の CSCI (Computer Software Configuration Item) 試験、③AOCE にオンボードソフトウェア全体を搭載して実施する静的閉ループ試験 (SCLT)、④AOCE と AOCS 系コンポーネントを接続して実施するインテグレーション試験の、大きく 4 種類の試験を実施している。それぞれの試験の関連を示すフローを Fig.7 に示す。

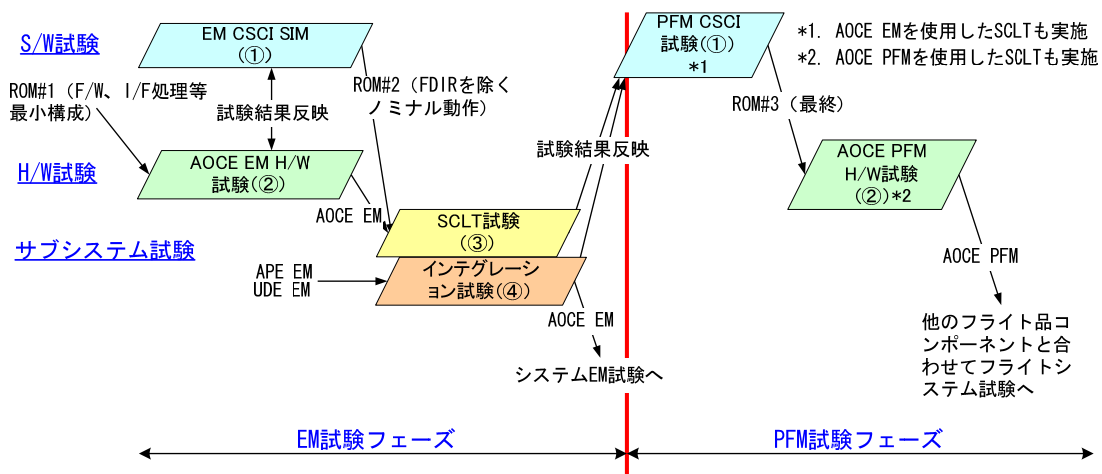


Fig.7 ALOS-2 AOCS/AOCE の検証フロー

①の AOCE H/W 試験においては、PF 部における計算機ボードの正常動作確認や、AOCE 内部外部を含めた全インターフェースの確認を実施している。

②の汎用計算機上で実施する CSCI 試験では実時間以上の速度で試験ケースを流せるため、条件を変えた試験ケースや機器の故障模擬ケースなど数百に及ぶ試験ケースを実施している。

③の SCLT は Fig.8 に示すようなコンフィギュレーションで実施している。ここで中核をなすのは BTE (Bench Test Equipment) であるが、BTE では外部シ

ステムバス、AOCS 系コンポーネントの H/W インターフェースをコネクタ・ハーネスまで含め忠実に模擬しており、そこを流れるデータについては DTS (Dynamic Test Simulator) を使って生成している。BTE や DTS の試験装置は GOSAT 等過去に実施した実ハードウェアを用いたインテグレーション試験結果の知見も反映しているため、この試験装置を用いることで ALOS-2 AOCE 側からみると動的閉ループ試験 (DCLT) に極めて近い試験を EM 試験フェーズの SCLT から実現しているのが特徴であり、検証フローの中でも重要な役割を担っている。

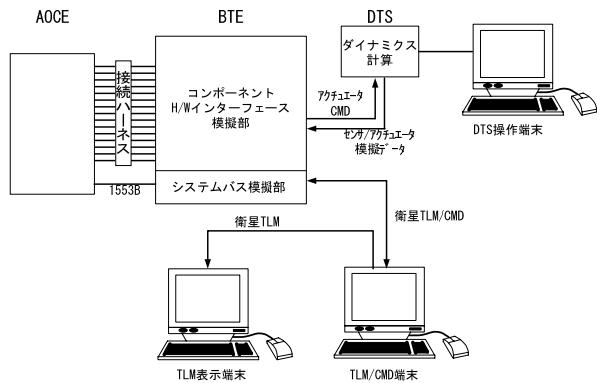


Fig.8 SCLT 試験装置構成

ここで、前述の APE や UDE など ALOS-2 で新たに開発した AOCS 系コンポーネントのインターフェースについては厳密には BTE ないしは DTS として ALOS-2 AOCS 開発初期において実績がなかった。この部分については AOCE-APE 間と AOCE-UDE 間について、④のインテグレーション試験を EM 試験フェーズにて実施し、供試体の設計確認と同時に試験装置としての実績も確保している。

SCLT では AOCE 処理実時間での実行となるため CSCI 試験全ケースを流すことはできないが、衛星分離後～定常移行まで全 AOCS モードを網羅する試験ケース、自律軌道制御やアンテナ制御など主要制御ロジックを確認する試験ケース、故障模擬の試験ケースなど CSCI 試験の一部を選択し実施している。DTS は CSCI 試験でを使用したものと基本的に同じものを使用しているため、SCLT 結果を CSCI 試験結果と比較し十分な一致を見ることで、実 H/W における時間遅れの影響なども含め設計が正しいことの確認を行っている。

例として CSCI 試験と SCLT の波形比較を Fig.9 に示す。Fig.9 は衛星分離後～定常移行まで全 AOCS モードを網羅した試験ケースのモード遷移と、三軸の姿勢角及び姿勢レートを示したものであるが、双方でこれら波形が十分な精度をもって一致することを確認している。

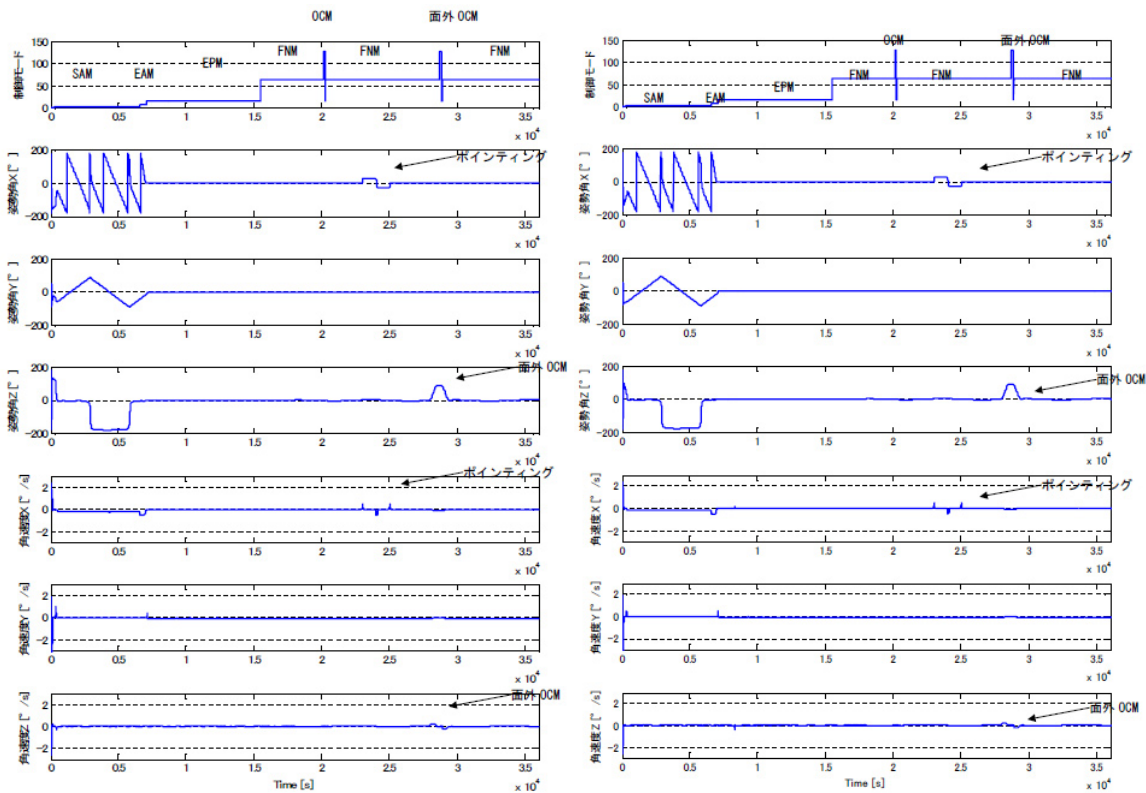


Fig.9 波形比較 (左:CSCI 試験、右:SCLT)

以上述べた通り、ALOS-2 AOCS 開発では約 2 年という限られた期間で要求仕様を網羅的かつ効率的に検証するために、EM から PFM 試験フェーズにおいて、Fig.7 に示す検証フローに基づき各種試験を実施した。2012 年 8 月現在、Fig.7 に示した試験は全て完了し、その後の AOCS 関連のシステム試験（初期電気性能試験相当）まで一巡している。何れの試験においても AOCS/AOCE への機能性能要求及びインターフェース要求を満足することを確認しており、ここに示した ALOS-2 AOCS/AOCE の設計と検証は有効であったことを確認している。

5. まとめ

本論文では ALOS-2 AOCS/AOCE 開発において適用した設計及びその検証方法について述べた。基本設計開始からフライト品システム搭載（サブシステム PQR）まで約 2 年という短期間の開発の中に、HR5000S MPU に対応した新しい計算器の開発、従来の姿勢制御機能とアンテナ制御機能の計算器統合、高精度自律軌道制御機能を初めとするアプリケーションソフトウェアの開発など、少なくない開発要素があったが、ここに示した設計及び検証方法により効率的な開発が行えた。ALOS-2 AOCS は現在システム PFM 試験に継続して供されており、2013 年度に打ち上げ予定である。また JAXA の下、光学センサ（PRISM-2 など）を搭載する ALOS-3 の検討も行っており、ALOS-2 で培った AOCS/AOCE 開発実績や設計・検証方法を適用することで、引き続き効率的かつ品質の高い AOCS 開発に繋げたい。

参考文献

- [1] Toru Yamamoto, Isao Kawano, Takanori Iwata, Yoshihisa Arikawa, Hiroyuki Itoh, Masayuki Yamamoto, Ken Nakajima, Autonomous Precision Orbit Control For Earth-Referenced Flight Path Repeat, 2011 AAS/AIAA Astrodynamics Specialist Conference, AAS 11 - 585, Girdwood, Alaska, U.S.A., August, 2011.
- [2] 神澤拓也、岩田隆敬、有川善久、名取崇史：陸域観測技術衛星 2 号（ALOS-2）の姿勢軌道制御系、第 55 回宇宙科学技術連合講演会、2A06、(2011)
- [3] 神澤拓也、岩田隆敬、有川善久、名取崇史：陸域観測技術衛星 2 号（ALOS-2）の高トルクリアクションホイールを用いた高速大角度姿勢マヌーバ、第 29 回誘導制御シンポジウム（2012）
- [4] 吉田誠、深川周和、石井明彦、石島義之、艸分宏昌：静止衛星“DS2000”搭載用機器—統合化・軽量化による低周回／“DS2000”共通機器の確立—、三菱電機技報（2011,9）