

航空宇宙技術研究所資料

TECHNICAL MEMORANDUM OF NATIONAL AEROSPACE LABORATORY

TM-460

高信頼度デジタル式エンジン制御装置(HIFEC)の
研究開発(I)

遠藤 征紀

DP-55

1982年2月

航空宇宙技術研究所
NATIONAL AEROSPACE LABORATORY



石川島播磨重工業(株)担当者

項 目	担 当 者
全 体 統 轄	岸 本 峯 生
詳 細 設 計	遠 藤 誠 , 荒 畑 実 , 津 村 恭 之 藤 山 健 三
試 験 計 測	曾 我 好 充 , 安 田 友 芝 , 上 原 洋 人

目 次

1. まえがき	1
2. HIFECの機能と構成	1
2.1 検出器・指令信号	4
2.2 DEC (Digital Electronic Engine Control)	5
2.2.1 プロセッサ	9
2.2.2 I/O制御, 入出力回路	12
2.2.3 電 源	16
2.2.4 同期制御	17
2.2.5 ウォッチドッグ, 油圧ウォッチドッグ駆動回路	21
2.2.6 切換論理回路および出力インタフェイス	21
2.2.7 レーン間相互コミュニケーション	23
2.2.8 クロックパルス	23
2.3 FVCU (Fuel-metering and Variable Stator Vanes Control Unit)	23
2.3.1 差圧制御弁, 燃料計量弁	23
2.3.2 ウインドミルバイパス弁	25
2.3.3 スロットルカム	25
2.3.4 VSV 制御弁	26
2.3.5 油圧ウォッチドッグ	26
3. ま と め	26

高信頼度デジタル式エンジン制御装置(HIFEC)の* 研究開発(I)

遠藤 征紀**

1. まえがき

オイルショック以来の燃料の高騰によって、航空用ガスタービンにおいても燃料消費率を低減することが至上命令となり、エンジン構成要素の改良はもとより運航、メンテナンスを含めたあらゆる角度からの検討がすすめられている。そのなかで、エンジンの制御機能を質と量の両面から増強して最適な制御を行うことにより燃料消費率を改善する期待が高まってきた。しかしながら、従来の油圧機械式のエンジン制御装置によってこれを行おうとすると、機構が極めて複雑になるばかりではなく、信頼性、費用の面で問題が生じてくる。そこで、制御装置の検出器と演算部を電子化することによって高精度、多機能かつ信頼性の高い制御装置を実現しようとする試みがなされている。この試みは、近年のエレクトロニクスの発達を考えると、全く当を得たものであると言える。

このような状況下にあって、通産省工業技術院の実施する大型プロジェクト「航空機用ジェットエンジンの研究開発」も第2期に入り、昭和51年度より高バイパス比ターボファンエンジンFJR 710/600の研究開発が始まった。同時にエンジン制御装置をどのようにすべきかについて調査検討が行われた。その結果、すべての制御機能を電氣的にしかもデジタル方式で行う全電子デジタル式エンジン制御装置が最も有利であり、将来性に豊んでいるとの結論に達した^{(3),(4)}この調査検討においては、制御装置の基本的な構成とその実現のための研究開発計画が

立案された。昭和52年度以降昭和56年度にわたるその後の研究開発は、ほぼ計画どおりに進展した。図1にその経過を示す。図中の試作品については、文献(1)、(2)において報告した。

本報告は、以上の計画の最終的な成果として試作した全電子デジタル式エンジン制御装置についての第I報として、その機能と構成を述べるものである。なお、本制御装置は、HIFEC (High-Reliability Full Authority Electronic Engine Control) と呼称されることになったので、本文中ではこの呼称を用いた。

2. HIFECの機能と構成

図2に添数の示すエンジン流路場所を示す。

高バイパス比ターボファンエンジンの制御装置として、HIFECは次の制御機能を有する。

- エンジン回転数 (N_1 または N_2) 制御によるエンジン出力制御 (エンジン圧力比制御も可能)
- 加減速時燃料制御
- 可変静翼制御
- 起動、アイドリング燃料制御
- 着火、抽気制御
- N_1 , N_2 およびタービン出口温度の最大値制限

以上のほかにデジタル式制御装置の利点を生かしたエンジン出力制御を行うことによって、パイロットの負担を軽減することができる。

図3にHIFECの全体構成を示す。HIFECは大別して検出器・指令信号、DEC (Digital Electronic Engine Control), FVCU (Fuel and Variable Stator Vanes Control Unit) から成っている。検出器はエンジン変数を計測して電氣的な信号をDECに送る。パイロットの指令信号としては、ス

* 昭和56年12月4日 受付

** 原動機部



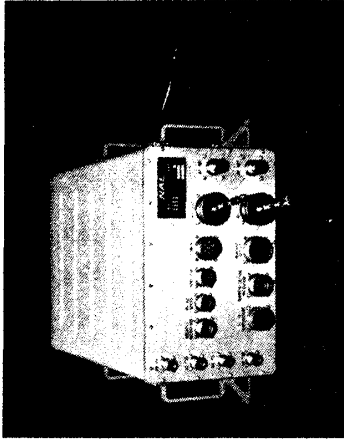
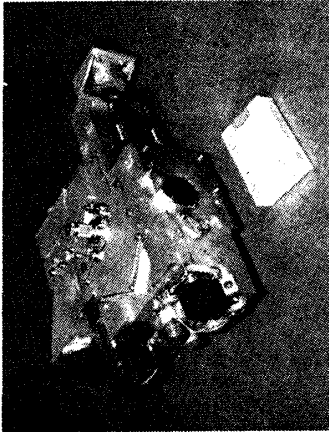
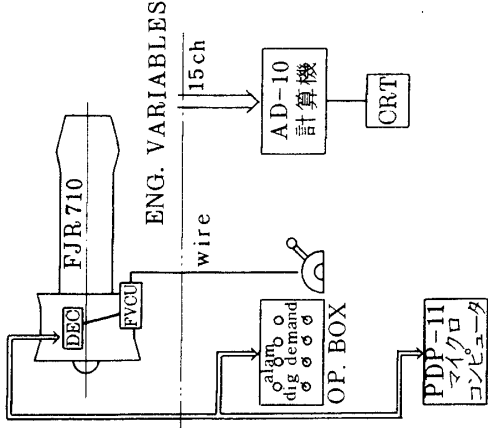
<p>計画設計 (和 51)</p> <p>技術の現情調査 Fault Tolerant CPU について LSI 技術の発達に について HIFEC の概念設計 研究開発計画の作成 その他</p>	<p>要素開発 (昭 52 ~ 昭 54)</p> <p>機能試験型機</p>  <p>高出力トルクモータ</p> 	<p>搭載型製作 (昭 55)</p>  <p>Digital Electronic Control (DEC)</p> <p>重量 約 20 kg 容積 191 × 306 × 468 mm 電力 1.35W nom. 形式 Dual Active Stand-by</p>  <p>Fuel-metering and Variable Stator Vaness Control Unit (FVCU)</p>	<p>総合台上試験, エンジン装着運転試験 (昭 56)</p> <p>総合台上試験 電源異常試験 耐環境性試験 各種故障余裕性試験 エンジン装着運転試験</p> 
---	--	--	--

図 1 HIFEC の研究開発 (大プロ第 2 期)

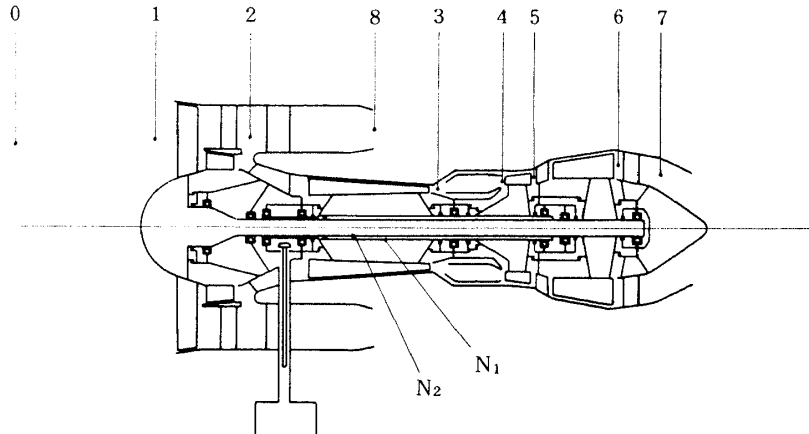


図2 添数とエンジンの流路場所

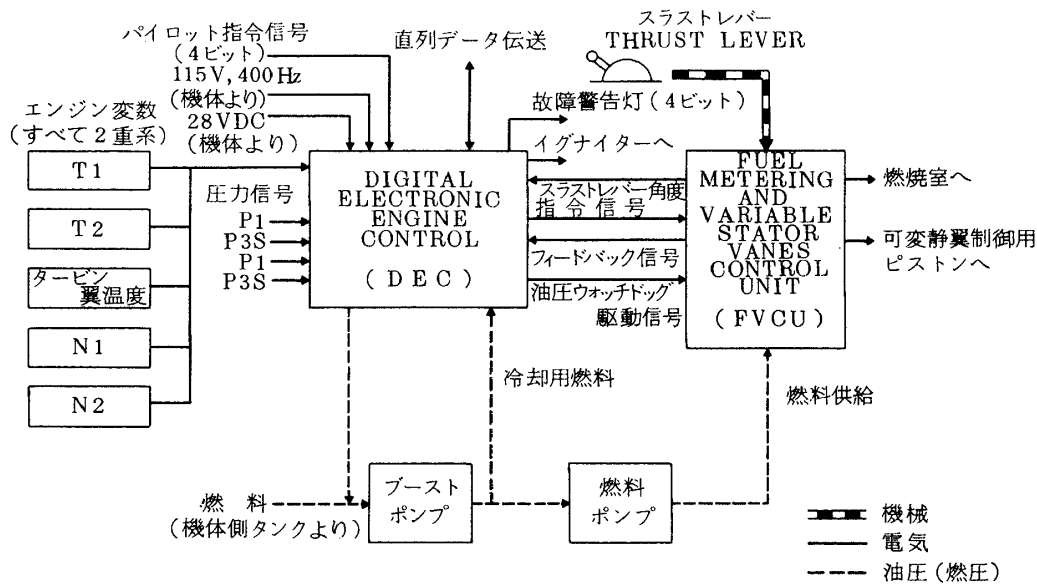


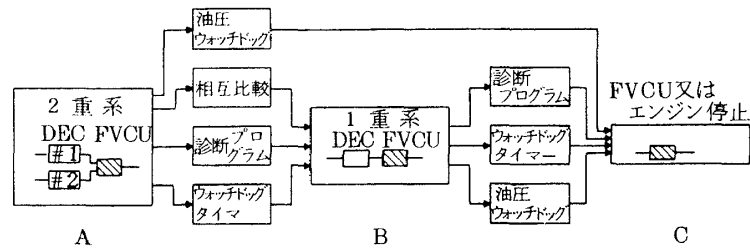
図3 HIFECの全体構成

イッチによるオン・オフ信号とスラストレバーによる出力設定信号がある。各検出器および指令信号は2重系となっている。エンジンの入口(P_1)および高圧圧縮機出口(P_3)の空気圧は銅管によりDECに内蔵した圧力検出器に導かれている。

DECはHIFECの頭脳であり、検出器の出力信号をもとに制御機能の実行に必要な計算・論理判断を行い、その結果に従ってFVCUを駆動する。DECの電源は機体から110V, 400Hz および28V, DCを供給される。DECはエンジンに装着して使用するため、振動、温度、湿度、電磁干渉等に対して機械強度的にも電氣的にも耐え得る構造となっており、内部の回路は燃料により冷却されている。また小型、軽量、低コストであることも要求される。

FVCUはHIFECの作動部としての働きと同時に、DEC故障時におけるバックアップとしての働きもしている。DECからの燃料流量制御信号、可変静翼制御信号はFVCU内のトルクモータを介してそれぞれのサーボ機構のパイロット弁を駆動する。電気系統が切離されている場合には、燃料流量は手動操作により制御でき、バックアップとして働く。電気系統から手動による燃料制御への切り換えはFVCU内蔵の油圧ウォッチドッグによって行われる。HIFECにはこの他に、DECの状態を外部に告げる警告・監視ランプ、機体とDECとの間でのデータ伝送ライン、イグナイタ用ケーブル等がある。

現用の油圧機械式エンジン制御装置は、飛行中のエンジン停止率が50,000時間に1回、MTBFが約



HIFECにおける信頼性確保は、MTBFの向上による右方向への移行の阻止、自己診断による誤動作の防止、2重系による稼働率の向上により達せられている。

図4 HIFECにおける信頼性確保

20,000時間という高い信頼性を有している。HIFECが機能的な面で油圧機械式より優れているとは言え、信頼性についても同等またはそれ以上のものとならない限り実用化は難しい。HIFECを構成している各部品としてMTBF（平均故障間隔）の長いものを使用することは当然であるが、部品数が多いために全体としてのMTBFは油圧機械式のものよりかなり低いものとなる。そこで、HIFECにおいては、検出器、DECを完全に2重化する一方で、DECには自己診断機能をもたせることにより信頼性の向上を図っている。図4によってこれを説明する。図において状態Aは正常状態であり、状態Bは検出器あるいはDECの故障によって2重系が1重系になった状態、状態Cは再び故障が発生して電気系統が切り離されてFVCUによる手動バックアップ運転になった状態を示す。HIFEC全体の信頼性を上げるためには、(1)部品のMTBFを上げてA、Bにとどまって作動している時間をできる限り長くする、(2)2重系を採用して装置全体の稼働率を上げ、エンジン停止率を低減させる、(3)一旦故障が発生したらこれを確実に検出してA→B、B→Cへ確実に移行させる機能、すなわち自己診断と回復機能を持たせる、という対策が必要となる。HIFECにおいては、検出器および電子部品の選択を厳しくする、DECに冷却、耐振動構造を備える等の手段によりMTBFを向上させるとともに、2系統相互比較、ウォッチドッグタイマー、組込みテストプログラム（Built-in-Test Program）等の自己診断により上記(2)、(3)を実施している。図中の油圧ウォッチドッグタイマーについては、2.2.5において詳しく述べる。

以下HIFECを構成している各要素の機能と構造について述べる。

2.1 検出器・指令信号

表1にHIFECに使用される検出器を示す。検出器はすべて2重になっている。エンジン入口温度、圧縮機入口温度の計測には白金抵抗温度計も考えられるが、応答性の良い熱電対を用いた。圧力検出器は広い測定範囲にわたって高い精度で計測する必要があるが、現在入手できるもので精度、信頼性の最も優れた水晶発振式のものを使用した。図5にその外観を示す。圧力検出器は吸振用のシリコンラバーで保護してDEC内に収納し、銅管により圧縮機出口およびファン入口空気を導いた。図6に T_2 センサーの外観を示す。応答性を良くするために露出型の熱電対を用いている。コックピットでのスラストレバ

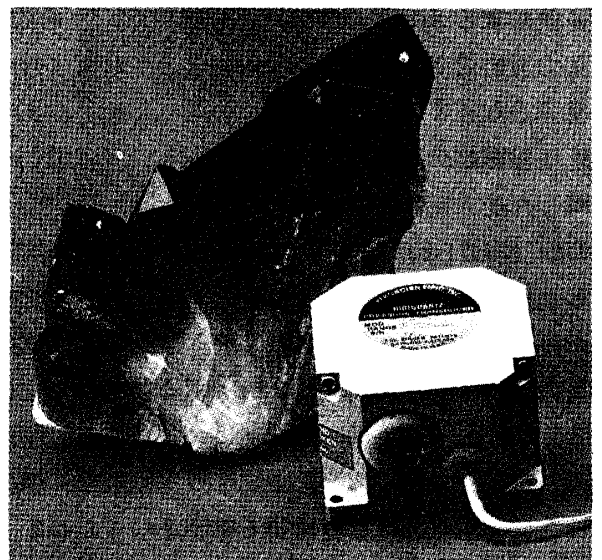
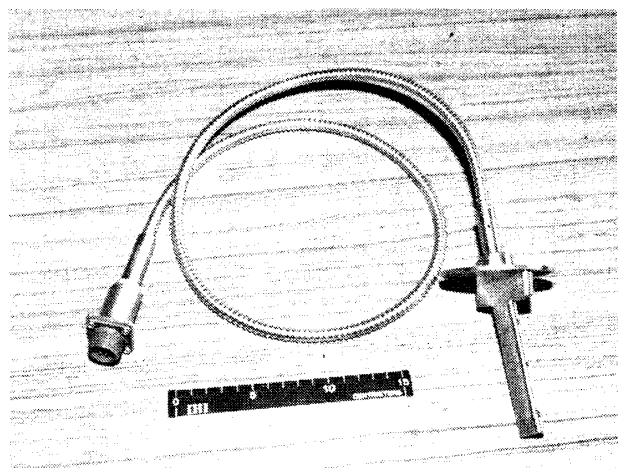


図5 水晶発振式デジタル圧力検出器

表1 HIFECに使用している検出器

変数名	測定範囲	要求精度, 応答性	検出器	出力特性, 精度
エンジン入口温度	-60°C~+70°C	定常±5°C, 過渡±5°C $\tau < 15$ 秒	銅-コンスタンタン熱電対	0.039~0.047mV/°C(プラス側) 0.032~0.038mV/°C(マイナス側) 精度 ±0.8°C
圧縮機入口温度	-60°C~+110°C	定常±3°C, 過渡±5°C $\tau < 0.8$ 秒	同上	同上
タービン動翼温度	650°C~1150°C	±10°C, $\tau < 5$ 秒程度	パイロメーター	精度 ±6°C
エンジン入口圧力	0.2 kg/cm ² ~2 kg/cm ²	0.5%, 20msec	水晶発振式	36 kHz~40 kHz の出力波形の128周期分の時間を1.1MHzのクロックで計測。0.3%の精度
圧縮機出口圧力	0.5 kg/cm ² ~30 kg/cm ²	0.5%, 20msec	同上	同上
低圧軸回転数	1720~6435 rpm	0.1%, 20msec	渦電流型	946~3539Hzの出力波形の4周期分の時間を1.1MHzのクロックで計測。アイドル時0.4%, Max時0.1%
高圧軸回転数	0~14870 rpm	0.1%, 20msec	電磁ピックアップ	630~4410Hzの出力波形の4周期分の時間を1.1MHzのクロックで計測。精度向上
可変静翼角度	0~40°	±0.5° (±1.25%)	差動トランス	2.9 KHzで励起 線形性 約1%
燃料流量弁位置	0~2000 kg/h	±1.0%, $\tau < 0.1$ 秒	差動トランス	同上
スラストレバー位置	0~120°	±1.0%, $\tau < 0.1$ 秒	差動トランス	同上

一の操作は、ケーブルによってFVCUのスロットルカムに伝えられ、これを回転させる。スロットルカムの動きは差動トランス(LVDT)によって検出され、エンジン出力(推力)指令としてDECに読込まれる。

図6 T₂センサー

2.2 DEC (Digital Electronic Engine Control)

表2にDECの主要諸元を示す。DECは常時待機の2重系システムであり、2つの系に共通な切換え論理回路、同期制御回路、共通電源選択回路、油圧ウォッチドッグ駆動回路を除いて全く同一の2つの回路より成る(図7参照)。これ等の回路は9枚の多層基板上に形成され、全体がH形の断面をしたフレームに組込まれている。図8にDECの全体構造線図を示す。図9にDEC内の基板を展開したところを示す。各基板の片方の面には回路素子を熱伝導率の良い充てん剤を介してアルミニウム製の基板フレームに植え込み、もういっぽうの面には多層基板が取り付けられている(図10)。H形フレームには、図11に示すように燃料が循環する長さ約3mの流路が設けられており、回路素子で発生し、基板フレームを伝わってきた熱を持ち去る。燃料流量113 kg/hで約3.2°C、28.2 kg/hで約10°Cの温度上昇が

表2 デジタル式エンジン制御器(DEC)主要諸元

マイクロプロセッサ	制御方式	マイクロプログラム
	構成及び素子	4ビットスライス, ローパワーショットキー
	命令数	33
	データ語長	16ビット
	演算速度(μs)	加算 17.5~27.5, 乗算 63.25
	消費電力	1.4W
メモリ	語数	16ビット 4K, ROM 16ビット 512, RAM
	アナログ信号	2 ch. 銅-コンスタンタン熱電対 1 ch. オプティカルパイロメータ出力
入力信号	デジタル信号	周波数型(回転計, 圧力計) 4 ch. 2進数型 2 ch. (4ビット, 8ビット)
	アナログ信号	2 ch. トルクモータ駆動信号
出力信号	デジタル信号	1 ch. リレー駆動信号 4ビット 警告信号 8ビット 直列データ伝送
	電源	115V 400 Hz, 28VDC

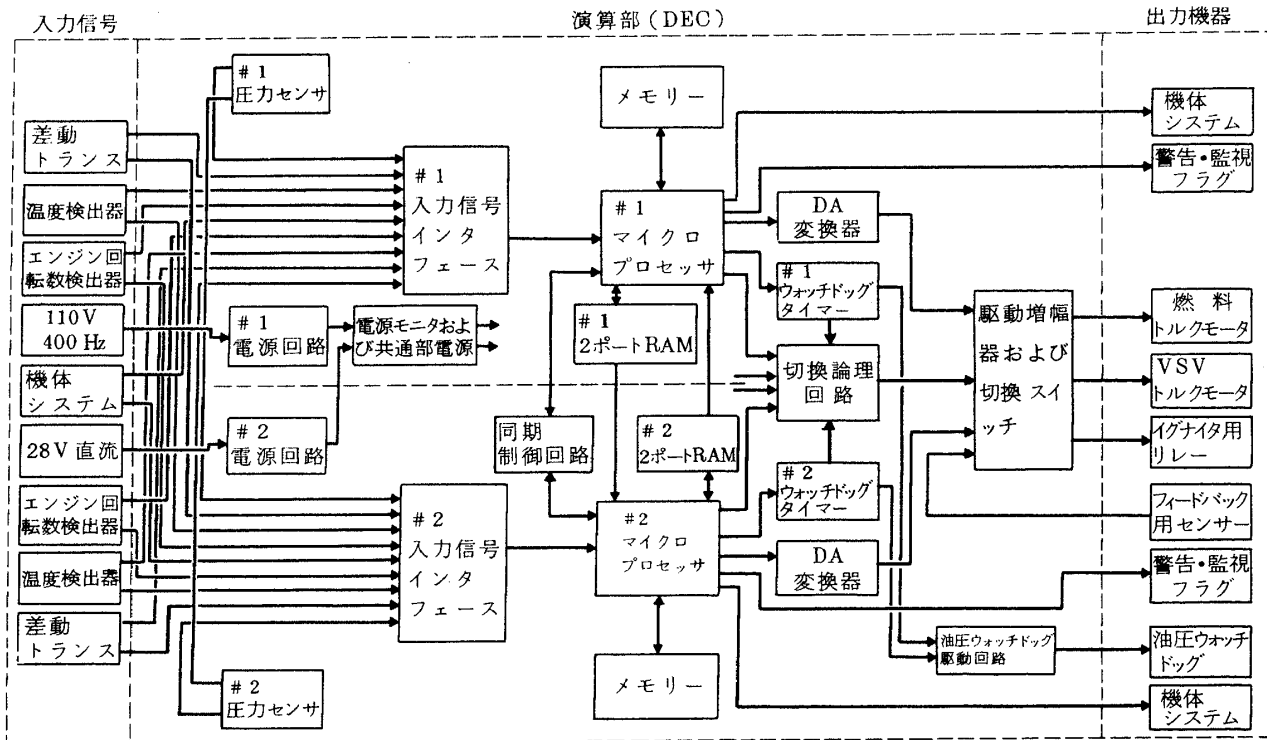


図7 DECの全体構成

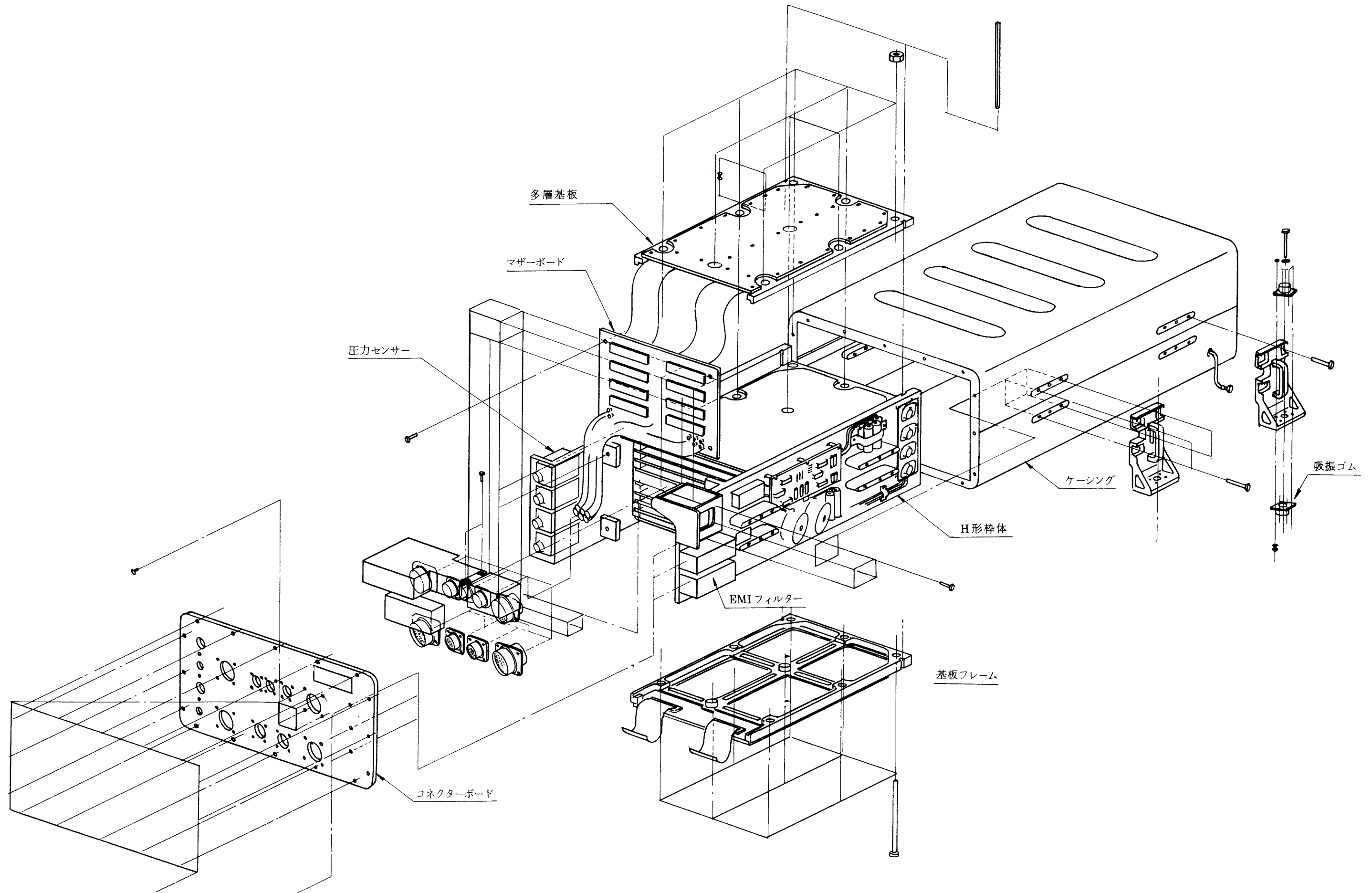


図8 DEC全体構造線図

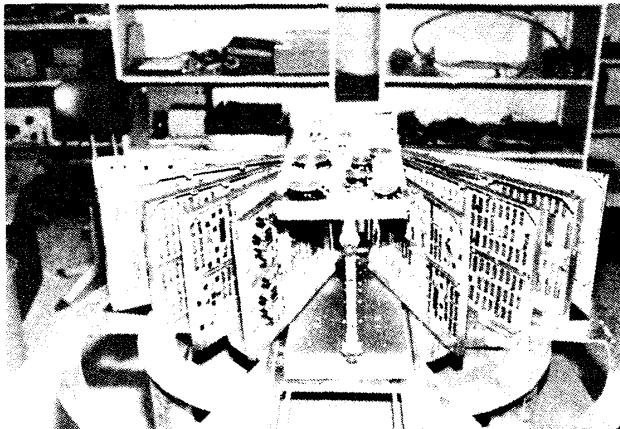


図9 DECの内部構造

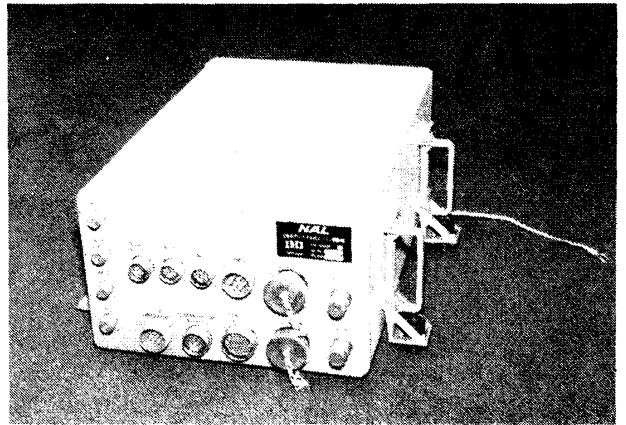


図12 DECの外観

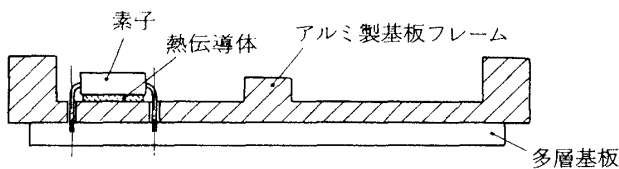


図10 DEC用基板の構造

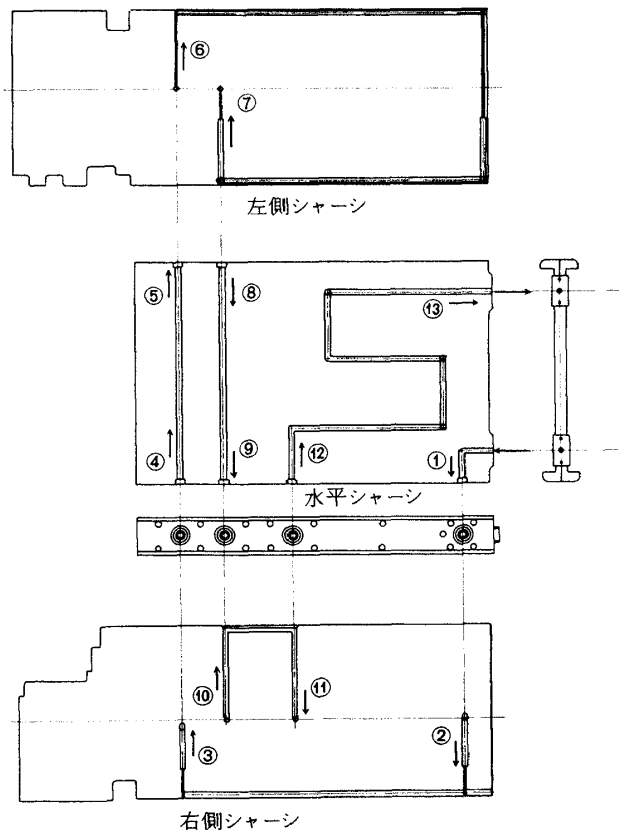


図11 冷却用燃料流路

ある。H形フレームの両側には、電源回路とEMIフィルターが配置されている。図12にDECの外観を示す。DECは吸振用のゴムを介してエンジンのファンケーシング上に装着される。DECの外形は、191 mm × 306 mm × 468 mmであり、重量は約20 kgである。以下DECを構成する諸回路について述べる。

2.2.1 プロセッサ

図13にプロセッサ部の基板を示す。CPU, ALU, PROMおよびRAMより成る。CPU, ALUは米Advanced Micro Device社のMIL規格準拠の低電力消費型(ショットキー素子)を用いた。PROMは米国MMI社のヒューズ型のもので8Kビット/chipのもの、またRAMはCPUと同様AMD社の4Kビット/chipのものを用いた。

図14にプロセッサの構成を示す。プロセッサは、マイクロプログラミング方式によって動作し、4ビットスライス構成となっている。演算としては16ビットが必要とされるため、計算機内部でのデータの

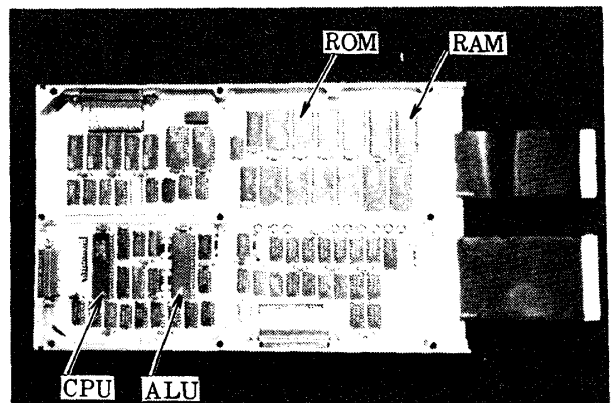


図13 プロセッサ基板

表3 マイクロプロセッサレベルでの性能比較表

次頁につづく

項目		ビット数	4ビット	8ビット		
名称			AM2901A	8080 A	M 6800	Z 80A CPU
メーカー名			アドバンスト マイクロデバイス	インテル	モトローラ	ザイログ
プロセス			ローパワーショットキー	NMOS	NMOS	NMOS
CPUの分類			4ビットスライス	8ビット	8ビット並列処理	8ビット並列処理
CPUチップ数				3チップ	1	1
パッケージピン数			40	40	40	40
命令数			(フレキシブル)	78 OPコード (244)	72 OPコード (203)	158 OPコード (696)
レジスタ加算命令 (μ s)			150 ns (含シフト)	2/1.5/13 μ s	2 μ s	1.75 μ s
アドレッシングモード				直接/間接	7	10
レジスタ 数 長	アキュムレータ			8ビット	2個(8ビット)	2個(8ビット)
	データレジスタ			8ビット×6	16ビット(インデックス レジスタ)	12 # (#)
	プログラムカウンタ		内部16+1個 倍長接続可	16ビット	16ビット	1 # (16 #)
	スタックポインタ			16ビット	16ビット	1 # (16 #)
	その他				8ビット(コンディション コード レジスタ)	インデックスレジスタ2(16) その他 4(8)
クロック周波数(MHz) 相			6.6 MHz (12MHz MAX)	2/3/5 MHz	1 MHz / 2相	4 MHz/1相
割込み方式				1レベル	多重	ベクタード(NMI, INT) RESET ディシチェーン INT
スタック操作				プッシュダウン	スタックポインタ	可能(割込サブルー チンコール)
スタックレベル				無制限	無制限	無制限
メモリ容量				64Kバイト	64Kバイト	64Kバイト
I/Oインタフェース				256	無制限	Z-80 PIO, SIO CTC
DMA				可(8257)	可	Z 80-DMA
制御方式			マイクロプログラム	直接	直接	直接
電力消費(電圧×電流)			1.4 W	1.5 W	5V × 240mA	788mW (max)
動作温度範囲(°C)			-55 ~ 125°C	0 ~ 70°C	0 ~ 70°C	0 ~ 70°C
備考			マイクロプログラム方式 ビットスライス CPU			Z-80 CPUは2.5MHz

次頁よりつづく

12ビット	16ビット		
T-3190	8086	SBP 9900MJ	Z 8000
東芝	インテル	テキサスインストルメント	ザイログ
PMOS	HMOS	バイポーラ I ² L	NMOS
汎用	16ビット	16ビット	16ビット
1	2 or 3 チップ	1 チップ	2 種類
36	40	64	40/48
19	133	69	110 (414)
7.0~23.0 μ s	400 ns/250 ns	600 ns	750 ns ($\frac{3}{4}$ サイクル / 4 MHz)
7 とおり	直接/間接	7	8
6 個 (12ビット)	16ビット	16 まで	16ビット×8
6 個 (")	16ビット×14	16 まで	
12ビット	16ビット	1	
使用していない	16ビット		
汎用レジスタ 8 個を有し うち 6 個は自由に使用可		ワークポイント レジスタ ステータス "	16ビット×16
完全内蔵 約1MHz 単相 (外付けも可)	5/8 MHz (8086) (8086-1)	3.3 MHz / 1 相	4 / 8 MHz
優先度つき 多重(8)	2 レベル	優先付 16 レベルとロード	
プログラムカウンタの内容と メモリの内容とのスワップによる	プッシュダウン		2 組
無 限	無 制限		
4 K 弱 (直接指定) 拡張可	1 M バイト	64 K バイト	64K(⁴⁰ ピン)/8M(⁴⁸ ピン)
12ビット コモンバス方式 TTL コンパチブル	64 K	4 K ビットの I/O	
専用 LSI あり	可 (8257-5)	あ り	
マイクロプログラム	直 接	直 接	
1 W (Ta = 80°C)	2.5 W	I _{cc} = 500 mA	1.5 W
-20 ~ 80°C	0 ~ 70°C	-55 ~ 125°C	0 ~ 70°C
TLCS-12A	ハードウェアによる乗除算 機能あり	乗除算を含むミニコン命令セ ット 導電源	

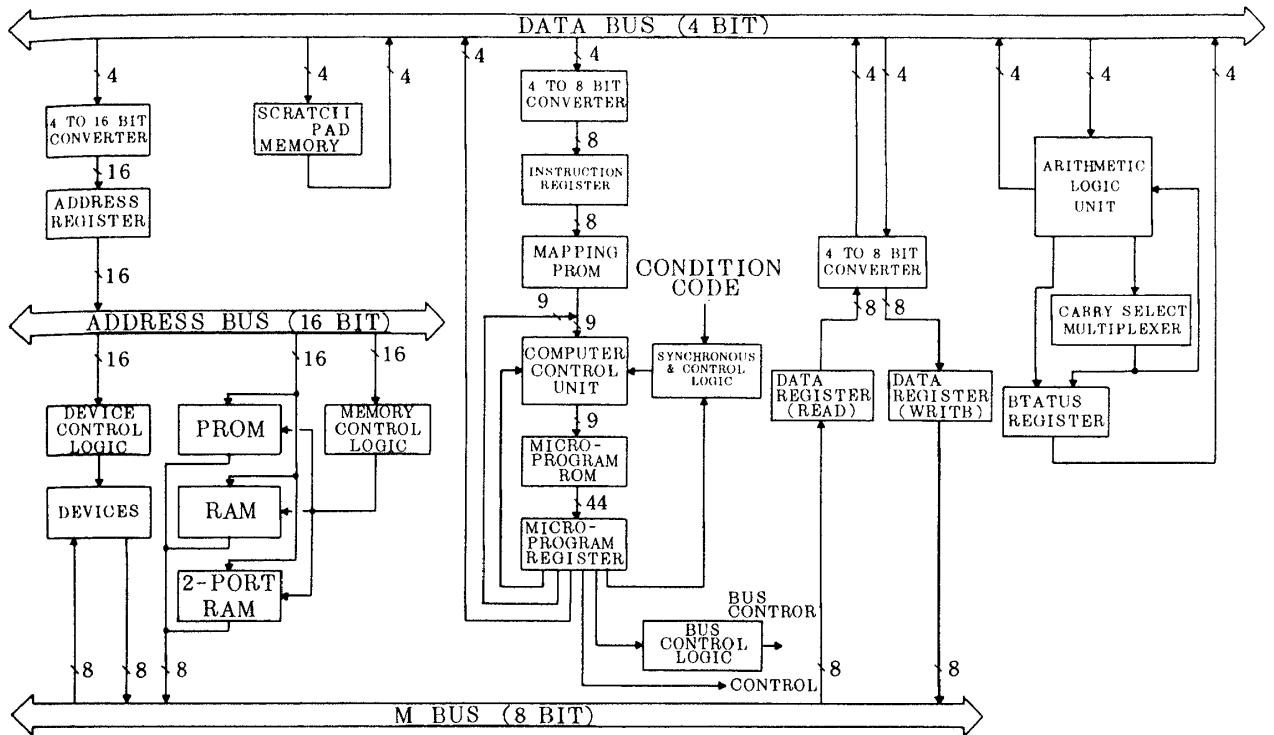


図14 プロセッサの構成

流れは4ビットが4回で一組となって行われる。この方式は演算時間の面では若干遅くなるが、部品数を減らすことができるため、信頼性や電力消費の面で有利になる。表3にプロセッサの主要諸元と現用の他の制御装置用プロセッサの諸元を示す。また図15にマイクロプロセッサの性能の向上の様子を示す。これより、DECは性能的にみてもそれほど遜色がないことがわかる。図16にRAM, PROM, 2ポートRAMの結線を示す。2ポートRAMは、同じレーンのCPUによって読み出し、書き込みができるが、反対レーンのCPUによっては読出ししかできないようになっている。図17にマイクロプログラム方式におけるマイクロ命令のフォーマティングを示す。

2.2.2 I/O制御, 入出力回路

図18にI/Oデバイスの構成を示す。アナログ信号は片レーンで合計24チャンネルあり、マルチプレクサにより選択した後10ビットのAD変換器でデジタルに変換する。回転数検出器と圧力検出器は周波数形の出力信号を送るが、片レーンで合計8チャンネルあり、これがマルチプレクサにより4チャンネルずつ(片レーンのM₁, N₂, P₁, P₃, 信号)カウントされる(図19)。パイロットのスイッチ操作指令

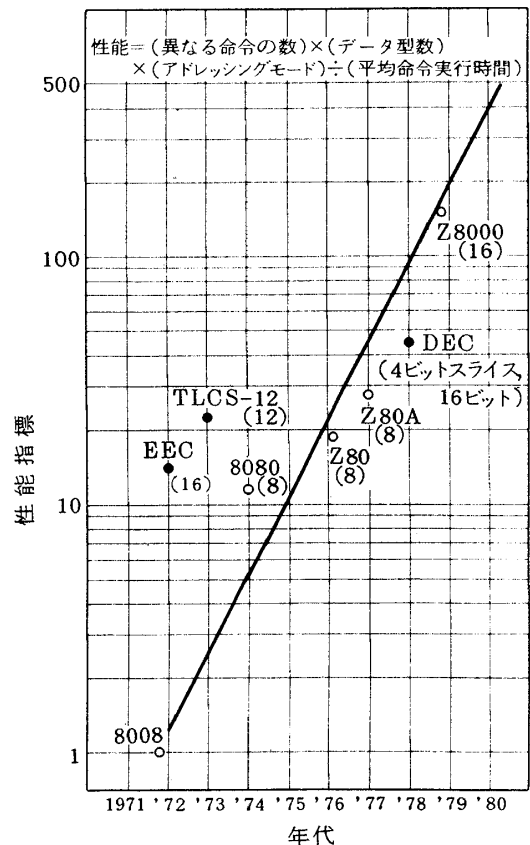


図15 マイクロプロセッサの性能の向上

(図中の EEC は F100 エンジン 制御装置用のもの。 TLCS-12 は NAL が試作した 3 重系の制御装置用のもの。)

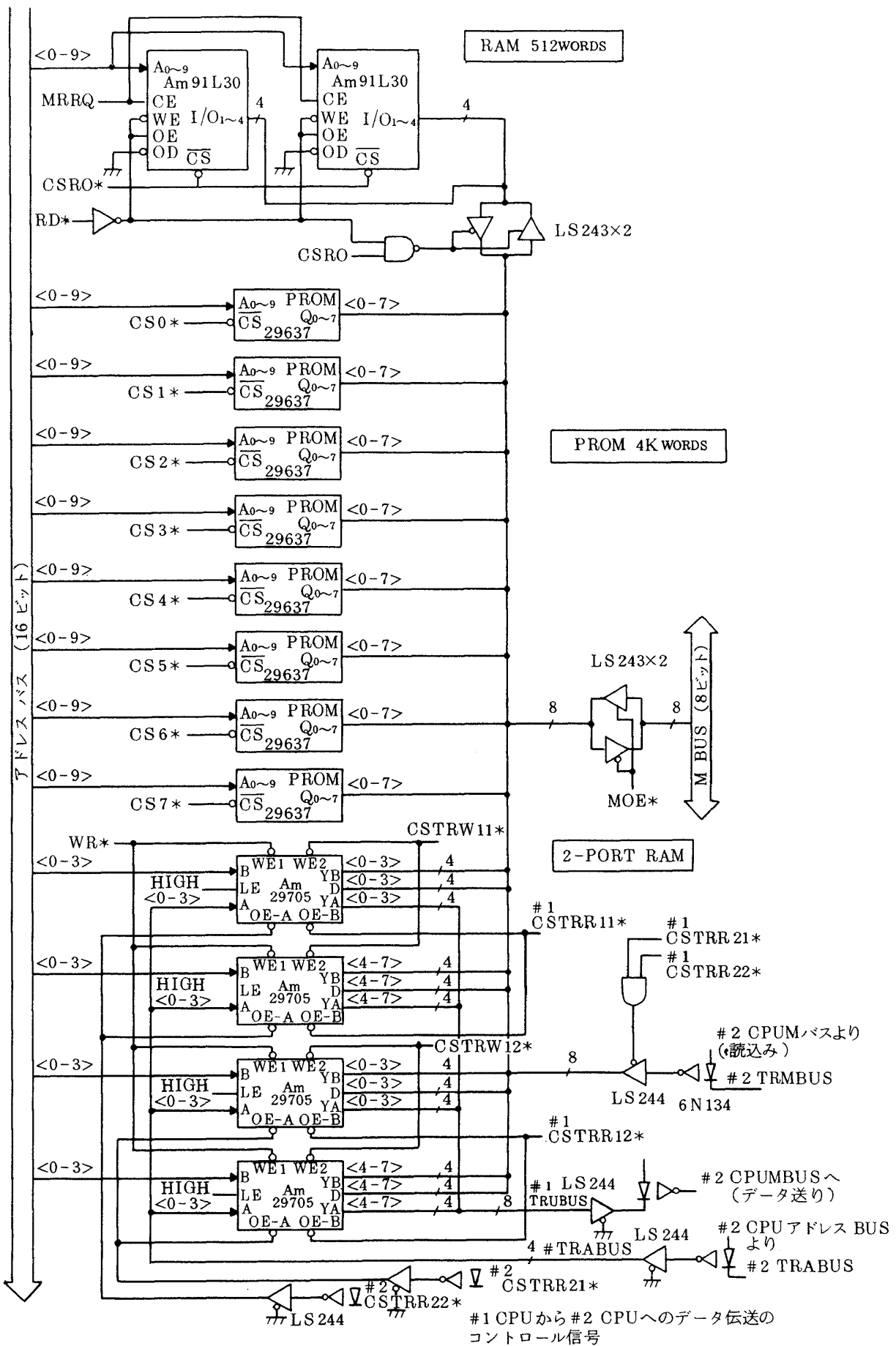


図16 メモリの構成

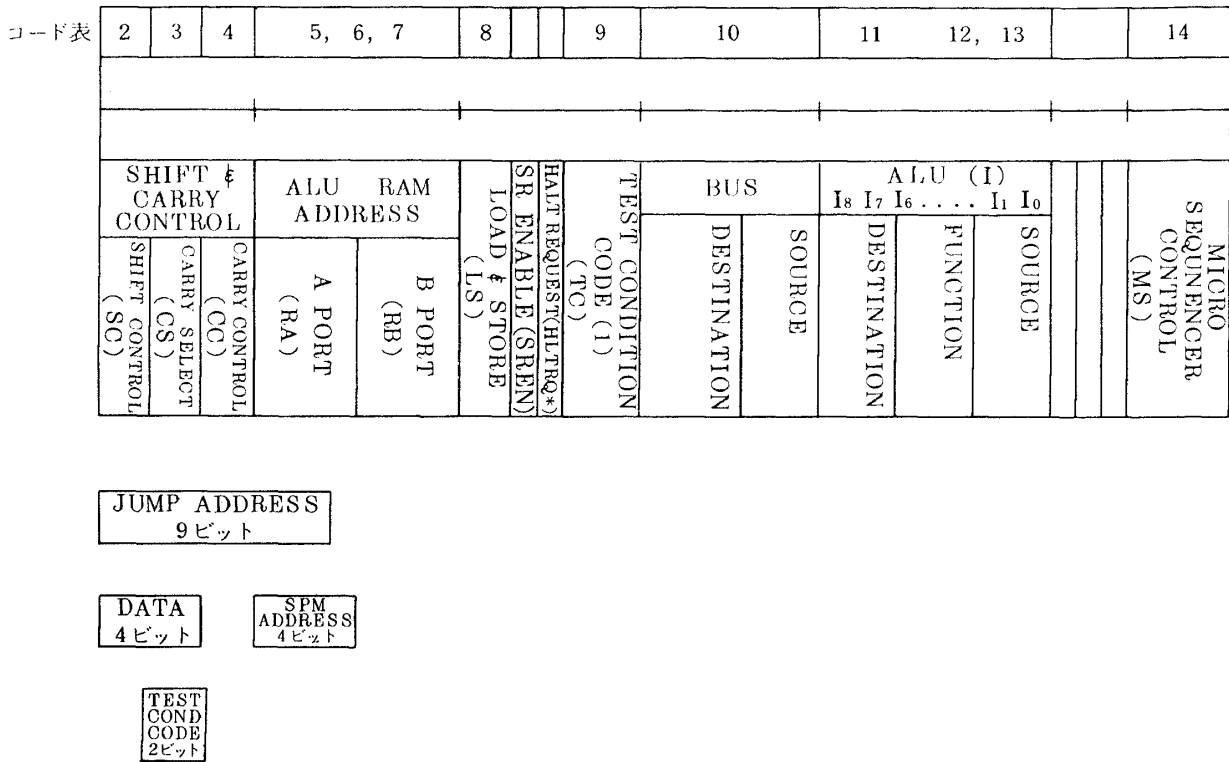


図17 マイクロ命令フォーマット

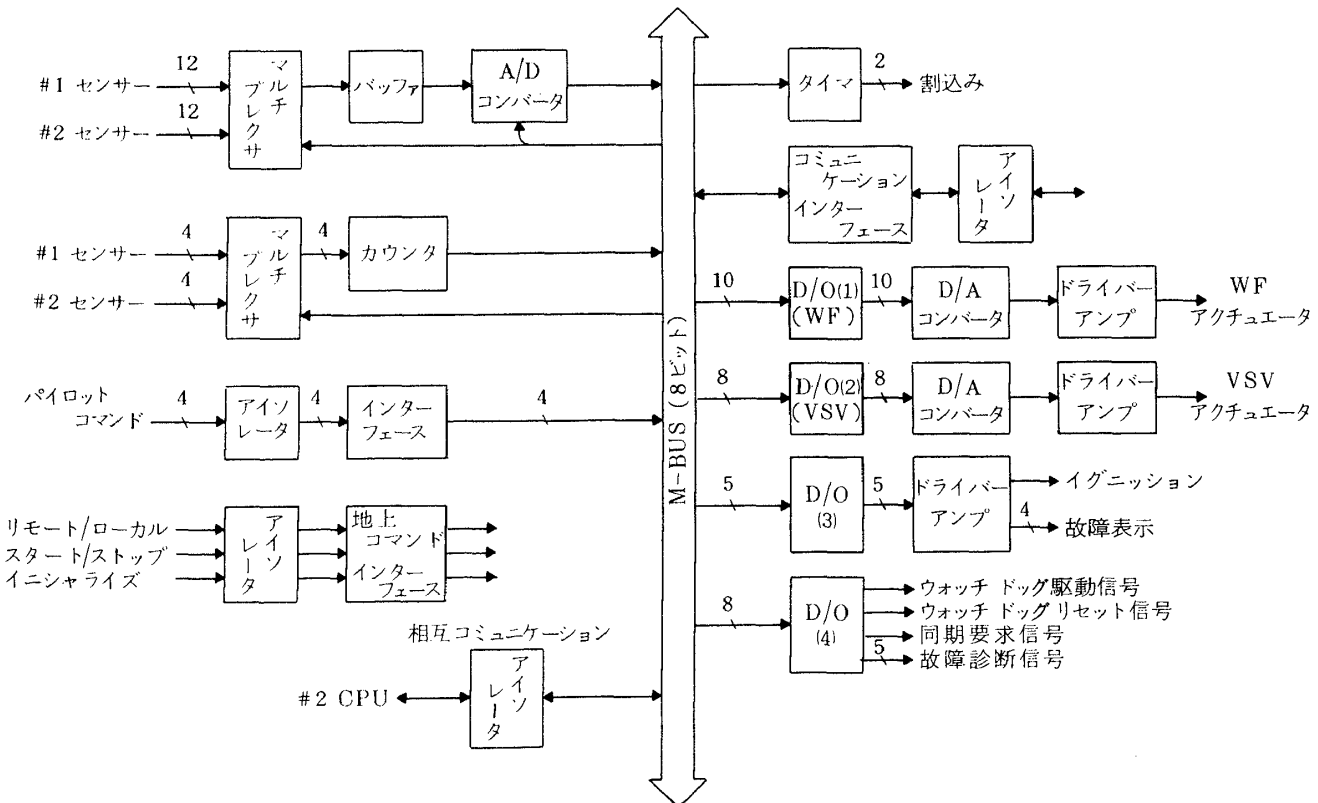


図18 I/Oデバイスの構成

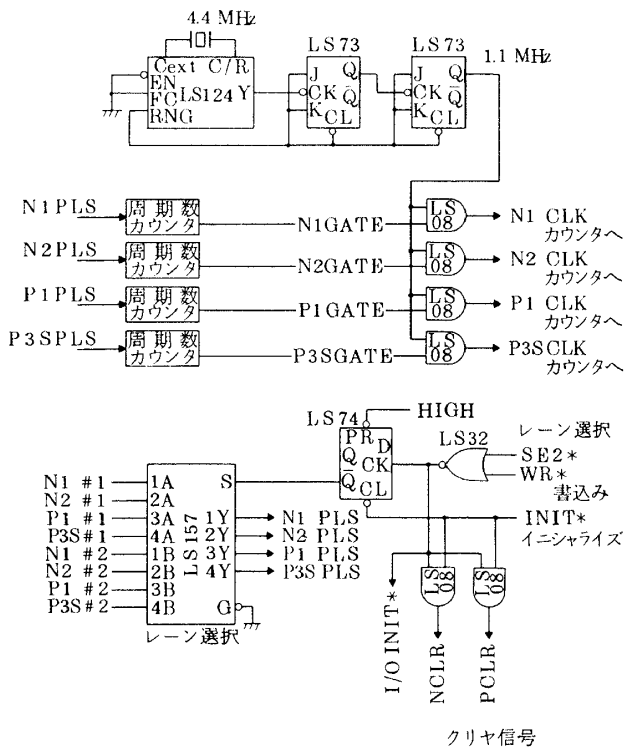


図19 周波数入力インターフェース(クロック部)

は4チャンネルあり、CPUに読まれる。これとは別に、DECを外部から起動・停止、イニシャライズ、リモート/ローカル制御するための3チャンネルの指令スイッチがある。データ伝送ラインとしては、#1レーンと#2レーンとの相互コミュニケーション用として8ビット並列データ伝送ラインが、また、機体側のコンピュータとのデータ相互伝送には8ビットの直列データ伝送ラインが各レーンに設けられている。DA変換器は燃料流量制御用として10ビットが1チャンネル、可変静翼(VSV)制御用として8ビットが1チャンネルある。イグナイター用のリレー駆動、故障表示のランプ駆動用の5チャンネルのオン・オフ出力信号に加えて、ウォッチドッグ駆動信号、ウォッチドッグリセット信号、同期要求信号、故障診断のために切換論理回路に入力するオン・オフ信号が合計8チャンネルある。

図20～23にエンジン変数の入力信号処理回路を示す。また、図24にトルクモータ駆動回路を示す。

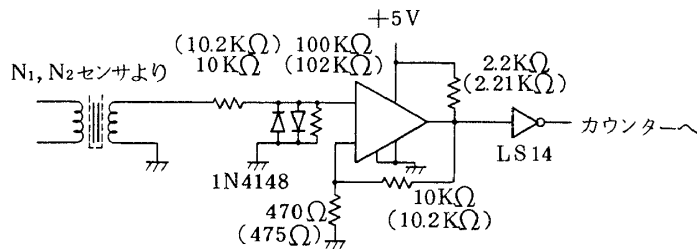


図20 N1, N2 センサー信号処理回路

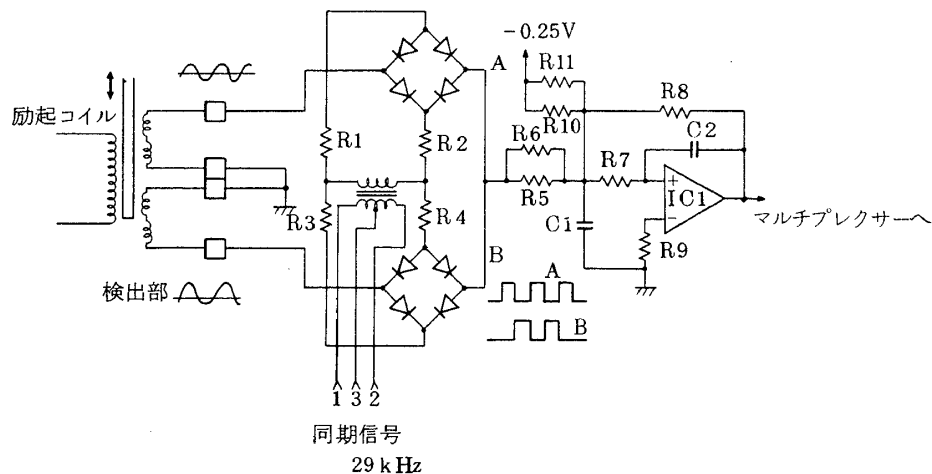


図21 LVDT信号処理回路(検出部)

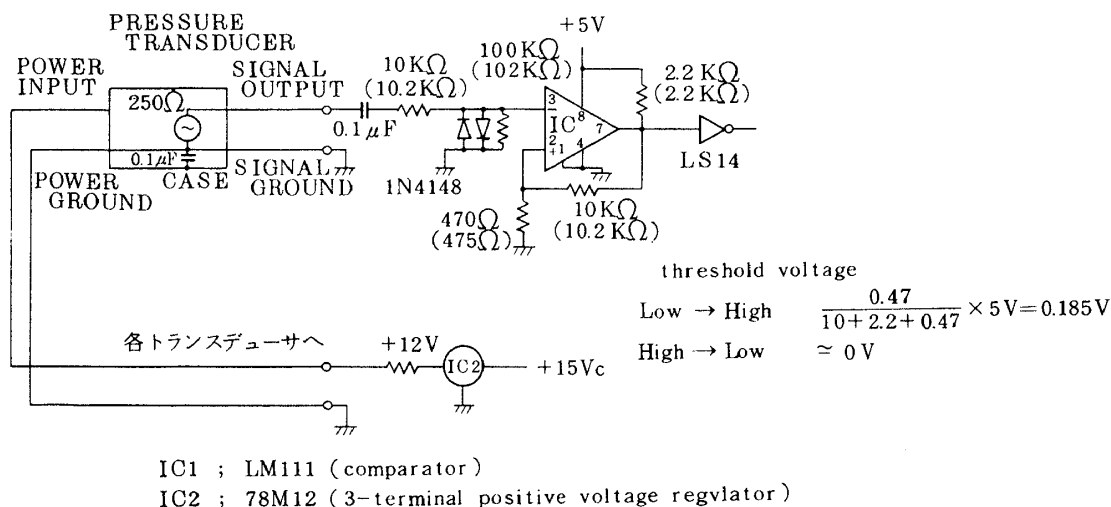


図22 圧力センサー信号処理回路

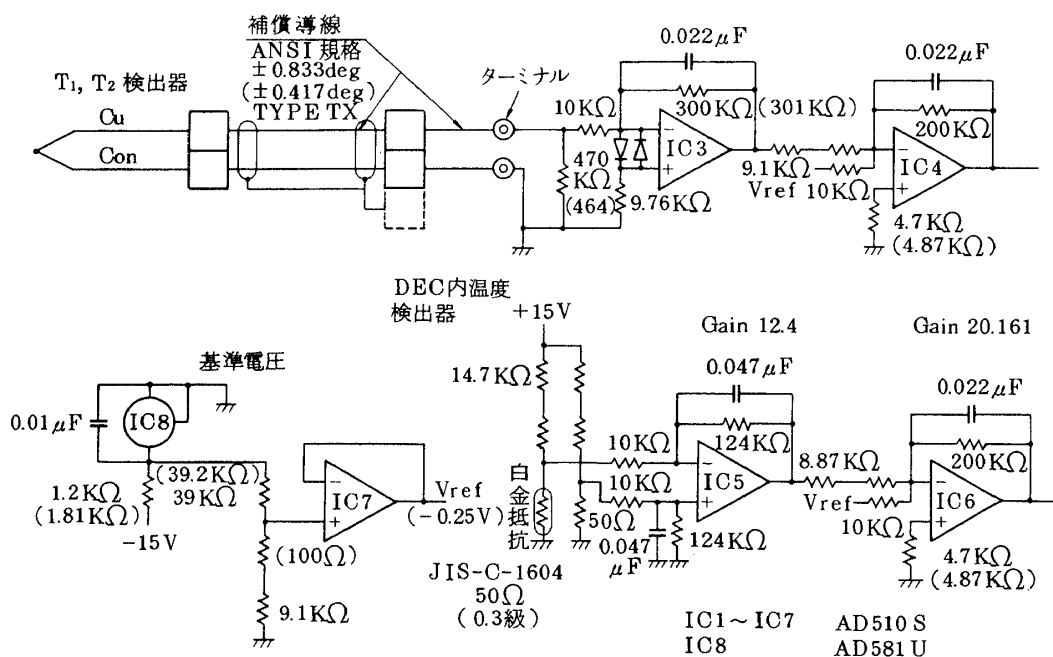


図23 温度センサー信号処理回路

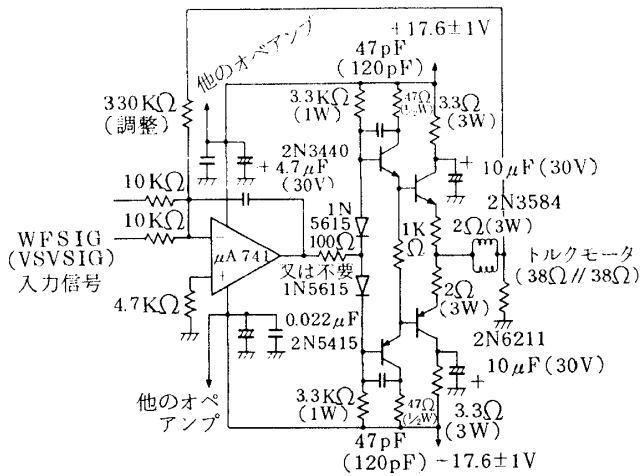
入出力回路のうち、周波数形のアナログ信号についてはトランスによって、また、デジタル信号についてはフォトカプラーによって外部との直流的な結合を絶ちノイズの混入を防いでいる。ただし、 T_1 、 T_2 検出器については、エンジン本体と熱電対との絶縁を良く保つように検出器を設計製作した。

2.2.3 電源

電源は機体側より110V、400Hzと28V、DCを受け、それぞれ#1レーン、#2レーンに供給する。図25に示すように両レーンともスイッチングレギュ

レータにより安定化している。また、入力側と出力側がトランスにより絶縁された構成となっている。スイッチングレギュレータ入力電圧の許容変動範囲は16V~30Vである。図26は電源モニターである。CPU、メモリー回路の電源が5V(正常状態)から $4.7 \pm 0.15V$ に下がった場合にPower Fail信号を出し、切り換え論理回路(Switching Logic)の入力とする一方制御動作を#1レーンから#2レーンに切替える信号とする。

DECは2重系であるが、#1、#2レーンのい



μA 741 output ±14.5V (電源電圧±16.6Vの時)

Amp 出力 ±13.9V, 0.662A
(Op-Amp の line Regulation +15μV/V)

図24 トルクモータドライバー回路

れにも属さない回路である同期制御回路，レーン切
換回路（図7における切換論理回路と駆動増幅器お
よび切換スイッチより成る），油圧ウォッチドッグ
駆動回路の電源は，上述の2系統の電源の正常なほ
うを選択して供給している。表4にこれ等の回路の
電源を示す。表5に正常な電源の選択の種々の方式
を比較して示す。これより，電圧降下の問題を解決
すれば，ダイオードを使用した方式1が部品数が少
なく最良の方法である。

2.2.4 同期制御

2つのレーンのCPUにおける計算，論理判断の進
行の同期がずれる原因としては，

- 両レーンのクロック周波数の違いおよびドリフト，
- 片側レーンのハードウェアの故障によるプログ

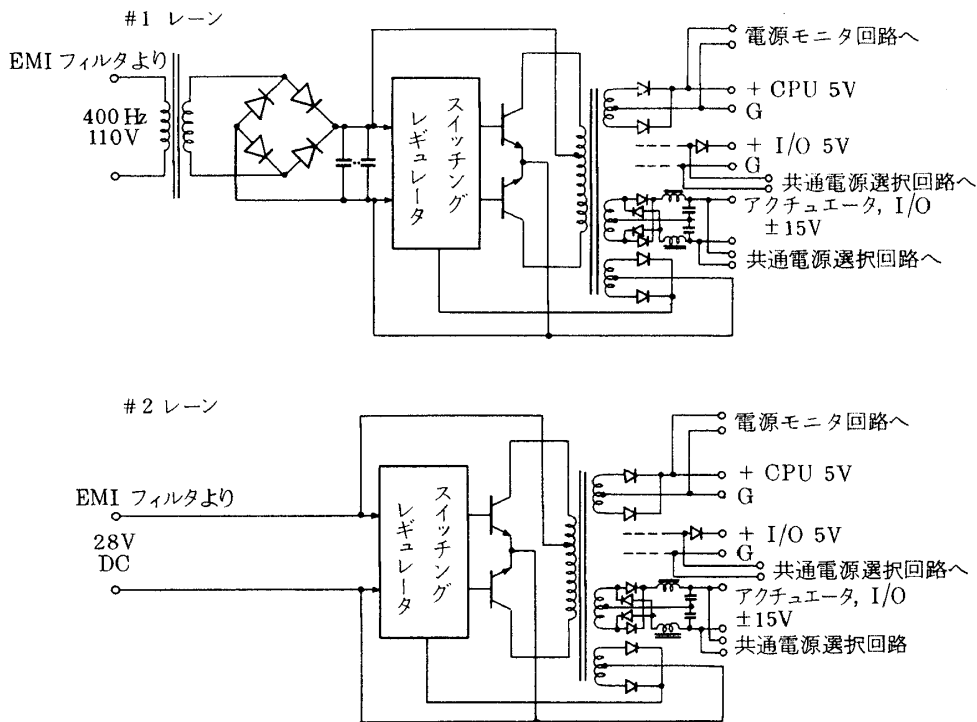


図25 DEC電源系統

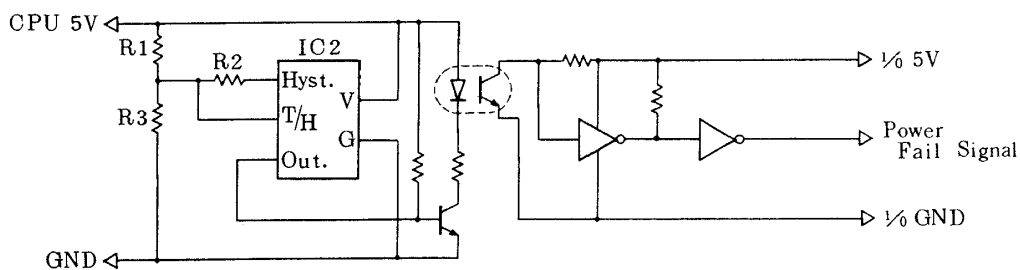


図26 電源モニター

表 4 共通回路の電源

共通回路	使用電源	I/O +5 V	I/O ±15 V	アクチュエータ用±15 V
同期制御回路		0.1 A 以下		
レーン切換回路		0.3 A 以下	0.01 A 以下	出力段のみ各レーンから供給する。
油圧ウォッチドッグドライバー		0.15 A 以下		0.5 A 以下
合計		0.55 A 以下	0.01 A 以下	0.5 A 以下

ラムルーチンの違い、

- プログラムの欠陥によるプログラムルーチンの違い、

等が考えられる。その結果として、これを放置すれば両レーンの相互交信に支障をきたし、計算結果の比較や他レーンのデータの利用が不可能となる。そのため、DECにおいては同期制御回路を設けてある。各レーンのCPUは以下に述べるように各制御サイクル毎に同期制御回路に同期要求信号を発する。図27に同期制御タイムチャートを示す。すなわちDECの同期制御は次のように行われている。

- ウォッチドッグ信号は制御計算が終了し、かつ5msec毎のタイマーの割込みが規定回数（通常は6回）になった時にそれぞれのレーンのCPU

より発せられる。

- 同期要求信号は制御計算が終了した時に出力する。ただし、計算途中のチェックポイントをすべて通過していない時は同期要求を発しない。
- 同期要求信号を発した後、各レーンのCPUはバックグラウンド処理に移る。
- 同期制御回路は、各レーンから発せられた同期要求信号の時間的ずれが許容値(図では5msecにしている)内かどうかを判定し、許容値内であれば(図27(a))各レーンのCPUに割込信号を発しない。
- 各レーンから発せられた同期要求信号の時間的ずれが許容値外になった場合、すなわち同期ズレが発生した場合(図27(b))には、同期制御

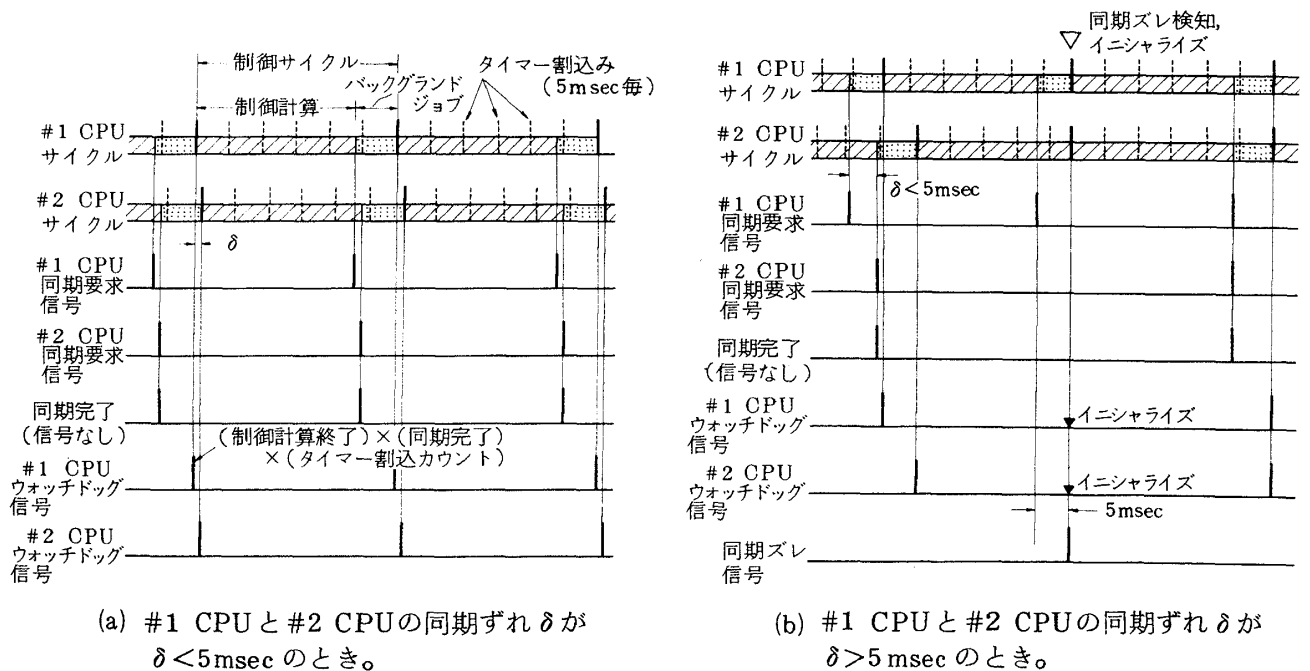


図 27 同期制御タイムチャート

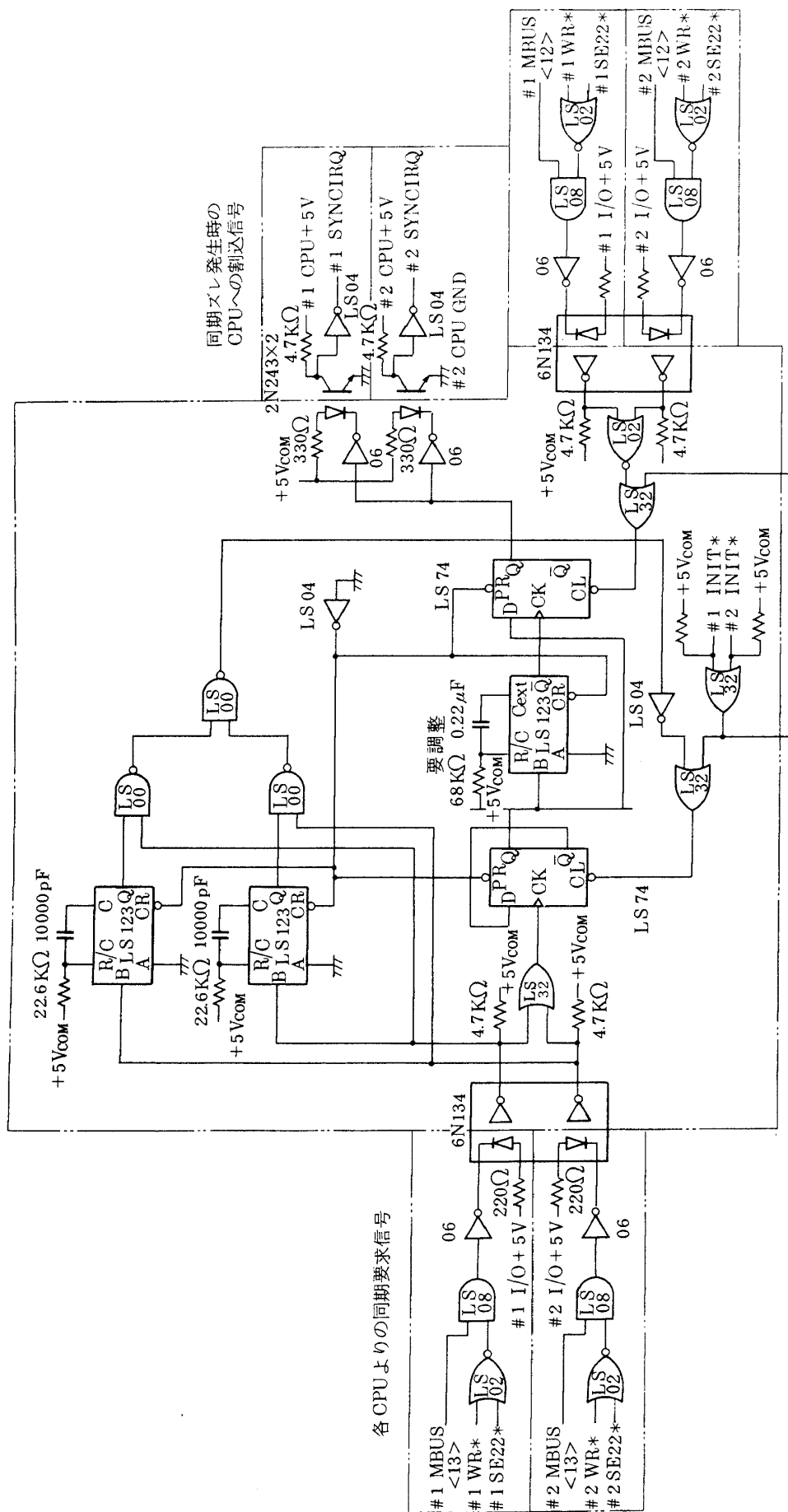


図 28 同期制御回路

回路は同期ズレ信号を発して各レーンのCPUに割込ラインを経由して知らせる。各CPUは、直ちに次の制御サイクルに入る。このとき、ウォッチドッグ、タイマをイニシャライズし、ウォッチドッグによるレーン切替は起らないようにする。

- ⑥ 2回もしくは3回の制御サイクルに続けて同期ズレが生じた時は、各CPUは故障診断に移り、その結果により制御の続行、中断、切替投票を行う。

図28に同期制御回路を示す。

2.2.5 ウォッチドッグ、油圧ウォッチドッグ駆動回路

ウォッチドッグは、CPUから送られてくるパルスの周期が予め定められた範囲内にあるか否かを判定してCPUの監視をするものである。範囲内であれば、CPU内での制御サイクルが正常に繰返されており、したがってCPUも正常に作動しているとみなす。範囲外であれば異常が起きたものとみなす。

ウォッチドッグはいずれの場合も、切替論理回路に自レーンの状態について投票信号を送る。2つのレーンのウォッチドッグ出力のうち、現在制御を行っているレーンに属するほうの出力を選択して油

圧ウォッチドッグ駆動回路の入力とする。油圧ウォッチドッグ駆動回路は、この入力信号を電力増幅してHIFECの構成要素であるFVCU内に組込まれた油圧ウォッチドッグを駆動する。油圧ウォッチドッグについては後で詳しく述べる。

図29にウォッチドッグ回路を示す。また、図30に油圧ウォッチドッグ駆動回路を示す。切替論理回路で発生した信号をもとに、両レーンのウォッチドッグ回路の出力のうち正常なレーンに属するほうを選択し、さらに $\frac{1}{2}$ にカウントダウンして60msec毎の一定パルス幅の信号とした後に駆動増幅器の入力としている。図30を見ればわかるように、全体を2重系とすることにより信頼性を上げている。最終段のトランジスタ保護用のダイオードは、オープン、ショートいずれのモードで故障しても冗長性があるように4個を直、並列に使用している。

2.2.6 切替論理回路および出力インタフェース

図31に切替論理回路および出力インタフェースの全体構成を示す。両レーンのCPUからの燃料流量(W_f)、可変静翼(VSV)およびイグナイタ・オン(IGN)の各指令信号は2重系になっている。また、 W_f センサ、VSVセンサも2重系になっている。これ等の2重の信号のうち、どちらを選ぶかは切替論

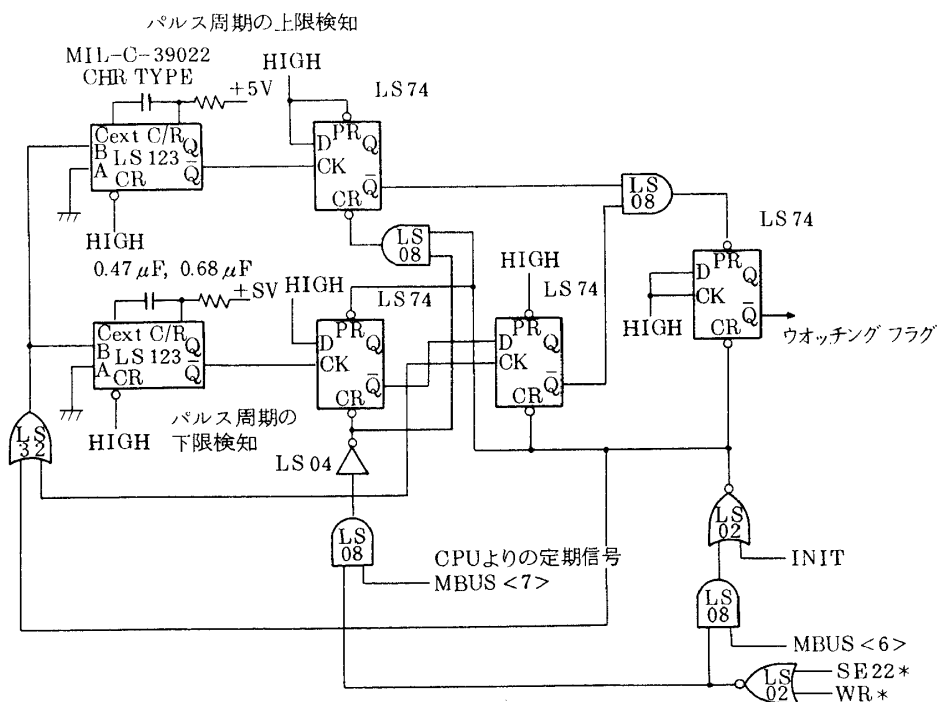


図29 ウォッチドッグ

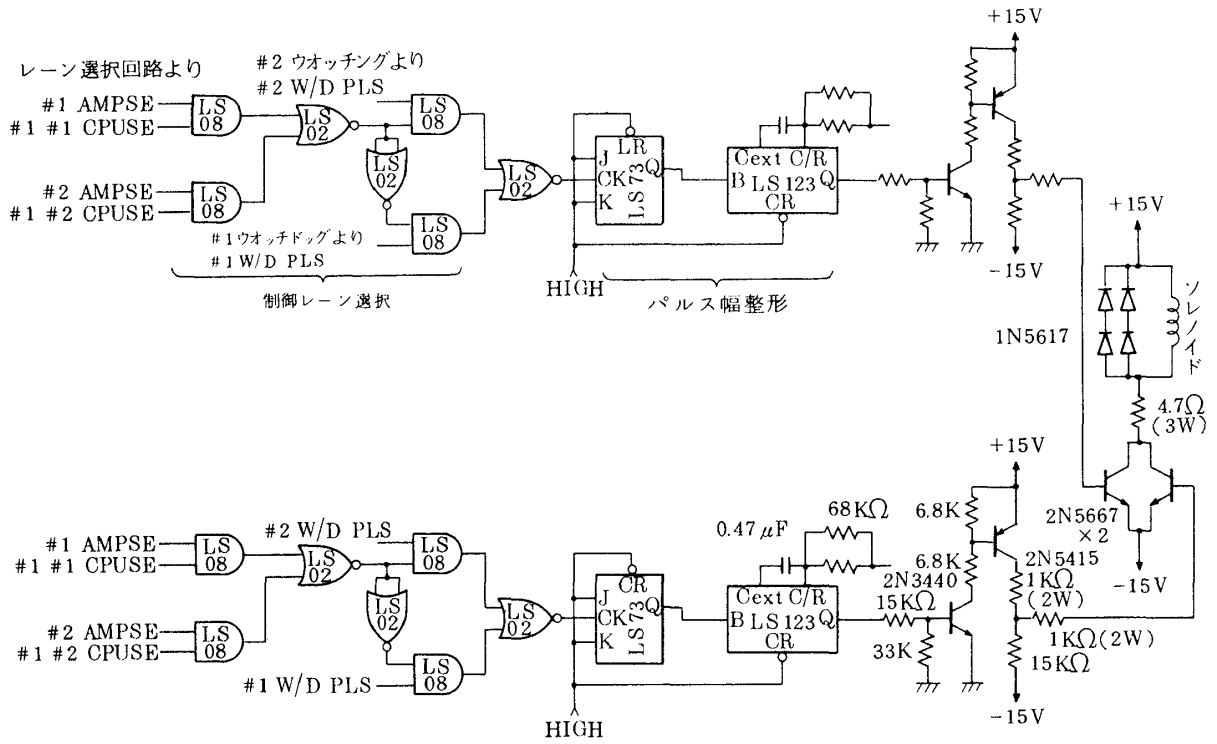


図30 油圧ウォッチドッグ ドライバー

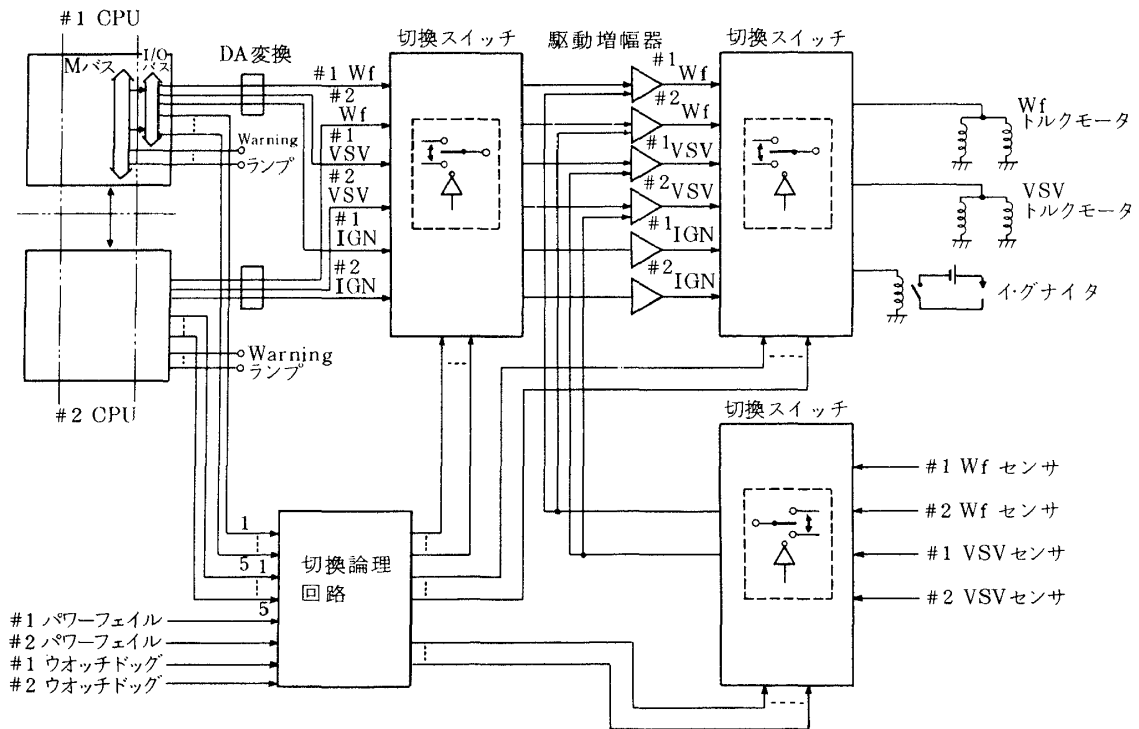


図31 切換論理回路，駆動増幅器，切換スイッチ

理回路が決定する。切換論理回路は、各 CPU から 5 ビットずつの故障診断信号、電源モニター回路からのパワーフェイル信号、ウォッチドッグからの CPU 故障信号を入力として受け、これをもとに論理演算を行って、レーン選択信号を切換スイッチに送る。切換論理回路には PROM が使われており、入力信号はアドレス指定信号として働き、指定されたアドレスの内容がレーン選択信号となる。

なお、以上の DEC 出力部は CPU 内の M バスと I/O バスをフォトカプラーで接続することによって CPU から絶縁されている。警告用ランプは M バスからフォトカプラーを介して出力している。

2.2.7 レーン間相互コミュニケーション

図 16 に 2 レーン間のデータの相互交信に使用される 2-port RAM と各 CPU のバス、絶縁用フォトカプラーの配置を示した。2-port RAM は AMD 社の MIL 規格準拠の 4-bit、16 語素子を 4 個使用し、全体として 16 bit、16 語の容量となっている。自レーンの CPU から M バス経由で READ, WR1 TE が可能であり、他レーンの CPU からは READ のみが可能である。データ伝送は 8-bit パラレル方式である。両レーン間はフォトカプラーにより完全に絶縁されている。

2.2.8 クロックパルス

部品数を少なくするという考えにもとずいて、DEC において使用するクロックパルスの周波数はできる

だけ少数の発振器をもとにし、これをカウントダウンすることにより発した。発振器は周波数形検出器用として 4.4 MHz、その他の DEC 構成回路用として 4.0 MHz を使用した(図 32)。

2.3 FVCU

図 33 に FVCU の構成を、図 34 に外観を示す。FVCU は次のような要素から構成されている。

- 差圧制御弁、燃料計量弁
- ウィンドミル・バイパス弁
- スロットルカム
- VSV 制御弁
- 油圧ウォッチドッグ

図 35 は FVCU の構成部品を展開して示したものである。次に各構成部品について概説する。

2.3.1 差圧制御弁、燃料計量弁

図 36, 37 に差圧制御弁、燃料計量弁の外観を示す。差圧制御弁は燃料計量弁の上流側圧力(燃料ポンプ吐出圧力) P_h と下流側圧力 P_c との差 ΔP を一定値(40 psi)に保つ。 ΔP が高くなるとポンプ吐出圧をケース背圧 P_d におとすポートを開き、 ΔP が低くなるとポートを閉じる。燃料計量弁は軸方向 2ヶ所に長方形の燃料計量ポートを有する弁であり、これを軸方向に移動することによりポート面積を変化させ、 $W_f = AC\sqrt{\Delta P}$ (W_f : 燃料流量, A : ポート開口面積, C : 流量係数)の式に従い燃料流量を制御する。この位置制御は DEC から燃料制御電気信号により駆動されるトルクモータを含むノズル・フラップ式のサーボにより行われる。すなわち、図 33 において、フラップ F が DEC の電気信号によって駆動されるトルクモータにより動かされると、図に示す燃料計量弁のスプールの一方の面にかかる制御圧力 P'_r が変化してスプールを軸方向に移動させる。燃料計量弁の動きは 2 個の LVDT 検出器により検知し、駆動増幅器にフィードバックしている。

燃料計量弁はまた、スロットルカムにより駆動されるアームによりその燃料増方向の動きが制限される(最大燃料流量制限)。その方式はドッグサーボと呼ばれるもので図 38 によりその原理を説明する。図において、制御圧力 P'_r は図 34 中のノズル C_N とオリフィス C_r との間の圧力である。いま、アームが左方向に移動するか、またはスプールが右方向に移動

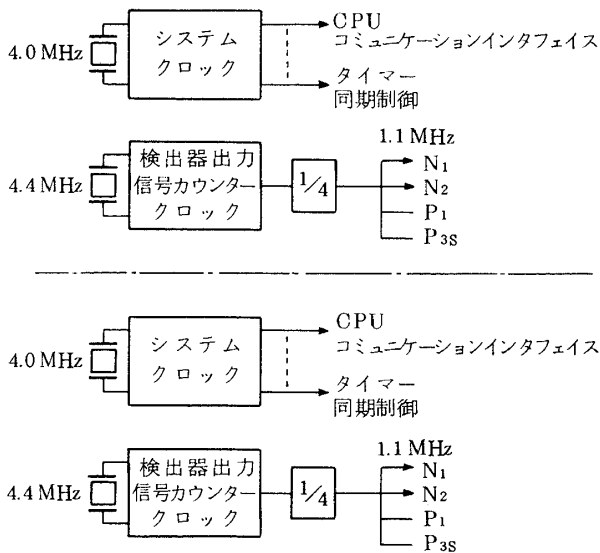


図 32 クロックパルスの系統

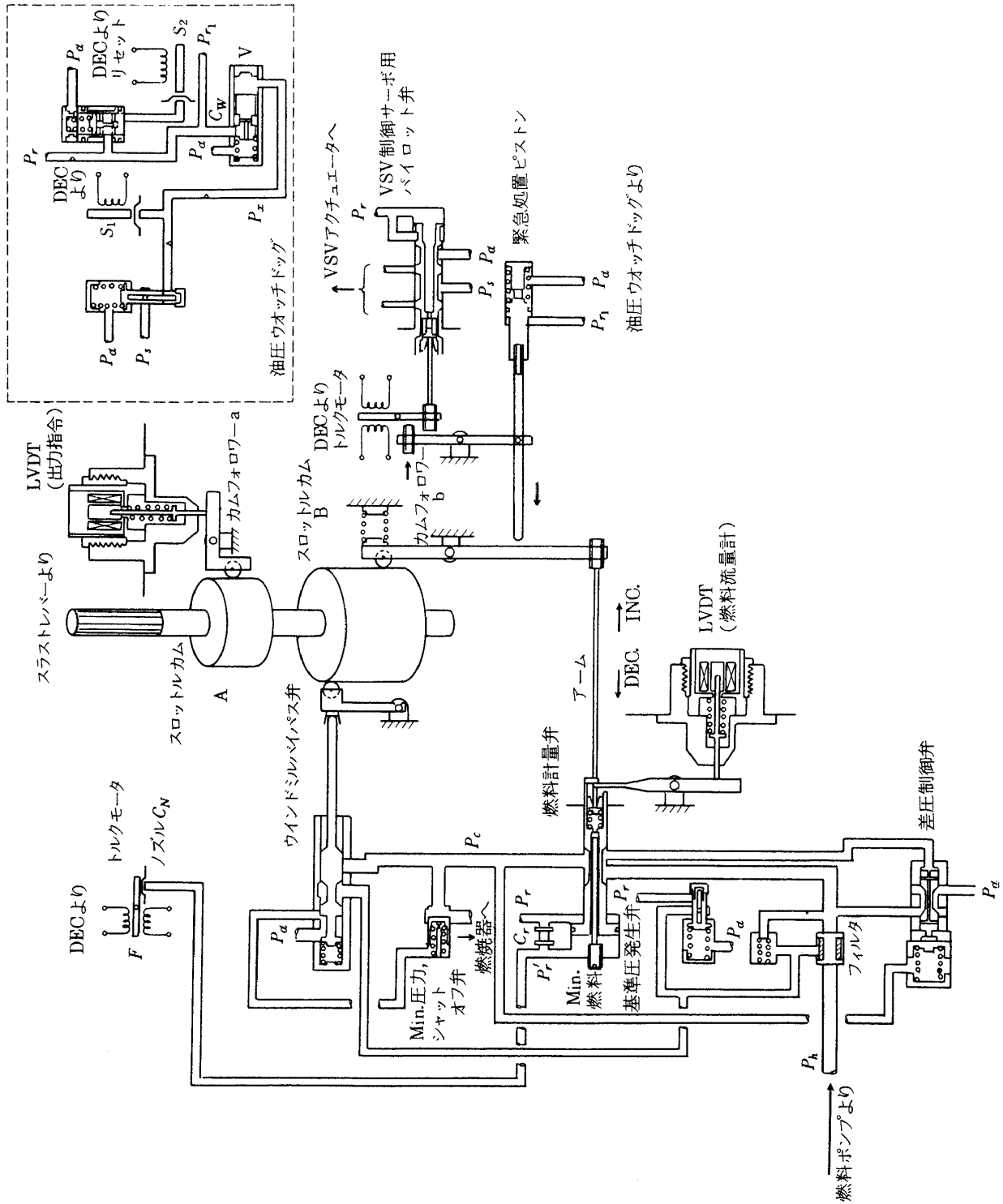


図 33 FVCU の全体構成

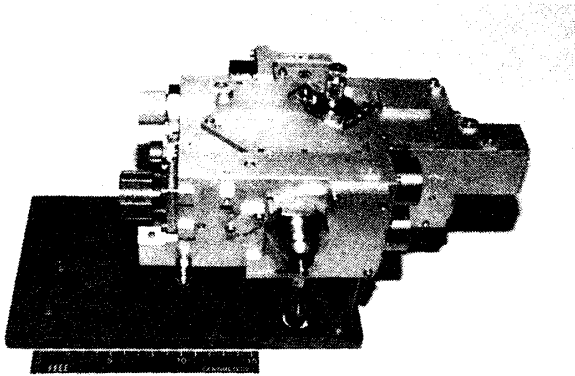


図34 FVCU 外観

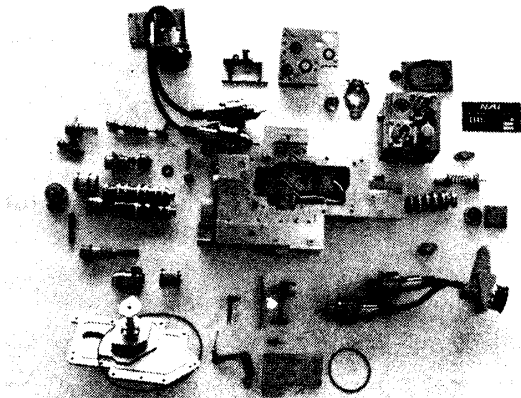


図35 FVCU 構成部品の展開



図36 差圧制御弁

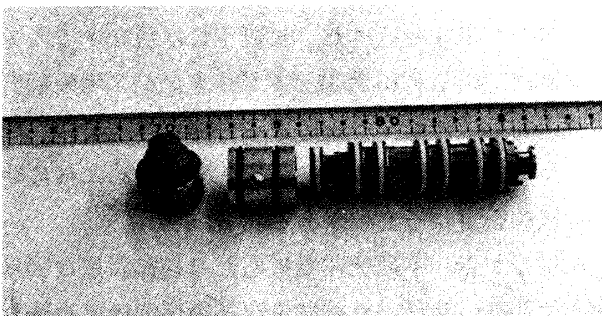


図37 燃料計量弁

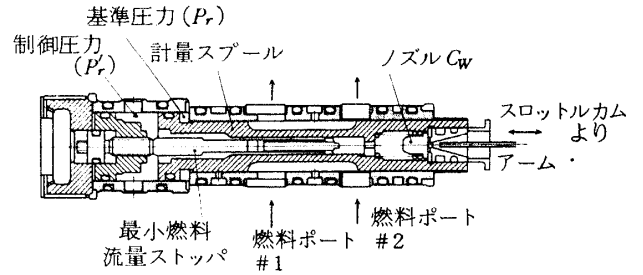


図38 燃料計量弁の構造

してノズル C_w がアームに突当たると、ノズルを右方向に押しつけているバネが縮んでノズルが左方向に移動してノズル面積が増す。するとノズル・フラップの原理により制御圧力 P_r' が下がり、基準圧力 P_r とのバランスがくずれするためにスプールを左方向(燃料減の方向)に移動させ、アームとノズルが一定の距離をおいた所で停止させる。

2.3.2 ウィンドミルバイパス弁

飛行中にエンジンを停止したウィンドミル状態にあっては、燃料はシャットオフされているにもかかわらず燃料ポンプは回転を続ける。従ってFVCU内の燃圧が上昇しチェックバルブを通してケース圧に流れ込むが一般に熱容量がじゅうぶんではなく、安全性および燃料の温度上昇の面で問題がある。これを避けるために、ウィンドミル時にスロットルを所定の位置にセットするとウィンドミルバイパス弁が燃料をケース圧におとすようになっている。図39にウィンドミルバイパス弁の外観を示す。

2.3.3 スロットルカム

図33に示すようにパイロットによるスラストレバーの操作はケーブルによってFVCUに伝えられてスロットルカムAを回転させる。スロットルカムAの

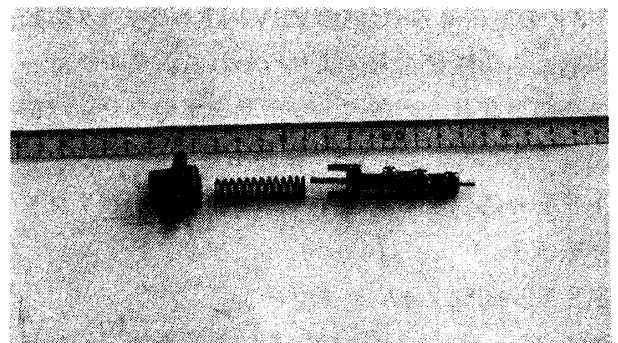


図39 ウィンドミルバイパス弁

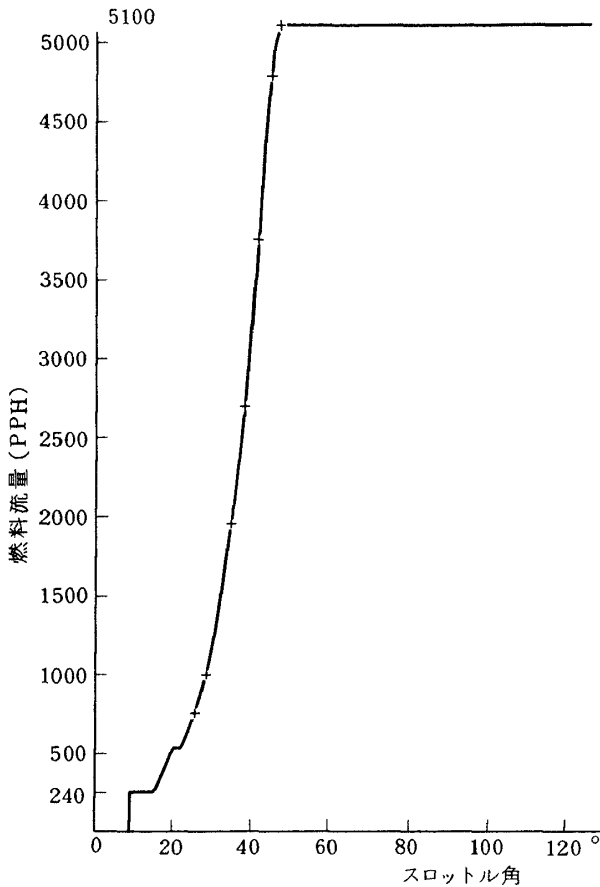


図40 スロットルカム設定角度と燃料流量

回転は、カムフォロワーによって直線的な変位に変えた後LVDTによって検知し、DECに対する出力指令となる。スロットルカムAと同軸上にスロットルカムBがあり、回転角に対して図40に示す最大許容燃料流量をスケジュールしている。この燃料流量スケジュールはカムフォロワーbを介して燃料計量弁の先端のノズルからの噴流をおさえてドッグサーボ方式により燃料計量弁の燃料増加方向（図中の矢印参照）の動きを許容範囲内に制限する。

2.3.4 VSV制御弁

VSVの制御はDEC内のVSV用トルクモータ駆動増幅器からの電気信号により行われる。トルクモータは燃料計量弁と同様のドッグサーボのフラップ部を制御することによりVSV駆動用ピストンのパイロット弁を移動させる。図41にVSV制御用パイロット弁を示す。

2.3.5 油圧ウォッチドッグ

油圧ウォッチドッグについては前の報告⁽²⁾によって詳しく述べたので、図33によってごく大まかに説

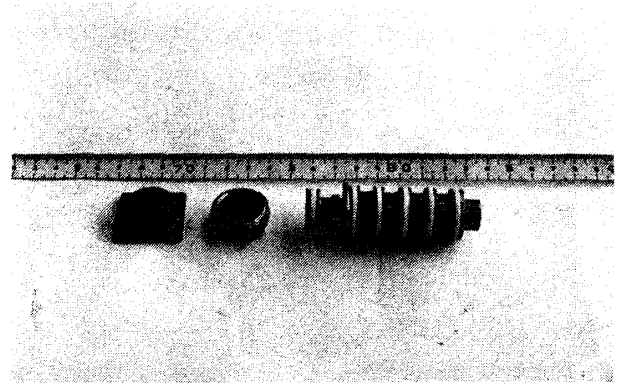


図41 VSV制御用パイロット弁

明する。

DECよりの周期的パルス信号によりソレノイド弁 S_1 はノズルを開閉している。すると一定の供給圧力 P_s の下流の圧力 P_x はパルスの周期で決まる圧力を中心として脈動する。圧力検知弁 V は、 P_x の中心値（これはパルスの周期で決まる）が予め定められた範囲内であれば P_{r1} を P_d におとすポート C_W をふさいでおり、 P_{r1} は制御圧力 P_r と等しい。しかし、パルスの周期が許容範囲外になり、 P_x の中心値が許容範囲外にずれると、圧力検知弁 V は P_{r1} を P_d におとすポート C_W を開にする。すると P_{r1} は急激に P_d に降下する。 P_{r1} は緊急処置ピストンに導かれており、パルス周期が正常な時はピストンを図の右方に押しつけているが、異常が発生して P_{r1} が下降するとバネの力により左方に移動して燃料計量弁お制御用パイロット弁を強制的にアイドル位置に移動させる。リセット用ソレノイド弁 S_2 は異常検知状態を解除して正常状態にもどす動きをする。

3. まとめ

大型プロジェクトのもとで研究開発した高信頼度デジタル式エンジン制御焼置(HIFEC)について、その機能と構成を述べた。HIFECは現在すでに実用化されているF15搭載のF100エンジン用の制御装置と同等の技術レベルにあると考えられるが、これを明確にしてHIFECを実用化するためには広範囲な試験を重ねる必要がある。

末尾ながら、本研究開発にあたり終始貴重な御助言と励しをいただいた航空宇宙技術研究所原動機部長、松木正勝氏と航空機公害研究グループ総合研究

官、鳥崎忠雄氏さらに、製作にあたり全面的な協力をいただいた石川島播磨重工業(株)の担当者の方々に心より謝辞を申し上げます。

文 献

- 1) 遠藤征紀；電気油圧式エンジン制御装置用小型トルクモーターの試作，航技研資料 TM-405 (1980).
- 2) 遠藤征紀；メイン（電気系統）-バックアップ（油圧系統）自動切換機構の試作研究，航技研資料 TM-427 (1980).
- 3) 西尾健二ほか；フロントファンエンジンの制御，航技研報告 TR-428 (1975).
- 4) 電気油圧式エンジン制御装置の計画設計に関する報告書，未発表.

航空宇宙技術研究所資料460号

昭和57年2月発行

発行所 航空宇宙技術研究所
東京都調布市深大寺町1880
電話武蔵野三鷹(0422)47-5911(大代表)〒182
印刷所 株式会社 共 進
東京都杉並区久我山5-6-17

Printed in Japan