

UDC 621.454-58:
681.325.5:
629.73.036.3

航空宇宙技術研究所報告

TECHNICAL REPORT OF NATIONAL AEROSPACE LABORATORY

TR-283

エンジン特性の実時間シミュレーション (I)

—装置および特性—

西尾 健二・杉山 七 契・越 沼 威
橋本 武男・大畑 敏美・市川 英夫

1972年7月

航空宇宙技術研究所
NATIONAL AEROSPACE LABORATORY

既 刊 報 告

- T R-259 回転駆動振動検出型レートジャイロの研究
Study on a Rotary-Drive, Vibratory-output
Rate Gyro 1972年1月 山田 博
- T R-260 気流全温度測定装置の試作
A High Sensitive Total Atmospheric
Temperature Measuring Apparatus 1972年1月 西尾健二, 能瀬弘幸
越沼威, 井上重雄
白井弘, 大畑敏美
- T R-261 光弾性皮膜法による固体推進薬のひずみ測
定
Strain Measurement of Solid Propellant
Materials with Birefringent Coating 1972年1月 越出慎一
- T R-262 異径二円筒殻をコーンで連結した軸対称殻
の有限要素法構造解析
A Structural Analysis of Cylinder-Cone-
Cylinder Shells by F. E. M. 1972年1月 小河昭紀
- T R-263 多孔壁風洞における亜音速二次元風洞壁干
渉効果の研究と航空宇宙技術研究所 2 m
× 2 m 遷音速風洞へのその適用
A Study of Subsonic, Two-Dimensional
Wall-Interference Effects in a Perforated
Wind Tunnel with Particular Reference
to the NAL 2 m × 2 m Transonic Wind
Tunnel 1972年1月 海老原正夫
- T R-264 液体燃料ロケットを用いた衛星打上げ用飛
しょう体の初段に関する制御系構成
Flight Control System Design for Launch
Vehicle with Liquid Propellant 1972年1月 森 英彦, 興石 肇
- T R-265 ガスタービン用流体温度検出器
Fluidic Turbine Inlet Gas Temperature
Sensor 1972年1月 西尾健二, 遠藤征紀
遠藤篤和
- T R-266 鈍い頭部を有するロケット胴体の空力特性
に関する二, 三の考察
Some Considerations on the Aerodynamic
Characteristics for a Body of Rocket
with Blunt Nose 1972年1月 河本 巖
- T R-267 フロントファンの研究
Aerodynamic Design and Test Results of
Front Fans 1972年1月 藤井昭一, 西脇英夫
五味光男, 菅原 昇
武田克己
- T R-268T Aerodynamic Design and Test Results of
Front Fans Jan. 1972 Shoichi FUJII
Hideo NISHIWAKI
Mitsuo GOMI
- T R-269T Approximation of Linear Operator Semi-
groups Feb. 1972 Tadayasu TAKAHASHI
- T R-270 円筒殻の座屈実験
The Experiments on the Buckling of
Circular Cylindrical Shells 1972年2月 戸田 勳, 日下和夫
- T R-271 並列結合はりの振動
On the Vibration of Three-Parallel-Beams 1972年2月 林 洋一, 築地恒夫
- T R-272 遷音速軸流タービンの研究 (第一報)
—タービンノズル円環翼列の実験—
An Investigation of a Transonic Axial-
Flow Turbine (I) —A Cold Air Test
of the Annular Turbine Nozzel Cas-
cade— 1972年2月 鳥崎忠雄, 能瀬弘幸
森田光男, 井上重雄
関根静雄

エンジン特性の実時間シミュレーション (I)*

—装置および特性—

西尾 健 二** · 杉山 七 契** · 越 沼 威**
橋本 武 男*** · 大畑 敏 美*** · 市川 英 夫****

Real-time Simulation of Jet Engines with Digital Computer (I) (Fabrication and Characteristics of the Simulator)

By Kenji NISHIO, Nanahisa SUGIYAMA, Takeshi KOSHINUMA,
Takeo HASHIMOTO, Toshimi OHHATA, Hideo ICHIKAWA

Abstract

Today the designers of engine control systems are required to provide the control systems of a newly-developed engine which is workable at the first test run. However, this means that both the dynamic and static characteristics of the new engine should be known in the early stage of development when the characteristics of each engine component are given. In such a case we usually adopt a simulation technique.

The real-time jet engine simulator with digital computer which we have made this time gives us a test engine which shows a behavior very similar to the original engine. This enables the control designers to develop the control systems in advance of actual engine tests, with reasonable assurance that the methods employed for the control systems will be successful.

In this paper we report the fabrication and performances of the above mentioned real-time jet engine simulation test results with actual engine test data for the lift jet engine JR-100 H.

1. ま え が き

ジェットエンジンの制御の問題を取扱う場合、その動特性をできるだけ正確に求めることが必要となる。また実際に制御器を試作した場合、実機による試験を行なう前にエンジンの動特性を模擬したシミュレータを用いてその閉ループ試験を行なうのが普通である。このため実時間で演算し近似できるシミュレータが必要になってくる。

最近のようにエンジンの開発期間の短縮が要求される場合、開発途上のエンジンのための制御器の設計、製作は、エンジン開発のスケジュールと並行して進めなければならない。このため、エンジンの設計段階で

知ることのできる要素特性、エンジンの要素試験のデータから、エンジンの静特性、動特性をシミュレートできる高精度のシミュレータにより、制御器の設計を進める必要がある。

すでにエンジンの動特性については、その静特性から、エンジンの動特性（伝達関数で表わしたもの）を計算する方法、実験的にリフトエンジン JR 100 について求めた結果について報告したが¹⁾、本報告はその第2段階として、エンジン特性のシミュレーションの実時間化について行なった試みとこの目的のために製作した装置についてのべたものである。

2. エンジン特性のシミュレーション

エンジン特性のシミュレーションについては、アナログ計算機による方法、デジタル計算機による方法等幾多の報告があるが、その最も簡単なものは図1に

* 昭和47年3月24日受付

** 原動機部

*** 元原動機部

**** 日本オイルシール(株)

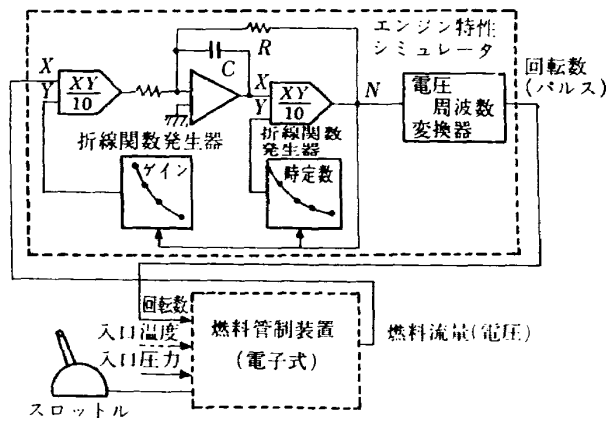


図 1 シミュレータによる試験

示す 1 次遅れを用いたものである。エンジンの動特性は、

$$\Delta N_c(s) = \frac{K_E}{1 + T_E s} \cdot \Delta W_{fc}(s)$$

$$\left\{ \begin{array}{l} T_E = -I \sqrt{\theta_2} / \left(\frac{\partial Q_c}{\partial N_c} \right) \cdot J \cdot \delta_2 \\ K_E = - \left(\frac{\partial Q_c}{\partial W_{fc}} \right) / \left(\frac{\partial Q_c}{\partial N_c} \right) \end{array} \right.$$

ここで

- N_c エンジン回転数 (添字 c は修正)
- W_{fc} 燃料流量
- Q_c 余剰トルク
- θ_2 標準温度と圧縮機入口温度の比
- δ_2 標準圧力と圧縮機入口圧力の比

の形で表わすことができる。伝達関数のゲインと時定数は図 2 の JR 100 H の例に示したように、回転数の関数で表わせるので、これらを回転数を入力とする関数発生器で求め、1 次おくれ回路のゲインおよび時定数として与えるものである。これはきわめておおまかなシミュレーションであるが、地上において運転するガスタービンの試験、また大きなシステムのなかの一部としてエンジンがあるような場合、たとえば、VTOL

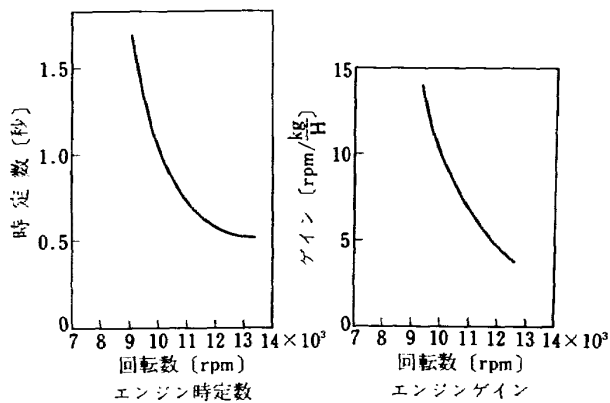


図 2 JR 100 H 伝達関数

機の高度制御のような場合、この程度でもかなり実用的なデータが得られる。この外に、内外でいろいろ試みられているが、これを大別するとアナログ計算機による方式と、デジタル計算機による方式がある。

アナログ方式の代表的なものは、ミシガン大学において行なわれたもので²⁾、ターボシャフトエンジンについてのシミュレーションの系統図を図 3 に示す。

その特徴は、演算回路に対数を導入し、ノイズの発生源となる掛算器の使用を避けたことである。その他、サーボを用いた 2 入力 1 出力の関数発生器により、コンプレッサ特性などを近似させるなどの工夫をこらしてある。全体で約 60 台の演算増幅器、4 台の 2 入力関数発生器、10 台の関数発生器を使用する大がかりな装置である。このように大がかりな装置になると、調整、ノイズの処理、発振の防止など、簡単にいつでも使用するというわけにはいかず、再現性、精度は装置のわりにはよくない。

デジタル方式は、ジェットエンジンのように、動作特性が非線形の変数関数で表わせる要素から組み立てられるような系のシミュレーションに最もよく適しており、イギリスを中心としてかなり行なわれているが、主として動特性の解明に用いられており、演算時間が長く、実時間のものは発表されていない。

サラバナムットーら³⁾は、1 軸エンジン、2 軸エンジンについてデジタルシミュレーションを行ない、加減速時の特性をコンプレッサマップ上の軌跡で考察している。その計算方法は、任意の状態にあるエンジンに対して、圧力とガス流量のマッチングをくり返し計算によって、逐一求めながら進めるというもので、計算時間は 1 軸エンジンについては実時間の 50 倍、2 軸エンジンについては実時間の 200 倍、また計算機のメモリ容量は 10k ワード以上と報告されている。

3. エンジン特性の実時間シミュレーション

エンジンの高性能化にともない、エンジンと制御装置との適合もきびしいものが要求されており、従来のシミュレータのように、エンジンの入力である燃料流量と出力の回転数又は推力の関係を合わせればよいという単純なシミュレータでは、その目的が達成されなくなった。また制御器とエンジンとの適合を調べるためのシミュレータとしては、実時間で動作することが要求されかつ精度も高く、各部の状態量も同時に出力されるものが必要となってきた。

このため実時間で動作し、かつ制御器のシミュレーション、電子式の制御器の設計にも使用できるハイブ

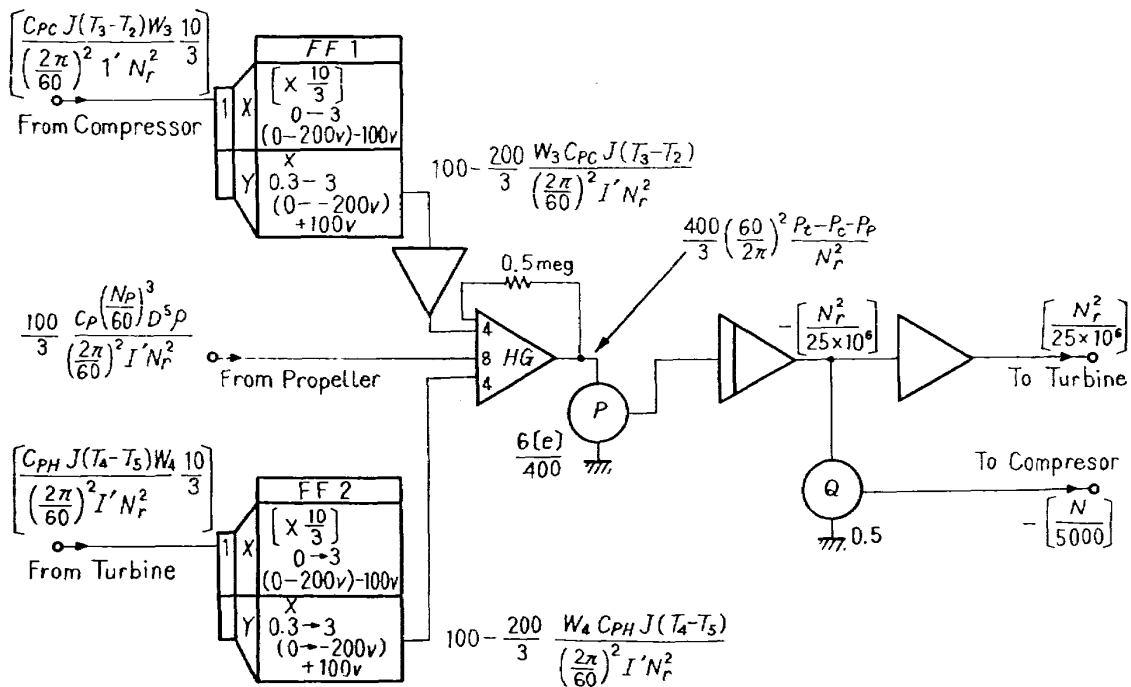
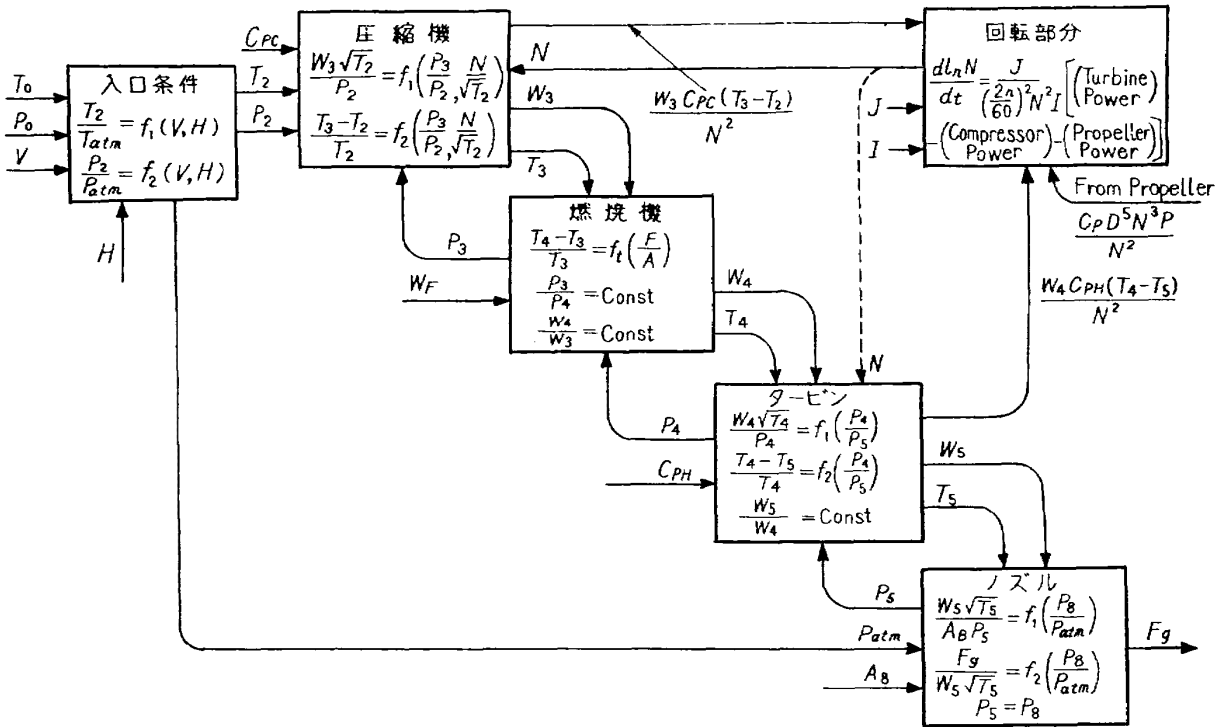


図 3 ロータ特性のシミュレーション

リッド方式のシミュレータの必要にせまられ、次の計画をたてた。

- (1) 実時間で動作する。
- (2) シミュレータ入力は燃料流量、環境条件等で、アナログ信号で与える。
- (3) シミュレータ出力は推力、回転数、各部の圧力、温変、ガス温度等で、計算はデジタルで行ない、出力はアナログとする。
- (4) シミュレーションの再現性、精度がよく、エンジンの静特性、動特性が実測値とよく一致する。
- (5) エンジン制御器のシステム設計に用いるアナログ演算部の単体の精度は $\pm 0.1\%$ を目標とし、その他論理設計のための論理回路も付加する。
- (6) アナログ演算部の演算増幅器は、モジュール形式のものを用いる。演算制御はデジタル計算

機によっても行ないうること。

- (7) デジタル計算部は汎用の制御用小型計算機を用いる。
- (8) エンジンの各要素の特性をディスプレイにより表示できるようにする。

以上を考慮してシミュレータの全般の構想として、アナログとデジタルを組合せたハイブリット方式を採用することと、その配分は当初シミュレーションの計算の内、大部分をデジタル計算機で行ない、時間的なフアクタの入る積分の項のみをアナログ計算機で行なう計画をたてた。

実際にプログラムをたて、試験を行なった結果、積分器の精度、安定性とサンプル、時間の関係から、シミュレータの安定性が充分でないことが認められたので、積分の項も、デジタル計算機を用いることにし、入出力関係、エンジン制御器の部分にアナログ計算機を用いることとした。

シミュレータは次の部分よりなる。

- (1) デジタル演算部
- (2) アナログ演算部
- (3) 入出力インターフェイス部
- (4) 表示部

その外観を図 4,5 に示す。

実際にシミュレータを構成するに当り、できるだけ既存の器材を有効に利用することに努め、デジタル演算部としては、高温タービン計測装置に使用している NEAC-3200-50 を用い、アナログ演算部に使用した演算増幅器はジェットエンジンの高度制御の研究、エンジンの計測等に用いたものを利用した。入出力インターフェイス部については、実時間のシミュレーションの目的と、でき得る限り、データの入出力に要する時間は短い方が望ましいので、新たにインターフェイスを設計製作し、AD変換器を変換時間 $20\mu s$ のものに交換する等、高速化をはかった。以上のハードウェアの詳細については第5章に述べる。

4. シミュレータのプログラム

デジタルシミュレータが実時間で動作するためには計算に要する時間が既知でなければならない。このシミュレーションにおいて、時間の関係する過程（時間が独立変数である過程）は数値積分であって、ある入力データによって計算をはじめて出力を得るまでの時間幅が、数値積分の積分幅となる。（計算時間幅と数値積分幅が一致した時、実時間シミュレータとなり、それ以外の時は、時間軸を縮小あるいは拡大したことになる。）

一般にデジタル計算機の計算所要時間は同一プログラムにおいてもデータによって異ってくる。また、通常は計算に要した時間を精密に知るための経時装置はないから、計算機の動作を、ある既知の一定時間幅でタイミングをとる必要がある。これは計算機割込み線に一定周期のパルスを印加することで実現される。その動作は図6に示す。割込みのサンプリング時間を、外部よりの入力、計算、外部への出力操作が終了するまでの予想される最大時間より長くとれば、一定時間幅で入力をよみ、出力を得られることになる。

シミュレータのプログラムの構成を図7に示す。シミュレータプログラムの主要部は、エンジン各要素の実測特性にもとづき、圧力と流量についてマッチングをとる非線型連立方程式の演算と、その結果よりトルクを求めて数値積分を行い回転数を計算する一階微分方程式の演算とである。

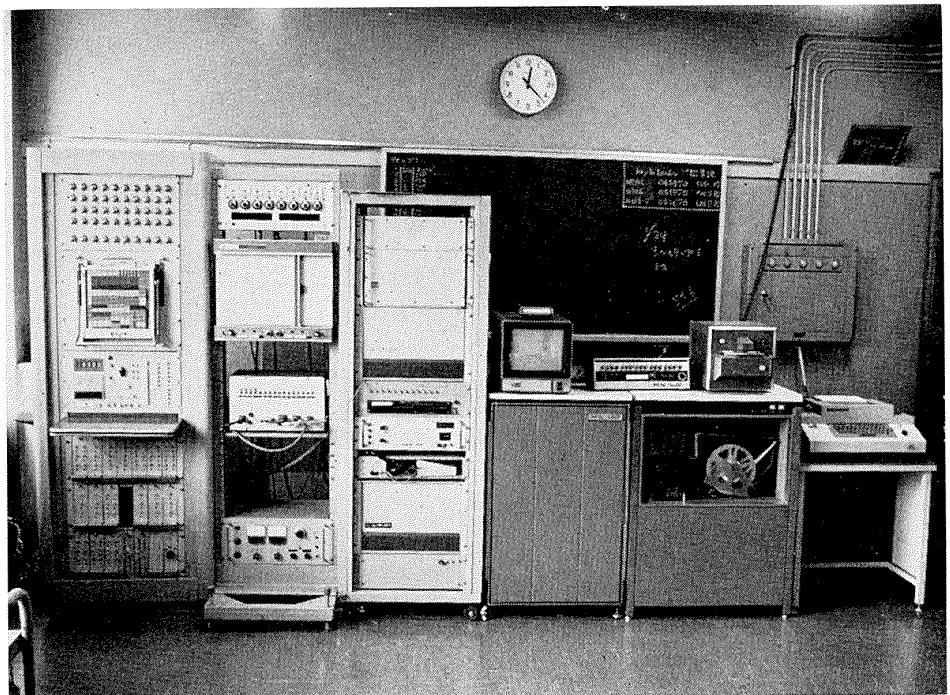


図 4 エンジン特性シミュレータ

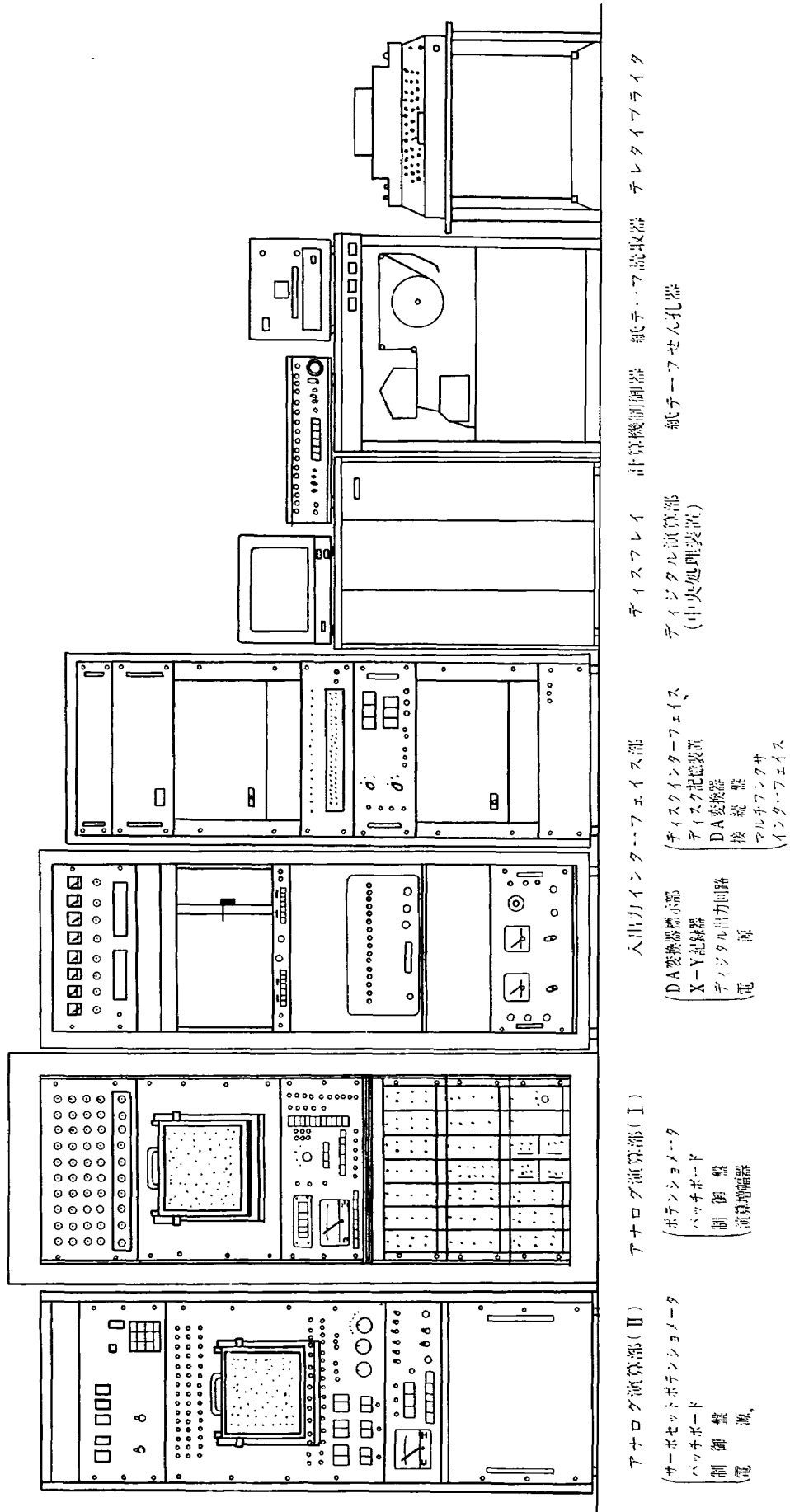


図 5 シミュレータ外觀図

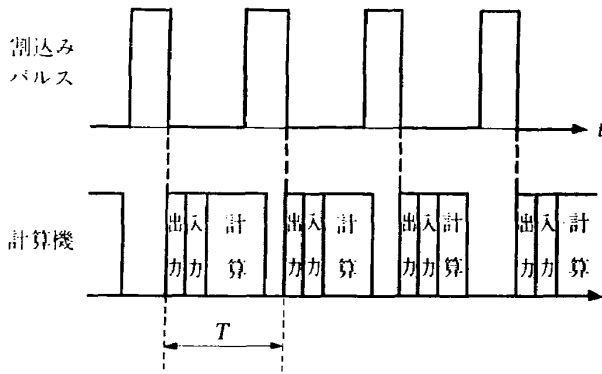


図 6 計算のタイミング

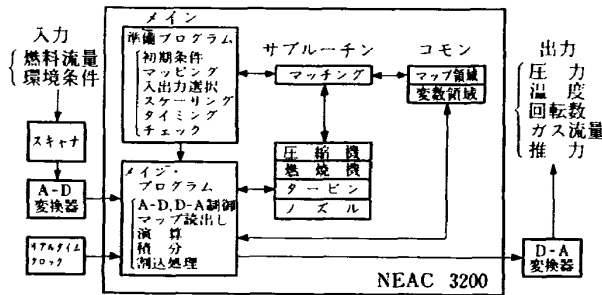


図 7 シミュレータプログラムの構成

非線型連立方程式を解く方法は多いが、そのどれもが多くの繰り返し計算を要し、計算時間を増大させる。ここでは、シミュレータ動作の前に、修正燃料流量と修正回転数の組合せについてマッチング計算をしておき、その結果であるタービン圧力比をメモリに格納しておく方法をとった。シミュレータは任意の入力値と初期値に対して、このメモリを参照し、他の状態変数を繰り返し計算なしに計算をすることができる。

計算機を実時間で動作させる場合、計算時間が数値積分のきざみ幅を決定する。高精度の数値積分を行なうために高次の計算法（ルンゲ、クッタ法、アダムス法など）を用いると、計算時間は増大し計算の安定性も低下する。また、積分範囲の途中で急激に入力

値が変化する場合に異常値を生じ、シミュレータに使用した場合、不具合なことになる。エンジン時定数は小さくても 0.4 sec 程度であるから、数十 ms~数 ms のきざみ幅に対しては、オイラーの数値積分（1次近似積分）を用いた方が安定性がよく、精度も十分である。

この方法でリフトジェットエンジン JR 100H のシミュレーションを行なった例を示す。図 8~10 は使用した JR 100H の要素特性、プログラムはフォートラン言語によるものと、アセンブラ言語によるものとの 2 種類を作成した。演算方式は前者は浮動小数点法であり、後者は状態変数を正規化して固定小数点法を採用した。両者の計算時間の比率は約 20:1 である。

シミュレーションの流れ図は図 11 のようになっているが、図 8~10 の JR 100H の要素特性のデータをもとにして、要素別にサブルーチン化した。表 1 にその入出力の変数を示す。

サブルーチンは多次元近似式よりなっており、その値は文献で 4) 発表された方法により求めた。

マッチングの計算の方法として最初にタービン圧力比 P_4/P_3 を仮定して、これから各要素の状態変数を計

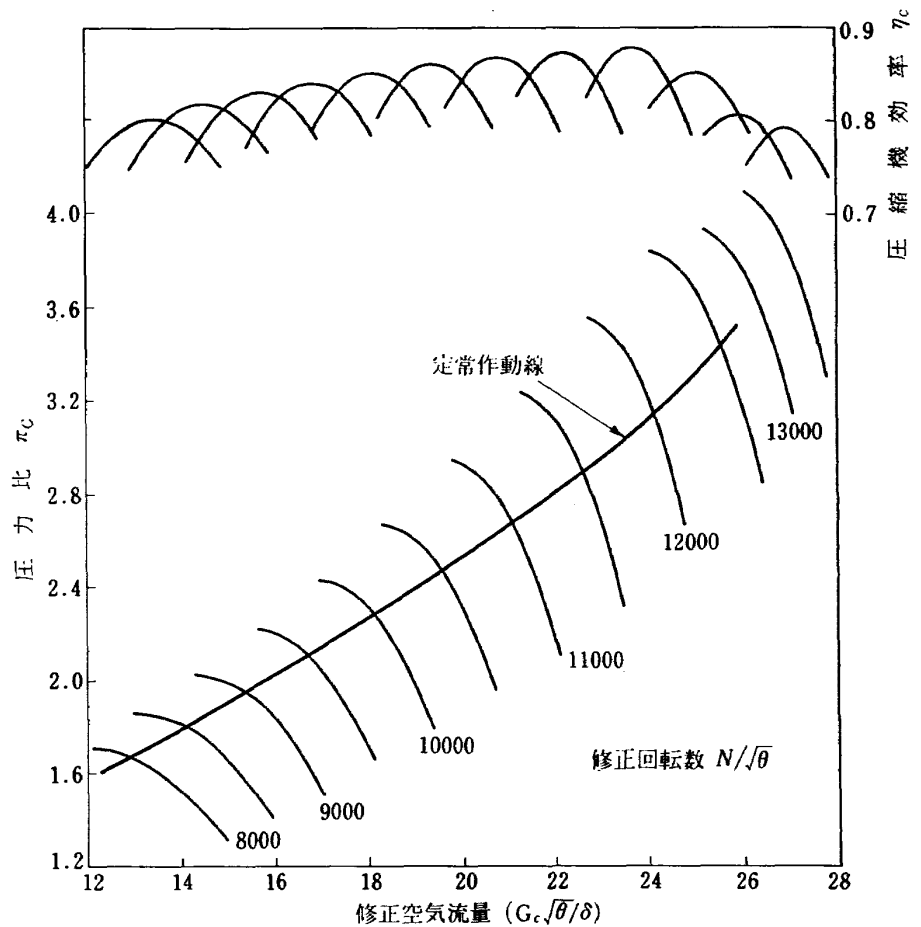


図 8 JR 100H 圧縮機特性

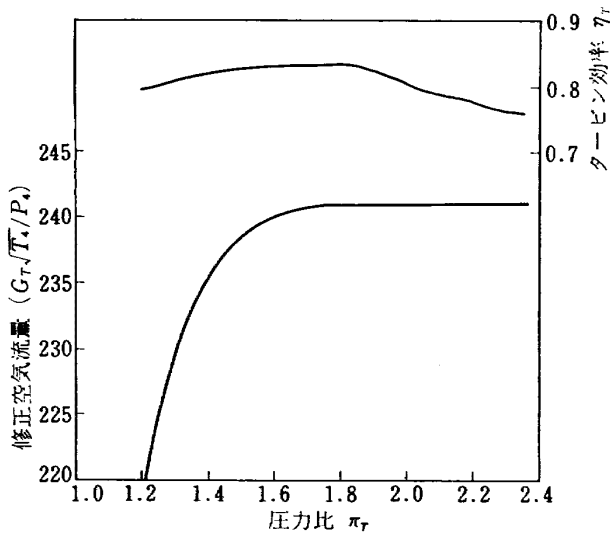


図9 JR 100 H タービン特性

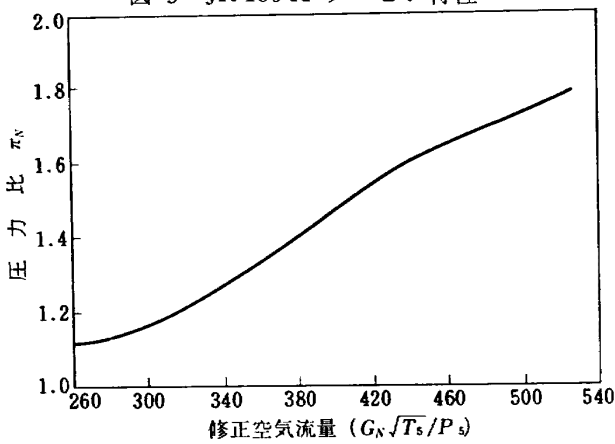


図10 JR 100 H ノズル特性

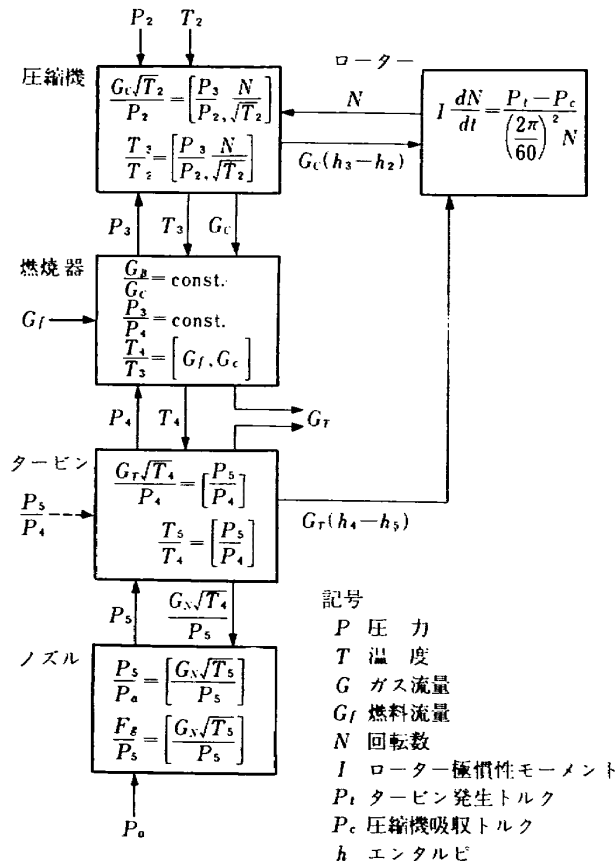


図11 シミュレーション流れ図

表1 要素別サブルーチンの入出力

サブルーチン	入力	出力
圧縮機	$N/\sqrt{\theta}, \pi_c$	$G_c \sqrt{\theta}/\delta, T_3/T_2, \eta_c$
タービン	P_4/P_3	$G_T \sqrt{T_4}/F_4, \eta_T, T_4/T_3, G_N \sqrt{T_5}/P_3$
ノズル	$G_N \sqrt{T_0} P_3$	P_a/P_3
推力	P_a/P_3	F

θ ; 標準温度と圧縮器入口温度の比
 δ ; 準標圧力と局部圧力の比
 η_c ; 圧縮機効率
 η_T ; タービン効率
 G_c, G_T, G_N 各部のガス流量
 F ; 推力
 P_a ; 大気圧

算し、タービンガス流量を求める。このガス流量は P_4/P_3 から直接得られたガス流量と一致しないので、この差を小さくするよう P_4/P_3 を修正する。これをくり返しマッチングする値を求める。

このようにして計算した状態変数はどのプログラムからも参照できるコモン領域に格納し、入出力の選択、スケーリングが自由に行なえるようにした。

図12は得られたシミュレータの静特性で、実験値

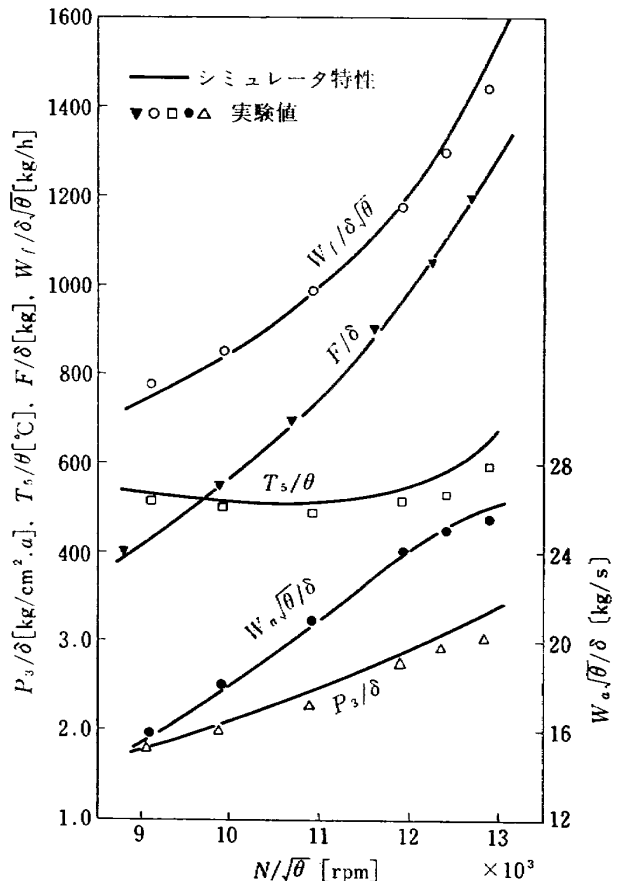
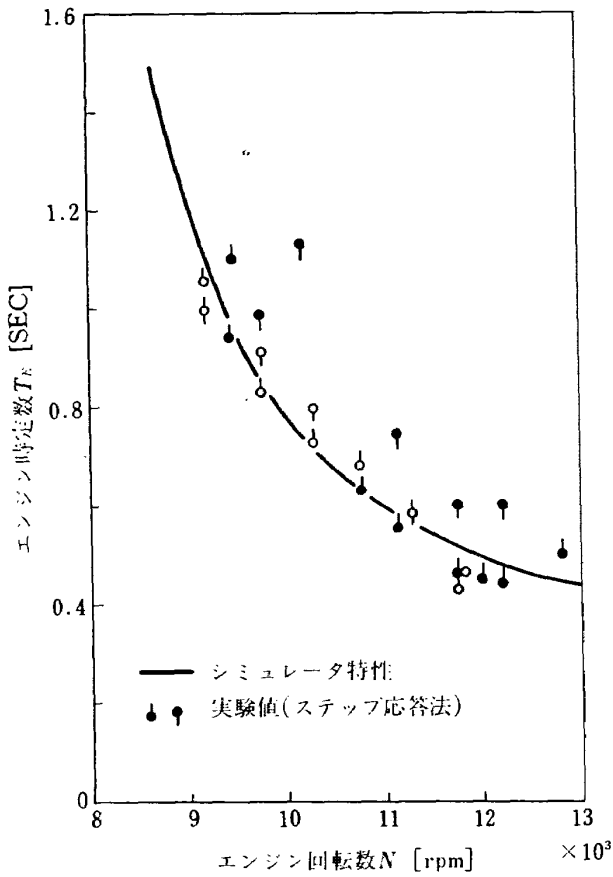


図12 JR 100 H の静特性



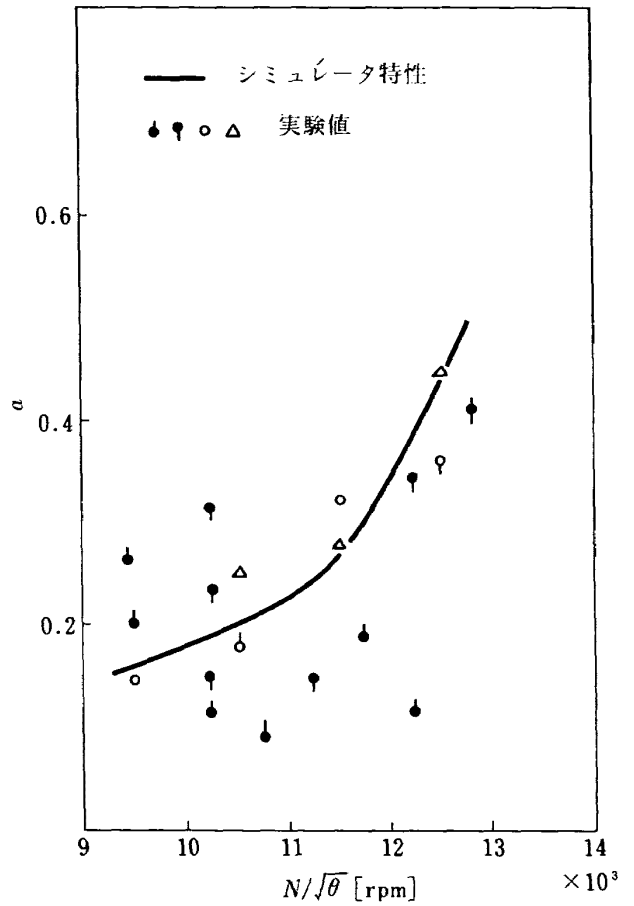
$$\frac{N}{W_f} = \frac{1}{1 + T_E S}$$

図 13 エンジンの伝達関数

と比較したものである。図 13, 14 はシミュレータより求めたエンジンの伝達関数で、先に発表した動特性の測定データと比較したものである。図 15 は電子式燃料制御器と組合せて、環境温度をパラメータとし、ステップ状の燃料流量を与えた場合の圧縮機特性線図上の軌跡である。また図 16 は、デジタル制御方式の燃料制御器と結合した場合のデータで⁵⁾、実線はシミュレータによるもの、点線は実際のエンジンを用いたデータで、試験条件は若干異なっているが、傾向として良く一致していることがわかる。図 17 はステップ状に燃料流量の変化を与えた場合のエンジン各部の状態変化を示す。図 18 はプログラムをフォートランで書き、サンプル時間を 70 ms にとつた場合のデータで、サンプルの影響が認められる。

5. シミュレータの構造および特性

シミュレータはデジタル演算部、アナログ演算部、入出力インターフェイス部、表示部、にわけられるが、その全体の系統図を図 19 に示す。シミュレータのすべてのすべての制御はデジタル演算部の中央



$$\frac{F}{W_f} = \frac{1 + a T_E S}{1 + T_E S}$$

図 14 エンジンの仮伝達関数

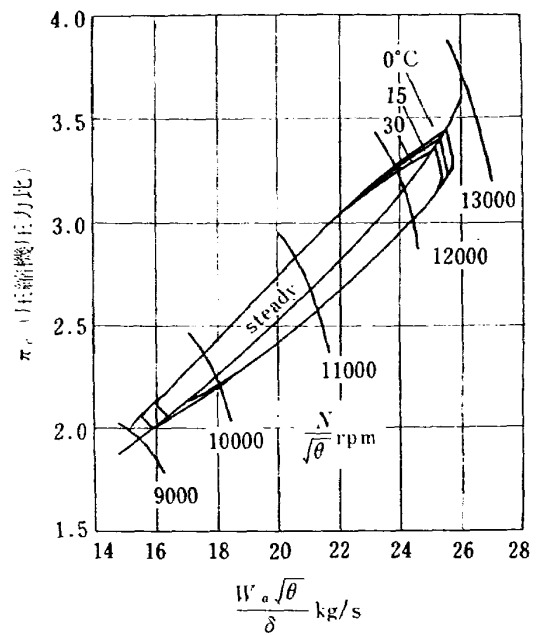


図 15 シミュレーション実験データ

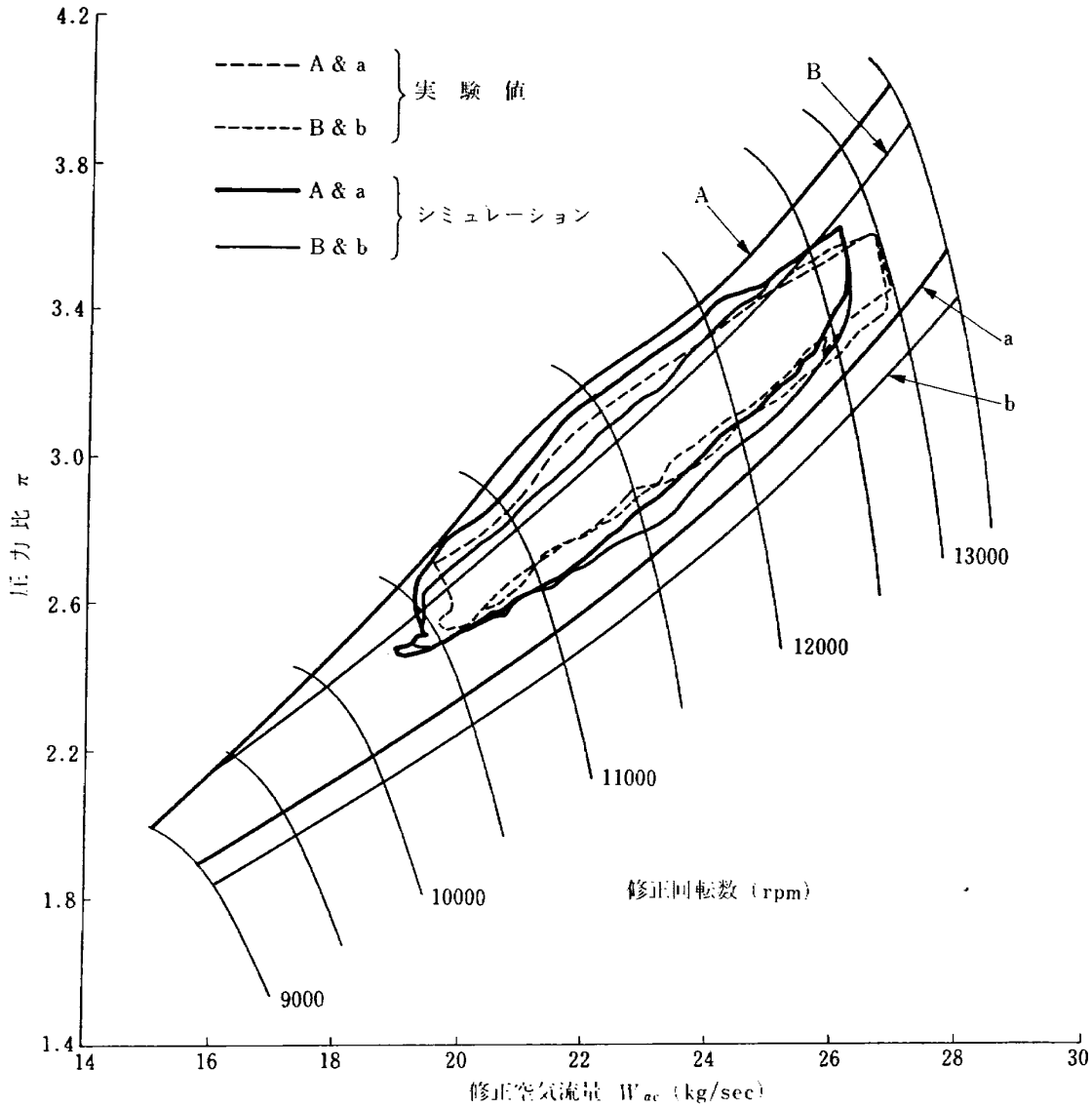


図 16 シミュレーションと実験との比較

処理装置より行ない得るようになっており、クロックにより定時間間隔の処理も可能である。演算結果はペン書き記録器、X-Y 記録器、蓄積型ディスプレイにより記録する。またディスク記録装置は、オペレーティングシステム、サブルーチンのストア、データの一時記憶に使用する。以下各々について述べる。

5.1 デジタル演算部

デジタル演算部は次のものよりなる。

- (1) 中央処理装置
- (2) テレタイプライタ
- (3) 紙テープせん孔器
- (4) 紙テープ読取器
- (5) ディスク記憶装置

5.1.1 中央処理装置

中央処理装置は 16 ビットの並列演算形式の制御用

計算機で、実時間のシミュレーションのため、基本命令の他、高速演算回路を付加し、乗除算の高速化をはかった。また入出力機器のための標準割込回路の他に、これに優先する優先割込回路 4 回路を設け、その 1 回路をクロックに使用した。表 2 に中央処理装置の規格を示す。図 20 は内部レジスタ、入出力回路の関係を示すもので、A レジスタは基本演算と外部への出力母線、B レジスタは倍長演算、Y レジスタはメモリアドレスの指定、D レジスタは配分および外部よりの入力母線、M レジスタはメモリの入出力、X レジスタは、インデックスレジスタとして使用される。優先割込は外部よりの割込信号が入ると、プログラムは指定されたサブルーチンに移り、終了後元のプログラムに復帰するもので、標準割込よりハードウェア的に高い優先度をもっており、タイプライタ等の周辺機

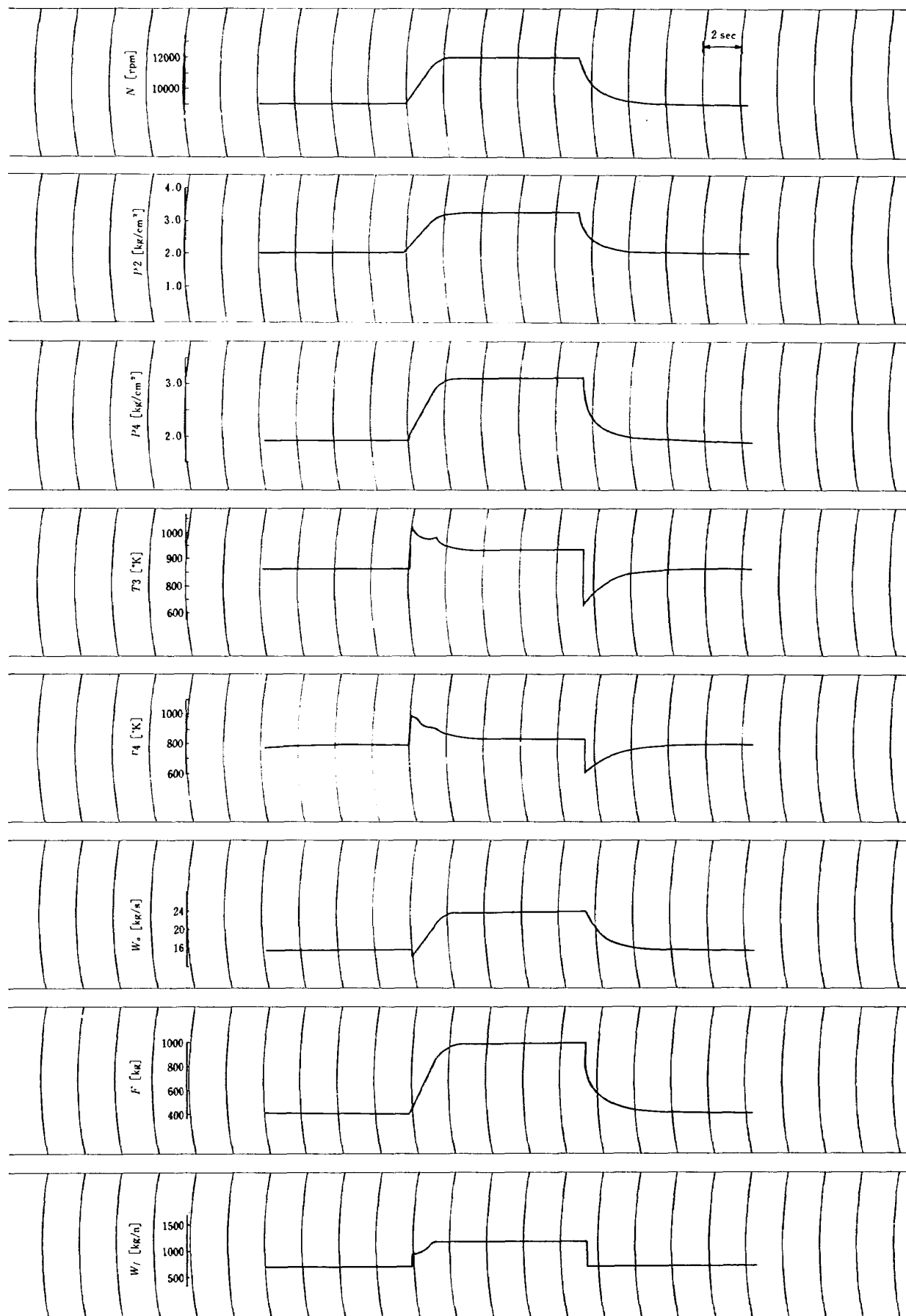


図 17 シミュレーションデータ

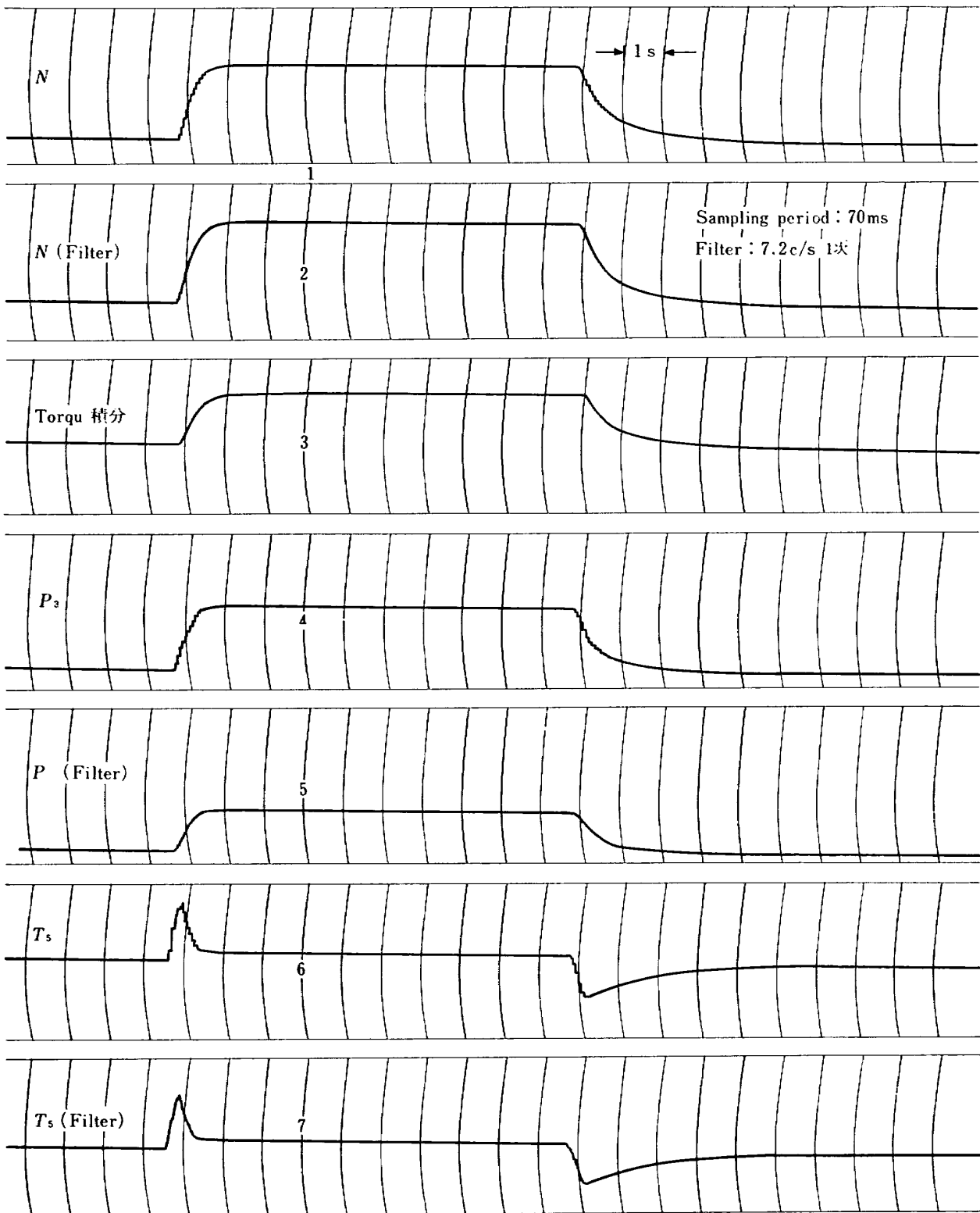


図 18 サンプル時間の影響

器が動作中でも、仕事を中断し、指定されたプログラムに移ることも可能である。標準割込、優先割込ともにプログラムのマスクセット命令により任意に割込を禁止したり許可したりできるようになっている。図 21 に割込のマスク割当を記載した。

5.1.2 テレタイプライタ

プログラムの作成、計測データ、計算結果のタイプ出力に用いるもので、規格は次のとおりである。

- | | |
|--------------|--------|
| 1) 型式 | ASR-33 |
| 2) 印字速度 | 10 字/秒 |
| 3) 紙テープ読取り速度 | 10 字/秒 |
| 4) 紙テープせん孔速度 | 10 字/秒 |

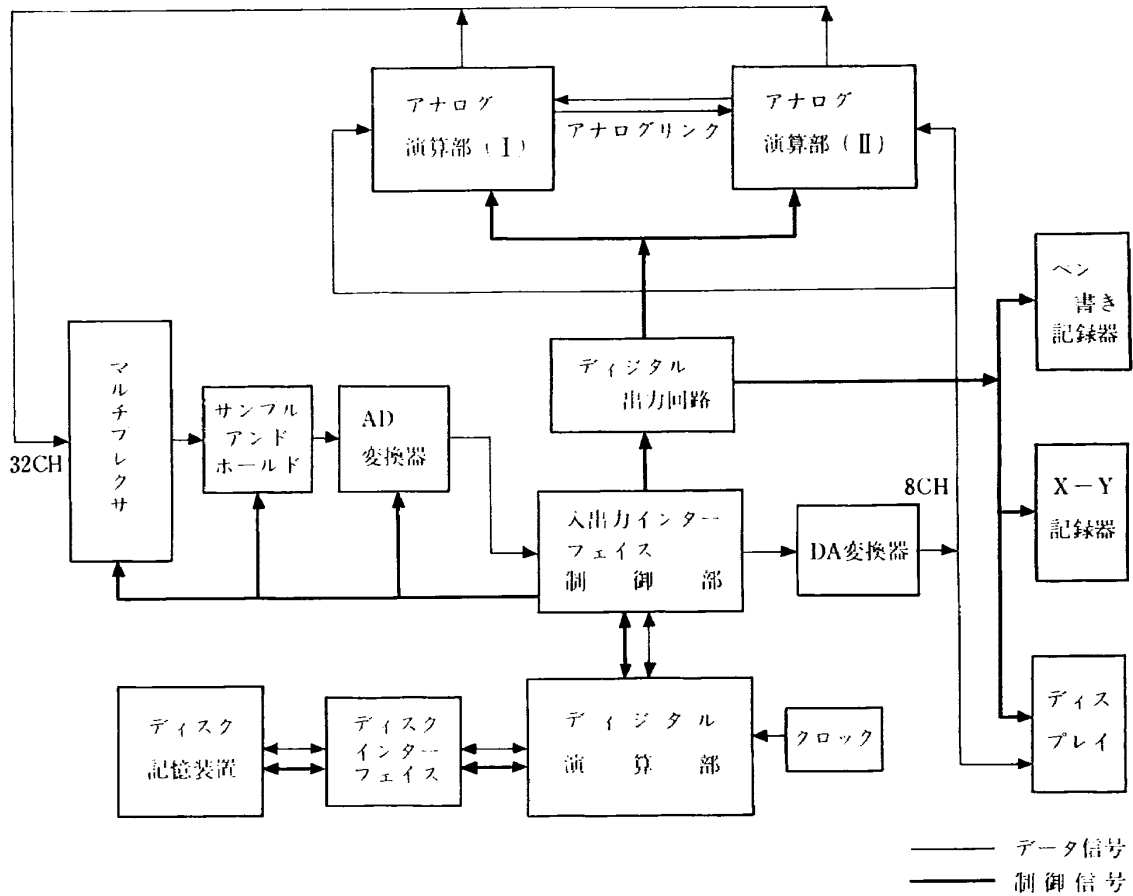


図 19 シミュレータ系統図

表 2 中央処理装置規格

名称	NEAC 3200-50	
形式	<ul style="list-style-type: none"> ○ 16ビット並列2進 ○ 2の補数演算 ○ 電流一致方式ランダムアクセスフェライトコアメモリ, 8k語 ○ 1アドレス方式, マルチレベル間接アドレッシングおよびインデックシング可能 	
速度	メモリサイクルタイム	0.96 μsec
	加算	1.92 "
	減算	1.92 "
	乗算	5.28 "**
	除算	10.56 "**
	2倍精度加算	2.88 "**
	1語入出力転送	1.92 "
	タイムマルチプレックス	
	入出力転送	DMC* で 260 kHz DMA* で 1MHz 以上
電源	<ul style="list-style-type: none"> ○ 115 V AC ± 10%, 50/60 Hz ± 1.5 Hz, 1 kW 電源フェイリア優先割込み 	
シグナルレベル	<ul style="list-style-type: none"> ○ ロジック "0" 0V DC 	

- ロジック "1" +6V DC
- 標準入出力ライン
- 10ビットアドレスバス
 - 16ビット入力バス
 - 16ビット出力バス
 - 優先割込み
 - 外部制御およびセンスライン
- 重量 113 kg
周囲温度 0~45°C (中央処理装置のみ)

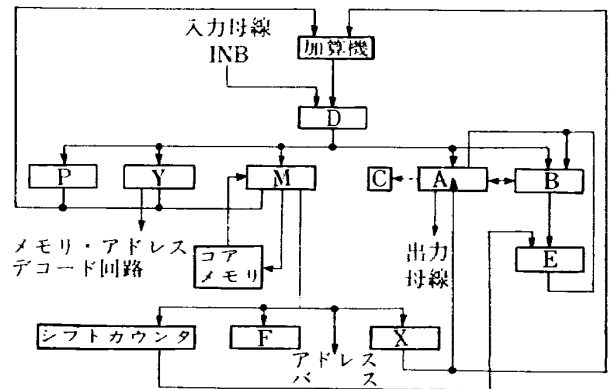


図 20 計算機の構成

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
---	---	---	---	---	---	---	---	---	----	----	----	----	----	----	----

アキュムレータ

優先割込 (SMK '120)

OTB ビット No.	装 置 名
1	手動割込 1
2	手動割込 2
3	手動割込 3
4	手動割込 4

標準割込 (SMK '20)

OTB ビット No.	装 置 名
1	外部記憶装置
2	(デジタル入力 1)
3	通信制御装置
4	割出付加装置
5	(デジタル入力 2)
6	(デジタル入力 4)
7	(デジタル入力 3)
8	(ディスク記憶装置)
9	(紙テープ読取り器)
10	(紙テープせん孔器)
11	(テレタイプライタ)
12	カード読取り器 [パンチ]
13	
14	ラインプリンタ
15	メモリパリティ
16	リアルタイムクロック

注 () 内は現在使用中の機器

図 21 周辺機器マスク割当

5.1.3 紙テープせん孔器

計測データを高速で紙テープにせん孔し取り出すもので、その規格を次に示す。

- 1) せん孔紙 8 単位紙テープ
- 2) せん孔速度 110 字/秒
- 3) 電 源 115 V, 50 Hz

5.1.4 紙テープ読取り器

プログラムの作成のためのコンパイラの格納、プログラムの読込みに使用するものでその規格を次に示す。

- 1) 方 式 光電式
- 2) 読取り速度 300 字/秒
- 3) 電 源 115 V 50 Hz

5.1.5 ディスク記憶装置

制御用小型計算機のコアメモリの容量は普通 4~8k 語で、ソースプログラムをコンパイルする場合、オブジェクトプログラムを紙テープの形で一応外部にはきだす必要がある。サブルーチンは、予めオブジェクトテープの形で作っておき、リロケータブルロードで必要なサブルーチンのみをコアにストアする等の手数がかかる。またデータのストアするエリアの余裕もとぼしい。このような欠点を除くため、補助メモリとしてディスク記憶装置を設けた。使用したディスク記憶装置は固定ヘッド形式、132k 語の容量を持ち、移動ヘッド方式に比較して、アクセスタイムが極めて短く、可動部が少ないため MTBF が高い特徴をもっている。中央処理装置とは、I/OBUS をとおして単独の

インターフェースによりリンクされる。(図 22)

規格は次の通り

- (1) 型式 DATA DISC 社 1717
- (2) 容量 132 kW (1 語 16 ビット + パリティ)
- (3) デイス回転数 1800 r.p.m
- (4) 平均アクセス時間 16.7 ms

5.2 アナログ演算部

アナログ演算部は 2 つの演算部よりなり、便宜上一方を低速型、他を高速型と称する。アナログ計算機の型式の上では、共に低速型

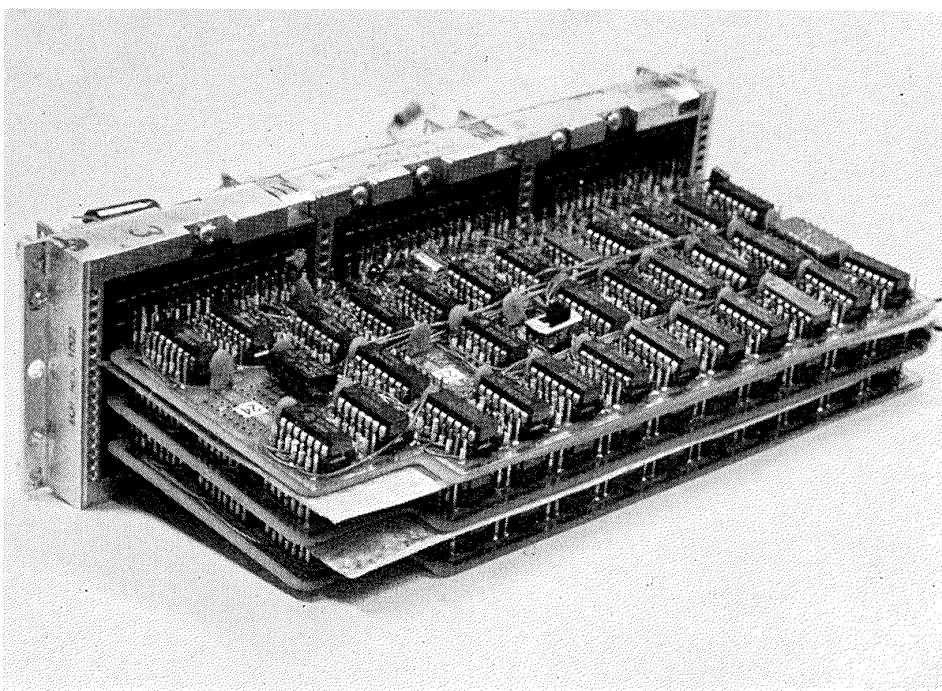


図 22 ディスク記憶装置インターフェース

表 3 アナログ演算部構成

	要素名	要素数		使用演算素子名	規格その他
		I	II		
線形要素	加算積分器	9	15	BB 1538 A (I) BB 3072, 3071(II)	反転
		6	—	CEC 19-407	非反転 (反転も可)
	加算器	18	20	BB 1516 (I) BB 3005, 3064 (II)	反転
		6	—	CEC 19-301	非反転 (反転も可)
	汎用演算増幅器	6	10	BB 3072, 3071 (I) (II)	
	緩衝増幅器	12	—	CEC 19-105-2	非反転 利得 1
	低域フィルタ	6	—	BB 5002	シャ断周波数 5 [Hz]
	ポテンショメータ	30	—		線接地形
		10	—		3 線式
—		30		サーボセットポテンショメータ	
非線形素子	乗除算器	6	—	CEC 19-302	$X_1 X_2 / X_3$
	平方根演算器	3	—	CEC 19-303	$a_0 \sqrt{10} a_1 X$
	関数発生器	6	—	BB 1662	
	比較器	8	8	CEC 19-501 (I) シグオティクス NE 518 G (II)	
	白色ノイズ発生器	1	—	BB 4006	
デジタル素子	2 入力 NAND	—	15	Honewell DI 320	
	4 入力 NAND	—	6	" DN 320	
	フリップフロップ	—	8	" FA 320	
	フリップフロップ	—	8	" FA 320	
	単安定マルチバイブレータ	—	4	" DM 335	
	半加算器	—	8	" AP 320	
	シュミットトリガ	—	4	" ST 335	
	UP DOWN カウンタ	—	3	" UD 335	
	クロック発生器	—	1	" MC 335, FA 320	1 M, 100 k, 10 k, 1 k, 100, 10, 1 [Hz] 取出可
	チャタリングシェパ	—	5	ST 335	
接続機器	ペン書記録器	8	8		チャンネル数
	X-Y 記録器	2	1		
	ブラウン管オシログラフ	4	—		

(注) I; 低速形
II; 高速形

表 4 演算増幅器の特性

機種名 項目	B B 1538A	B B 307.1	B B 3072	B B 3005	B B 1516	B B 3064
形 式	チョッパ安定形	チョッパ安定形	チョッパ安定形	差動増幅形	差動増幅形	差動増幅形
入 力 形 式	片側接地	片側接地	片側接地	差動入力	差動入力	差動入力
入力インピー ダンス	0.5 [MΩ]	0.5 [MΩ]	0.5 [MΩ]	0.5 [MΩ]	0.2 [MΩ]	0.5 [MΩ]
入力信号レベル	±10 [V]	±10 [V]	±10 [V]	±10 [V]	±10 [V]	±10 [V]
開ループゲイン	160 [dB]	150 [dB]	150 [dB]	100 [dB]	96 [dB]	86 [dB]
ゲイン安定度 (VS. Temp.)	0.1 [dB/°C]	0.1 [dB/°C]	0.1 [dB/°C]	0.1 [dB/°C]	0.1 [dB/°C]	0.1 [dB/°C]
周波数帯域 (at 0 [dB])	15 [MHz]	15 [MHz]	15 [MHz]	1.5 [MHz]	1.0 [MHz]	5.0 [MHz]
定 格 出 力	±10 [V] ±20 [mA]	±10 [V] ±20 [mA]	±10 [V] ±20 [mA]	±10 [V] ±20 [mA]	±10 [V] ±10 [mA]	±10 [V] ±10 [mA]
出力インピー ダンス	5 [kΩ]	5 [kΩ]	5 [kΩ]	5 [kΩ]	5 [kΩ]	5 [kΩ]
入 力 電 圧 オフセット	±15 [μV] (at 25 [°C])	±10 [μV] (at 25 [°C])	±20 [μV] (at 25 [°C])	±0.5 [mV] (at 25 [°C])	±0.5 [mV] (at 25 [°C])	±2 [mV]
入力電圧ドリ フト (VS. TIME)	±1 [μV/24 h]	±1 [μV/24 h]	±1 [μV/24 h]	±20 [μV/24 h]	±50 [μV/24 h]	—
入力電圧ドリ フト (VS. TEMP)	±0.5 [μV/°C]	±0.2 [μV/°C]	±0.2 [μV/°C]	±5 [μV/°C]	±10 [μV/°C]	—
入力換算ノイズ	6 [μV] rms (DC~10 [kHz])	1 [μV] rms (6 [Hz]~1 [kHz])	2 [μV] rms (6 [Hz]~1 [kHz])	4 [μV] rms (DC~10 [kHz])	10 [μV] rms (DC~10 [kHz])	6 [μV] rms
温 度 範 囲	-25~85 [°C]	-25~25 [°C]	-25~85 [°C]	-25~85 [°C]	0~60 [°C]	-25~85 [°C]
電 源	±15 [V]	±15 [V]	±15 [V]	±15 [V]	±15 [V]	±15 [V]
備 考	オーバーフロ 信号出力有り	オーバーフロ 信号出力有り	オーバーフロ 信号出力有り			

であるが、この演算部の低速型は、積分器の制御にリレーを使用し、高速型は電子式切替回路を用いているので、低速型、高速型と呼称した。アナログ演算部の細部の構成は表 3 のとおりで、使用した演算増幅器の特性を表 4 に示す。

図 23, 24 にアナログ演算部の外観を示す。以下構成要素別に述べる。

5.2.1 加算積分器

積分器のリセット、コンピュータ、ホールドのモード切替えに、低速型はリレー、高速型は FET による電子切替スイッチを用いている。その回路を図 25, 26 に示す。これらの切替は、手動にてもまた計算機により単独、同時共にできるようになっており、高速型の方は、積分器個々でモードを選べるようになっている。積分器のオーバーフローを検知するため図 27 の回

路が各積分器に付加されている。積分器の外観を図 28 に示す。

5.2.2 加算器

加算器の演算増幅器には、差動入力型の演算増幅器を片線接地して使用した。その特性を表 4 に示す。その回路、構造を図 29, 30 に示す。図 31 は、積分器 2 台と組合せてサークルテストを行なったデータ例で、経過時間と誤差の関係を図 32 に示す。

加算器のオバフロー回路は、チョッパ安定回路がないため変調信号を利用できないため、両極性の比較回路をもちいた。その回路を図 33 に示す。

5.2.3 乗除算器

パルス幅変調を用いた形式のものでその系統図を図 34 に示す。精度はフルスケールの 0.1% で、周波数特性を図 35 に、試験データを図 36 に示す。

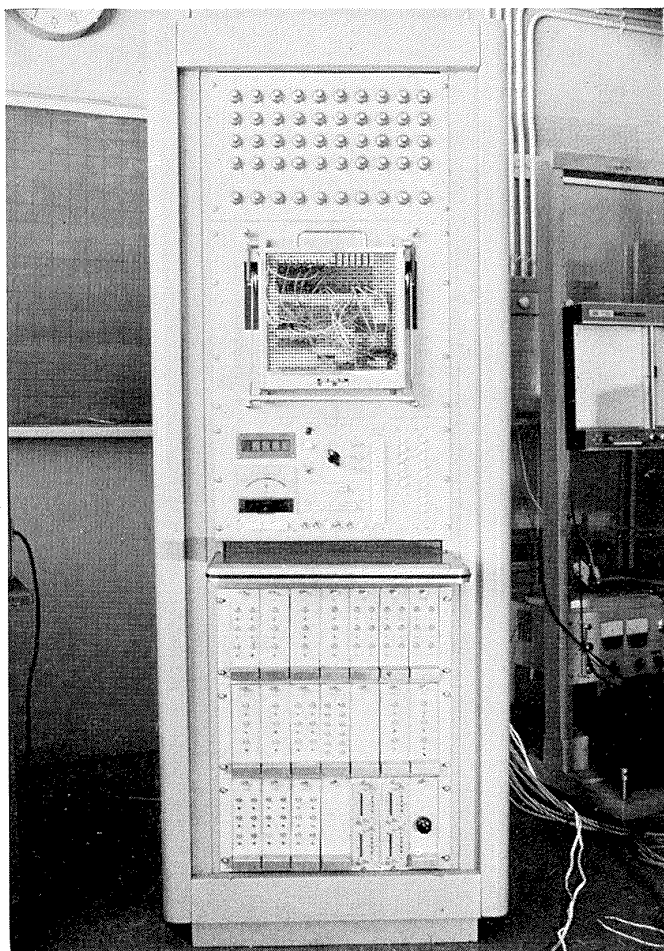


図 23 アナログ演算部 (I)

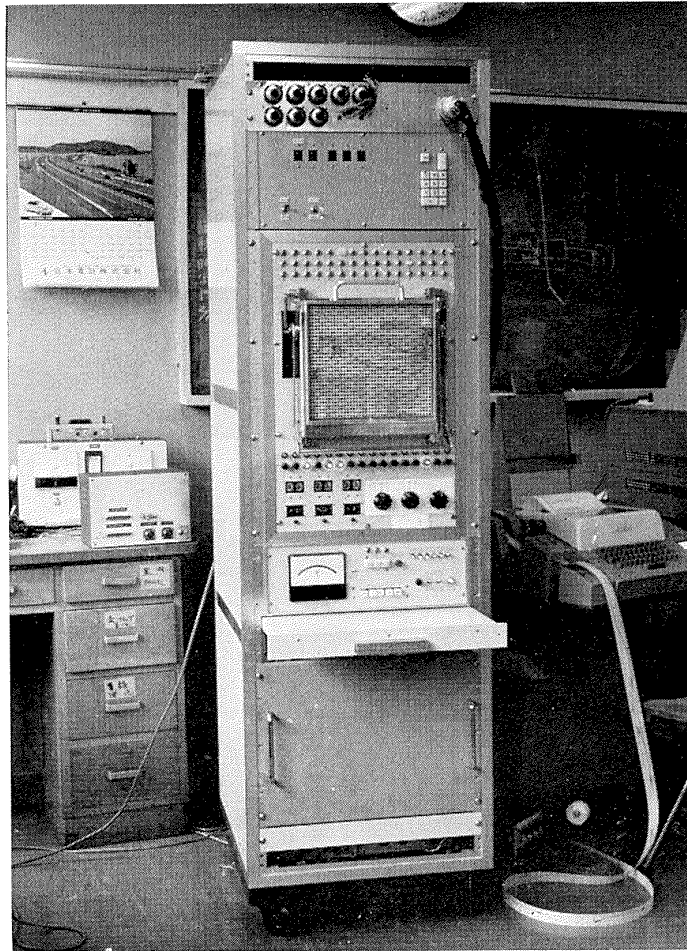


図 24 アナログ演算部 (II)

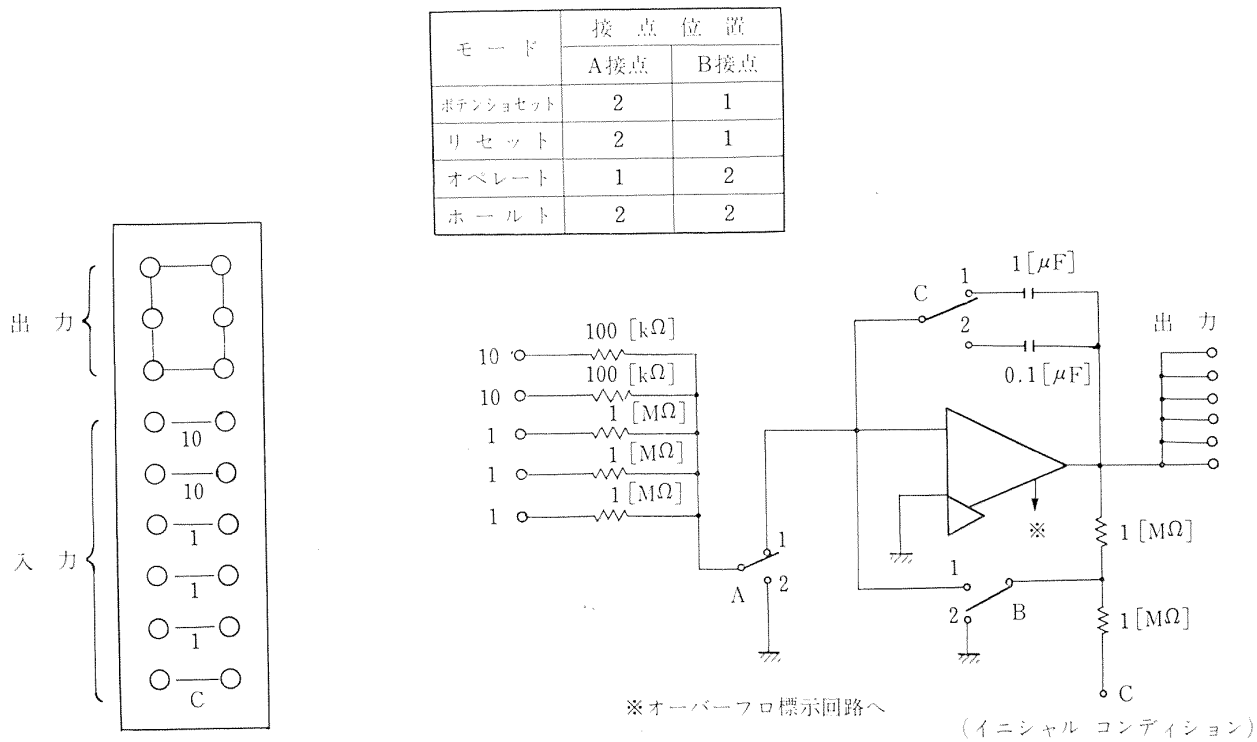


図 25 積分器回路 (低速型)

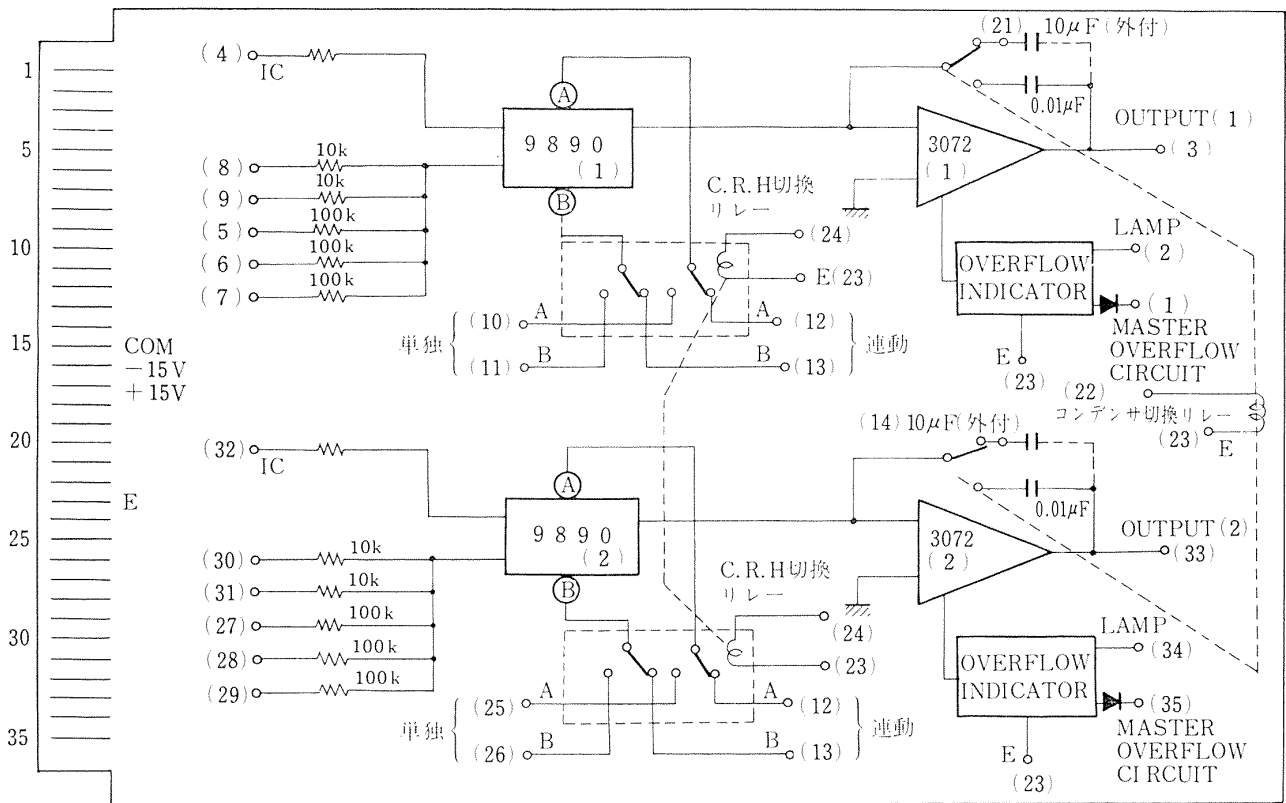


図 26 積分器回路 (高速型)

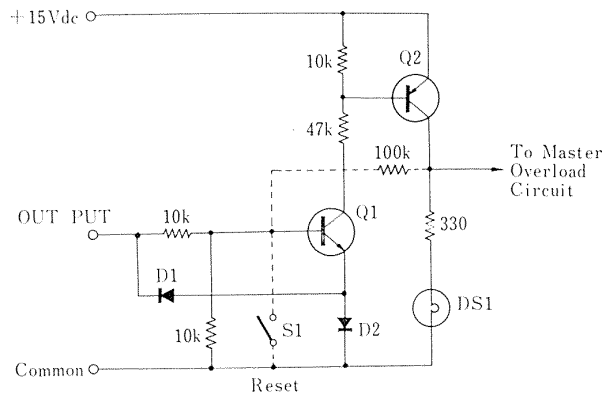


図 27 オーバフロー検出回路

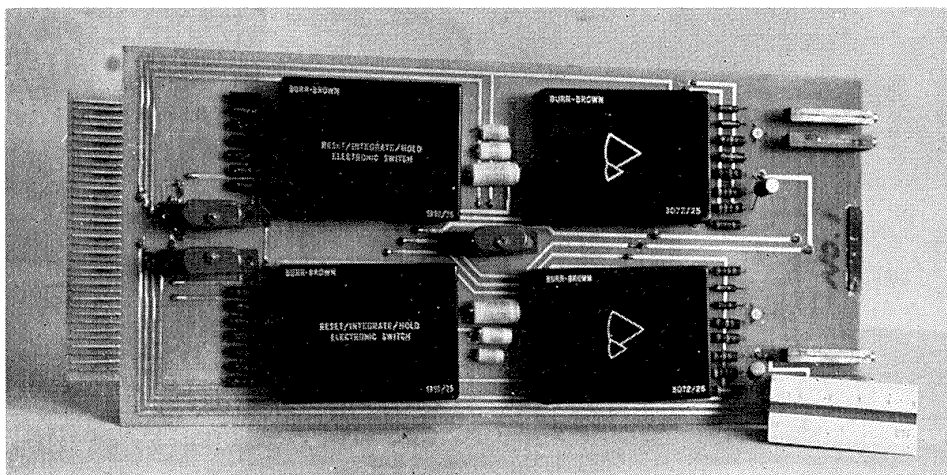


図 28 積分器 (高速型)

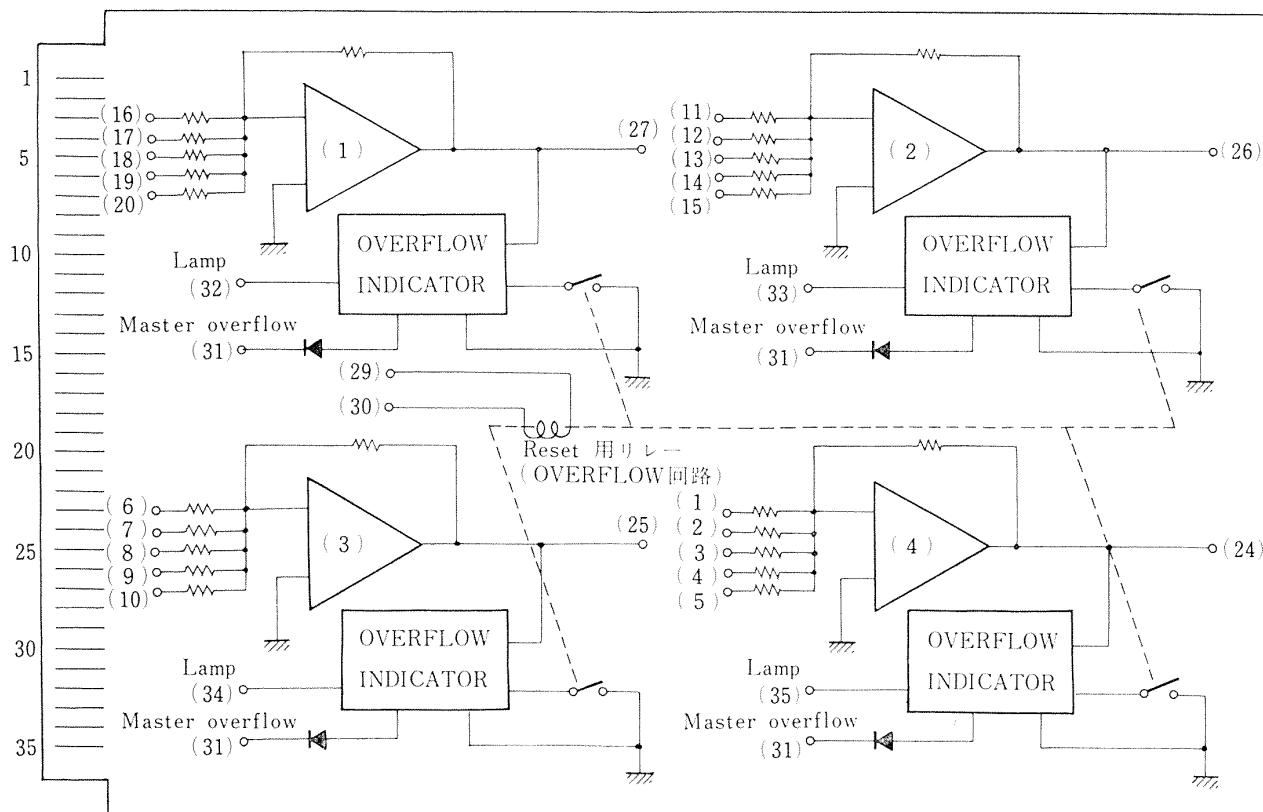


図 29 加算器回路 (高速型)

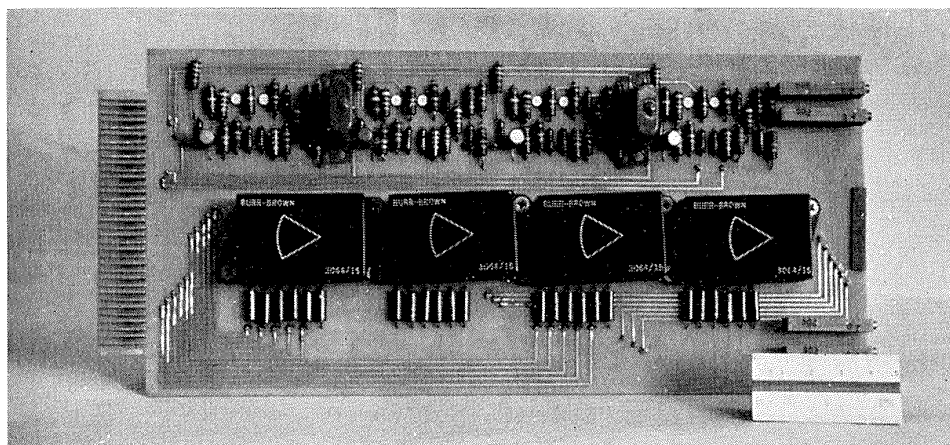


図 30 加算器 (高速型)

5.2 平方根演算器

乗除算器と同様の形式のもので、その系統図を図 37、周波数特性を図 38、試験データを図 39 に示す。

5.2.5 関数発生器

11 本の折線によるもので、その系統図を図 40 に、外観を図 41 に示す。

5.2.6 比較器

2 入力の比較を行なうもので、出力は電圧又はリレ接点のいずれでも取出せる。感度は 1mV である。

5.2.7 白色ノイズ発生器

系統図を図 42 に示す。クロック周波数を 3 段階に変え、周波数帯域の上限を変えられるようになっている。パワースペクトルの値を表 5 に示す。

5.2.8 デジタル素子

図 43 にその回路を示す。使用集積回路は DTL で、動作周波数は DC~2MHz、論理 (1) は +6V、(0) は 0V になっている。接続はパッチポート上で自由にできるようになっている。

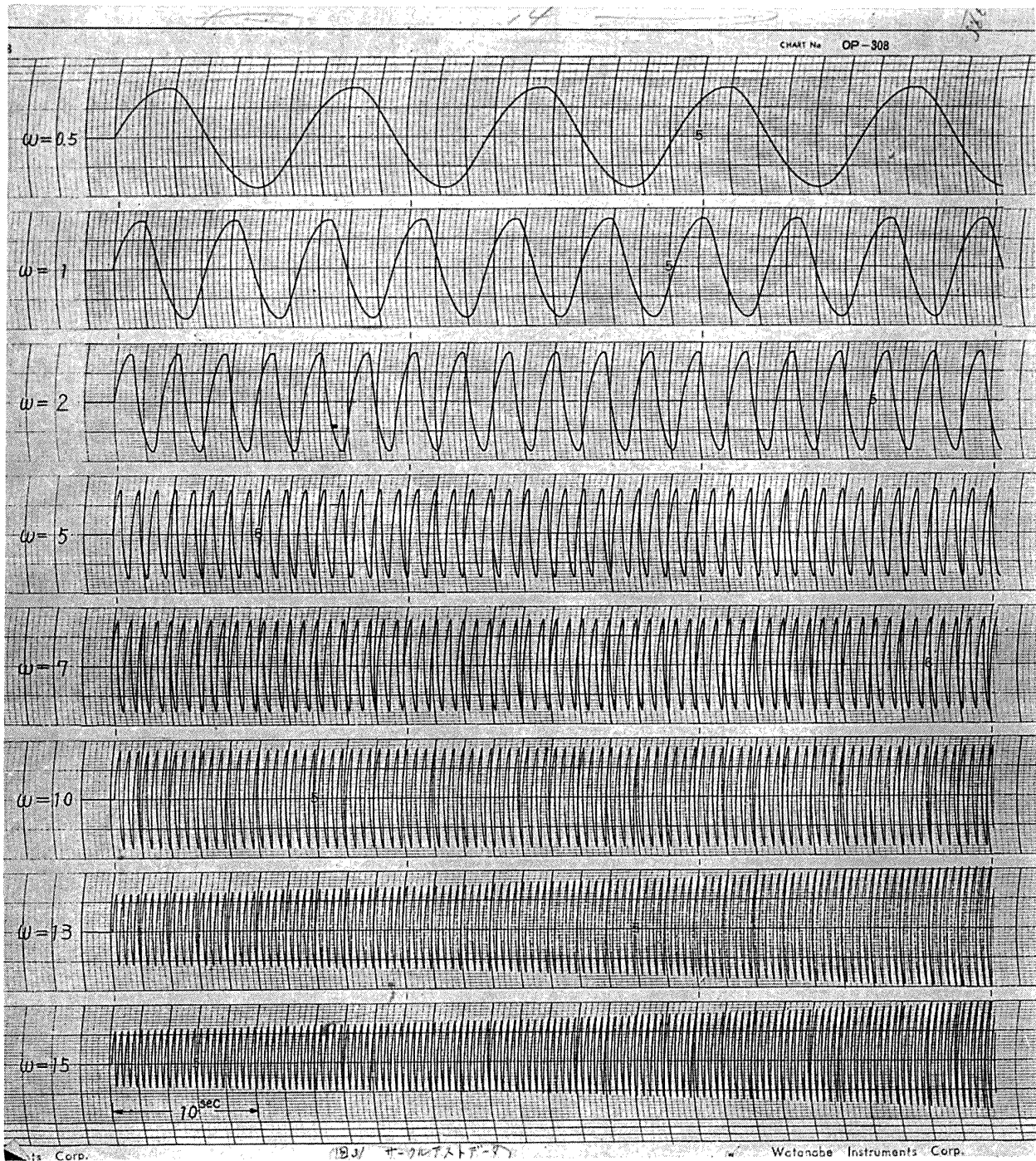


図 31 サークルテストデータ

5.2.9 パッチボード, 制御盤

低速用, 高速用の2面あり, 図 44, 45 にそのパターンを示す。

制御盤は分割して使用することを考慮し, 低速型, 高速型共に備えており, 単独, 同時, 計算機制御の3モードが選べるようになっている。高速型は, パッチボード, 演算増幅器が一体となしており, その外観を

図 46 に示す。

5.3 入出力インターフェイス部

入出力インターフェイス部は中央処理装置とアナログ演算部, ディスプレ等間のアナログ信号デジタル信号の変換, またその逆の変換, アナログ演算部, 記録器の制御信号の発生などを行う, 次のものよりなる。

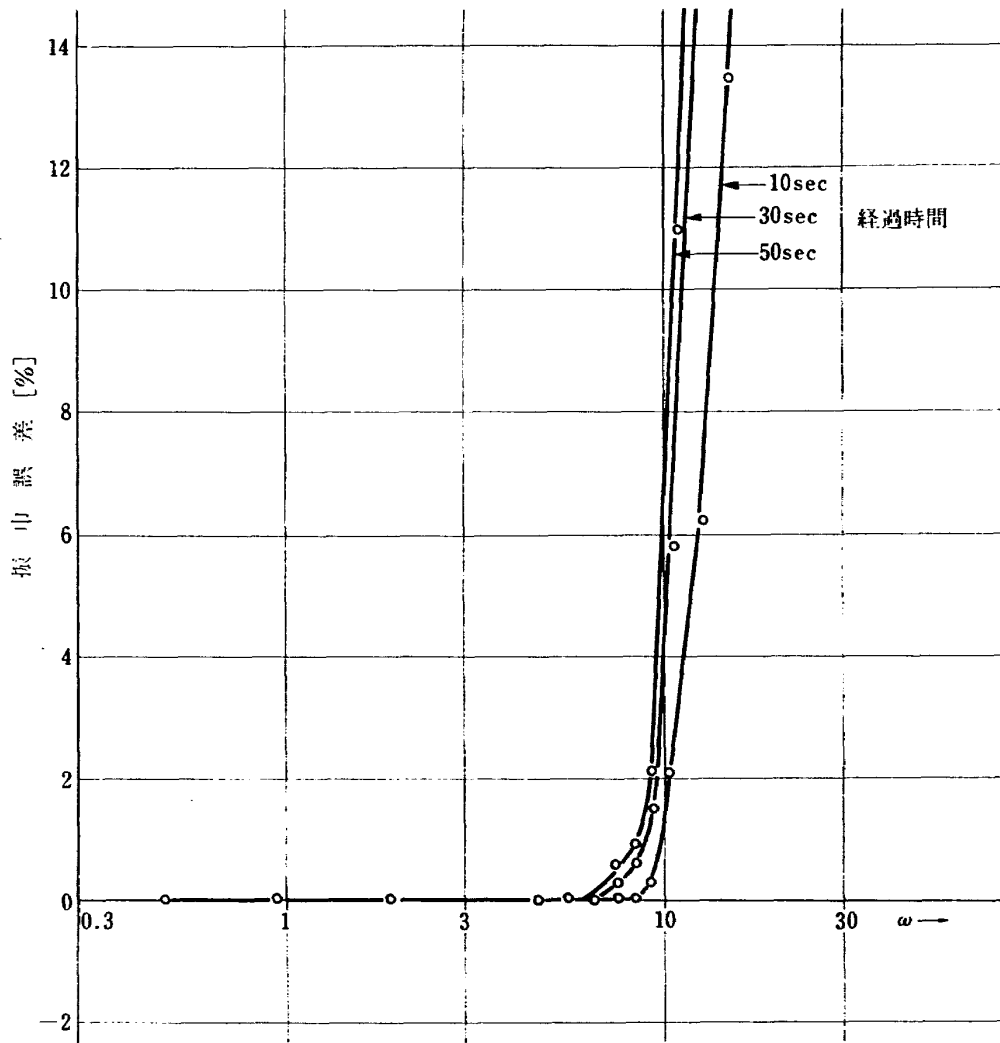


図 32 サークルテスト誤差

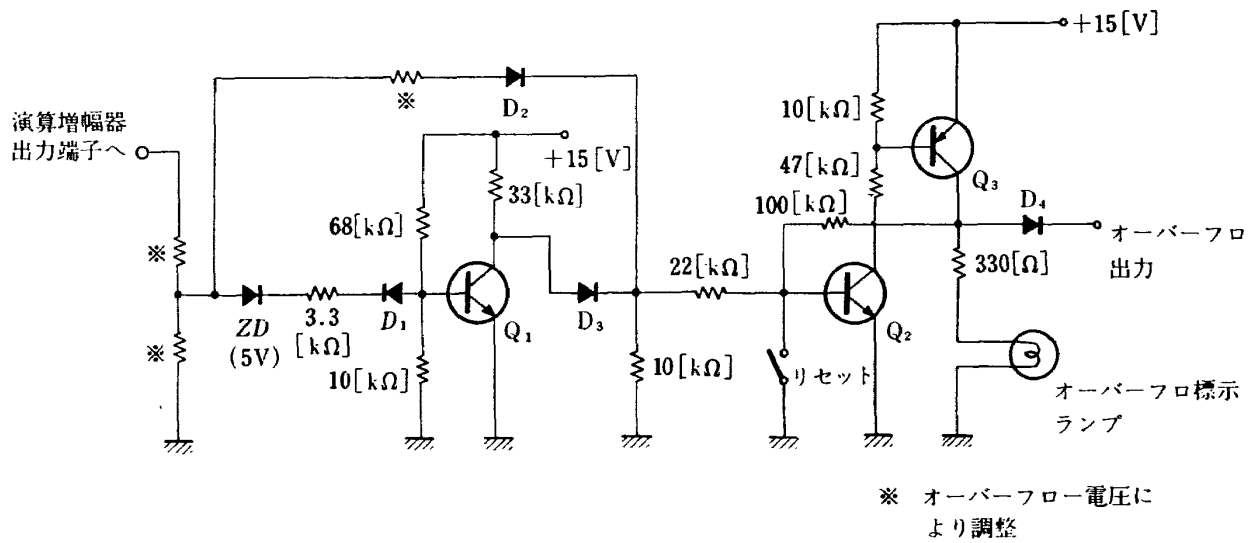


図 33 オーバーフロ電圧標示回路

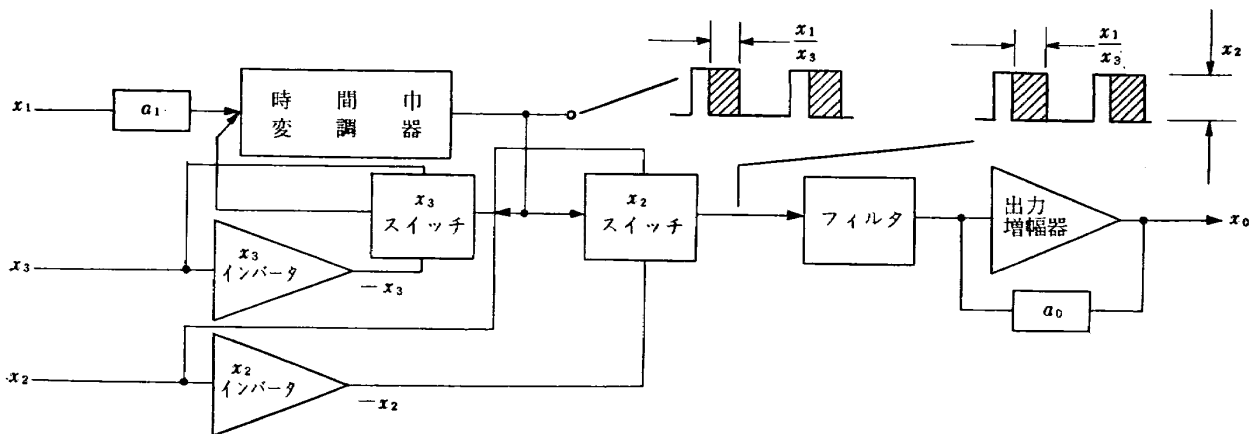


図 34 乗除算器系統図

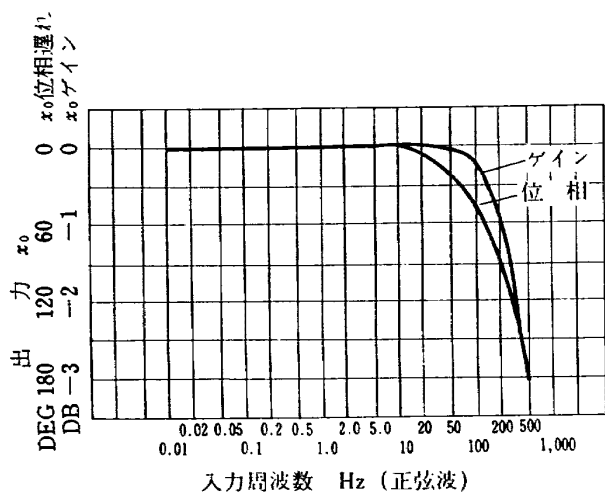


図 35 乗除算器周波数特性

乗算器 $X_0 = \frac{X_1 X_2}{X_3}$ (X_3 を 10[V] に設定)

$X_2 \backslash X_1$	0.100	1.000	2.000	3.000	5.000	10.000
0.100	0.006	0.015	0.025	0.035	0.053	0.103
1.000	0.012	0.102	0.201	0.301	0.501	1.001
2.000	0.019	0.199	0.399	0.599	0.999	1.998
3.000	0.027	0.297	0.597	0.897	1.497	2.998
5.000	0.450	0.495	0.995	1.496	2.496	4.998
10.000	0.096	0.997	1.997	2.998	4.999	10.004

除算器 $X_0 = \frac{X_1 X_2}{X_3}$ (X_2 を 10 [V] に設定)

$X_3 \backslash X_1$	0.100	1.000	2.000	3.000	5.000	10.000
0.100	10.110					
1.000	0.964	10.033				
2.000	0.488	5.004	10.023			
3.000	0.327	3.333	6.673	10.016		
5.000	0.194	1.996	3.997	6.000	10.007	
10.000	0.095	0.996	1.995	2.996	4.998	10.004

図 36 乗除算器データ

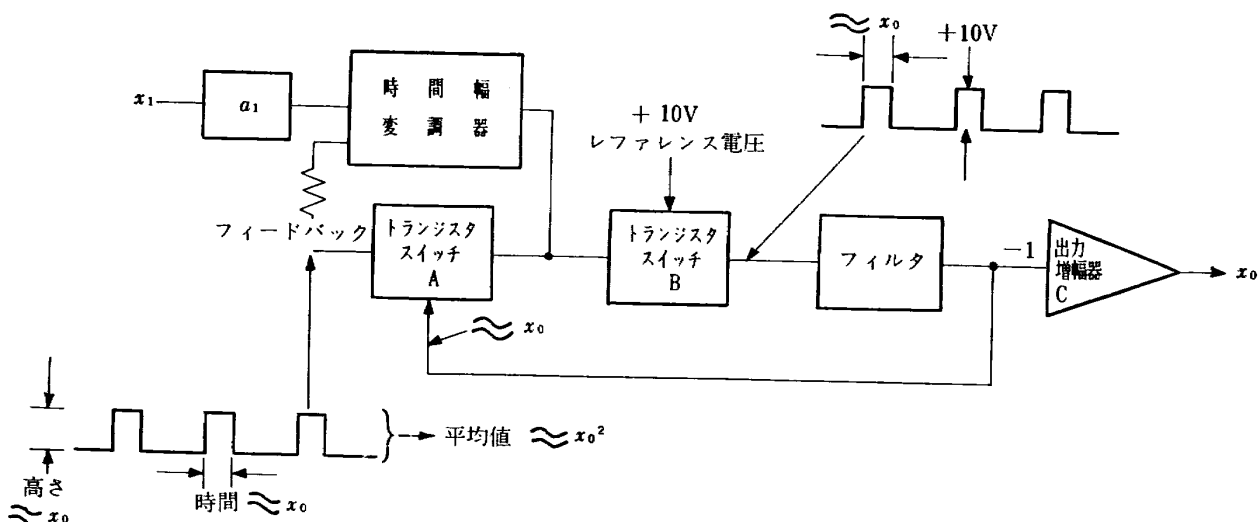


図 37 平方根演算器系統図

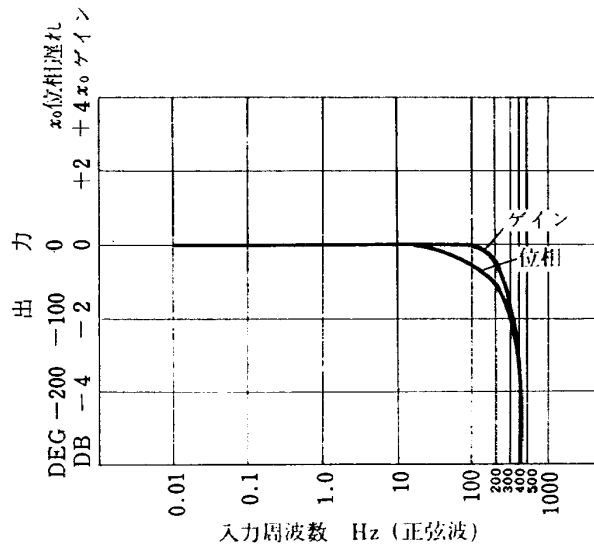


図 38 平方根演算器周波数特性

XI 入力	0.100	1.000	2.000	3.000	5.000	10.000	ノイズ出力 (MAX.)
E_0 無負荷	1.008	3.172	4.477	5.479	7.070	10.000	8 [mV] P-P
E_0 荷 負	1.007	3.171	4.476	5.482	7.069	9.998	8 [mV] P-P

a_0, a_1 は外付抵抗により可変

図 39 平方根演算器データ

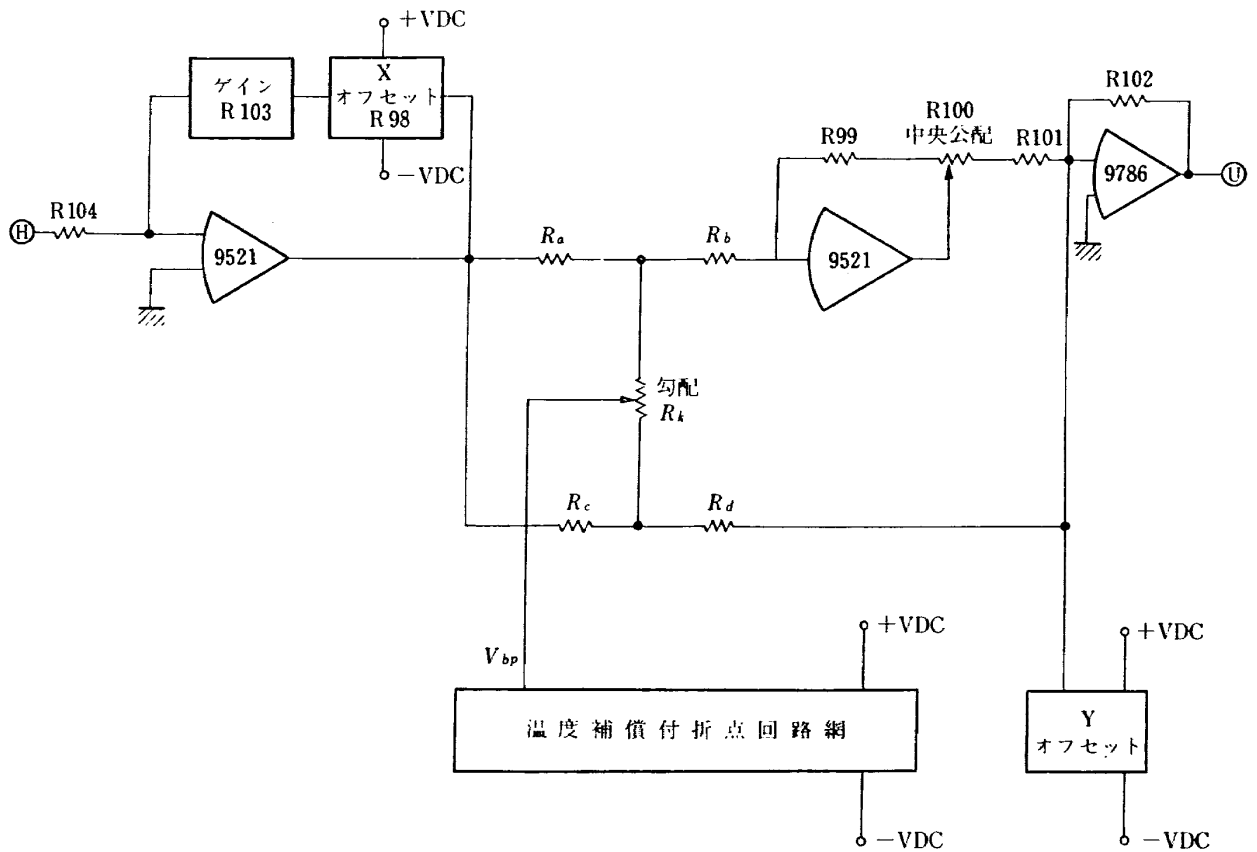


図 40 関数発生器系統図

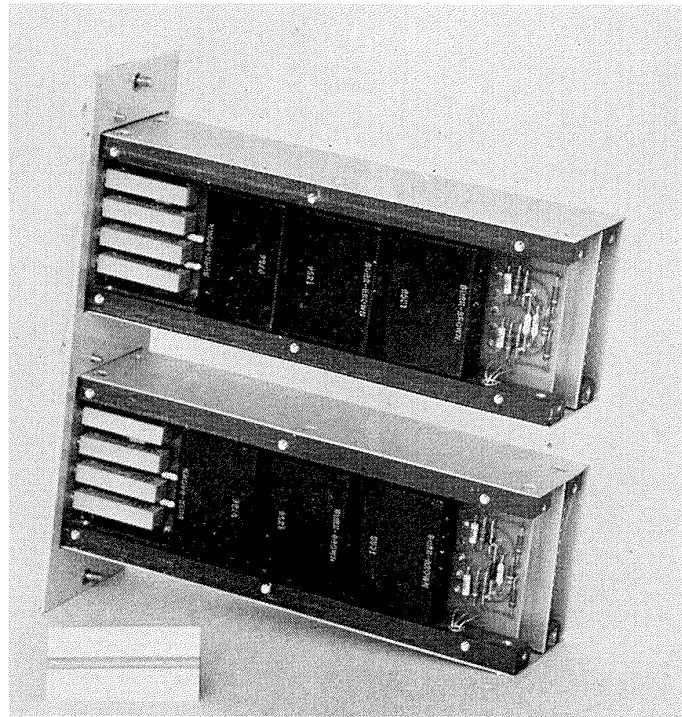


図 41 関数発生器

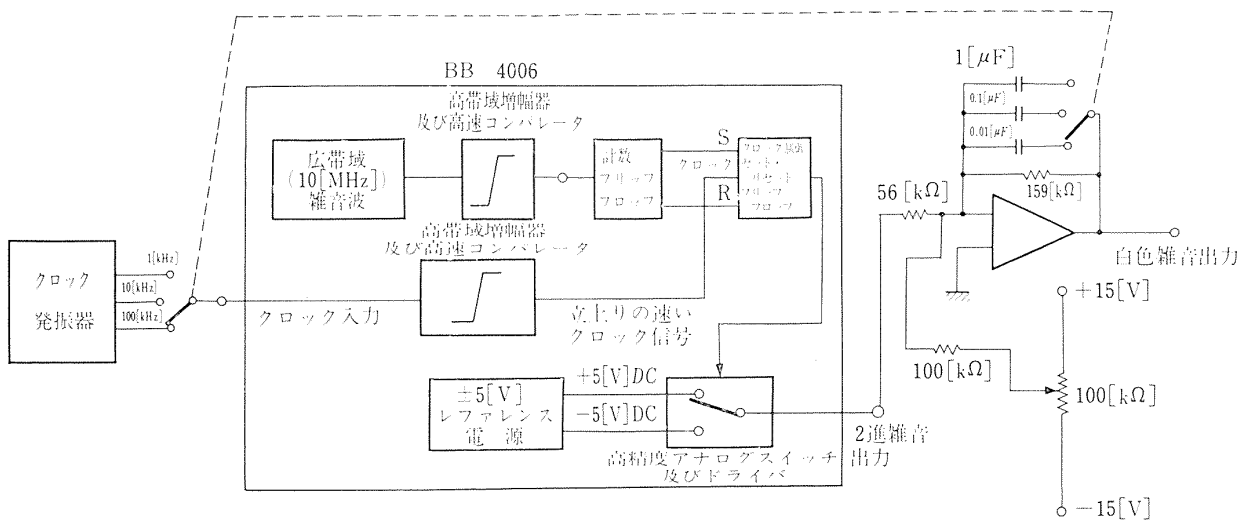


図 42 白色ノイズ発生器系統図

表 5 パワースペクトル

クロック周波数=1/f Hz	フラットな範囲の パワースペクトラム V ² /Hz	-0.1 dB 周波数 Hz	-1 dB 周波数 Hz
1 kHz	2.5 × 10 ⁻²	80 Hz	250 Hz
10 kHz	2.5 × 10 ⁻³	800 Hz	2.5 kHz
100 kHz	2.5 × 10 ⁻⁴	8 kHz	25 kHz
1 MHz	2.5 × 10 ⁻⁵	80 kHz	250 kHz

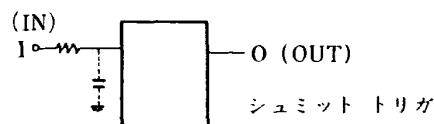
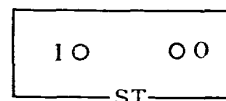
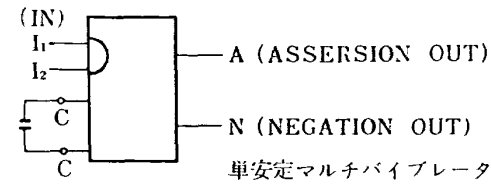
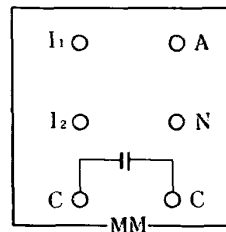
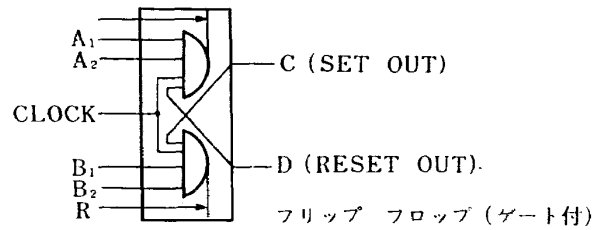
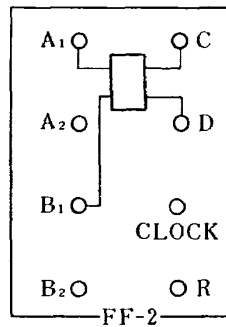
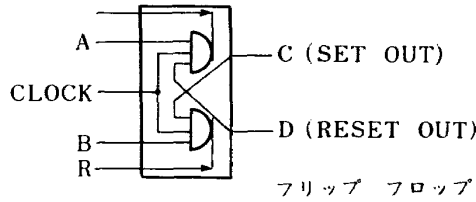
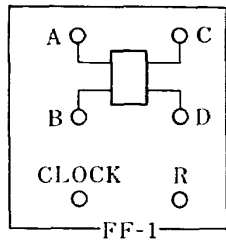
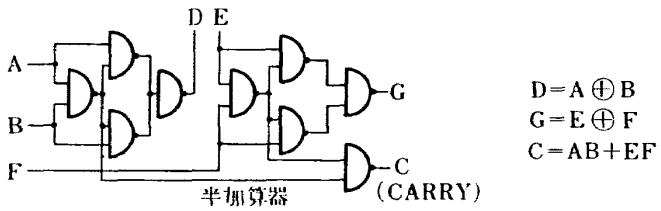
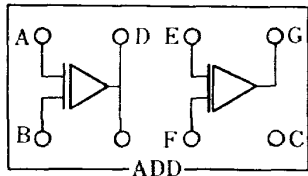
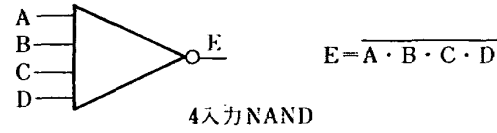
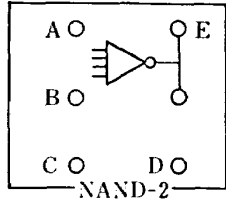
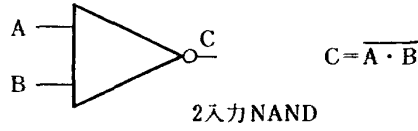
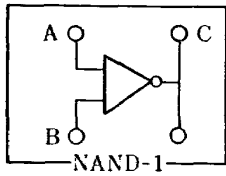


図 43 (a)

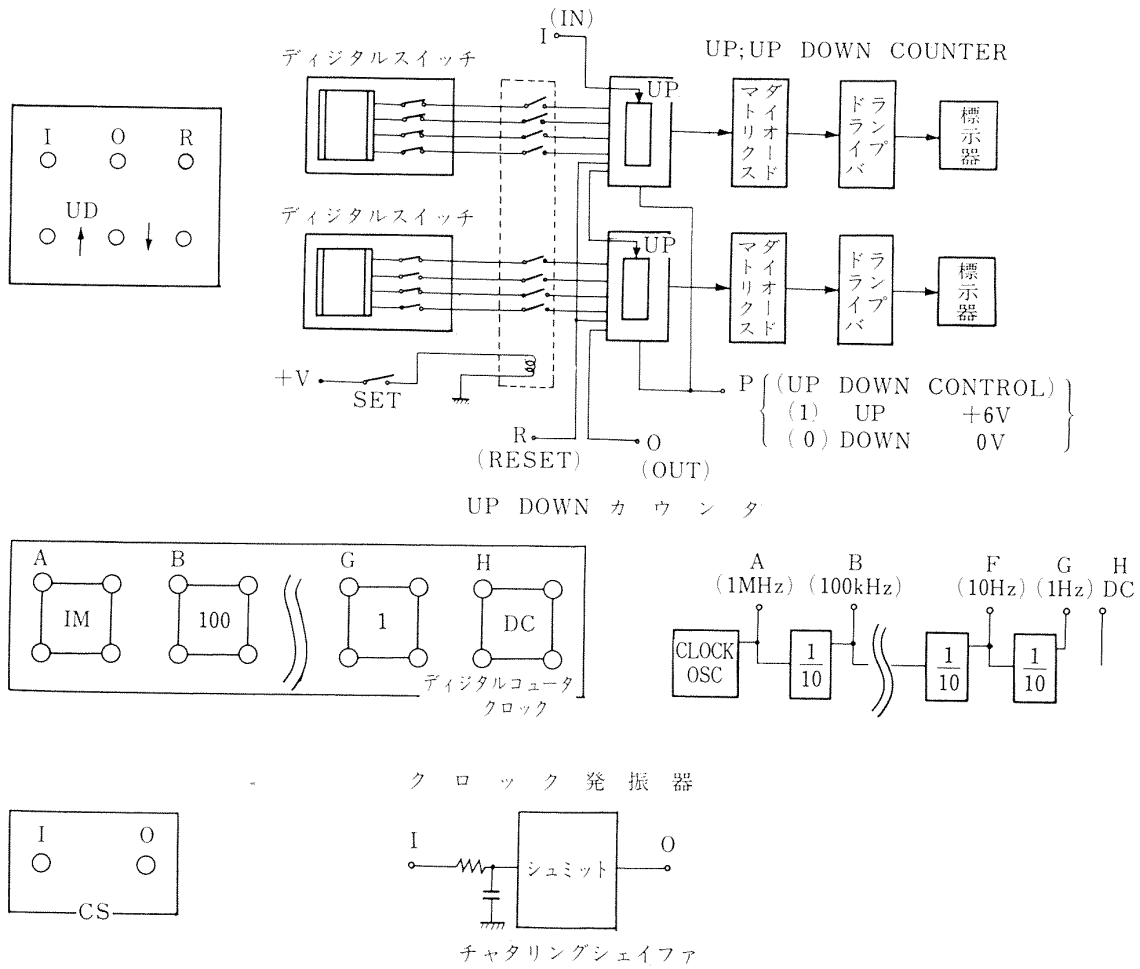


図 43 (b) デジタル素子回路

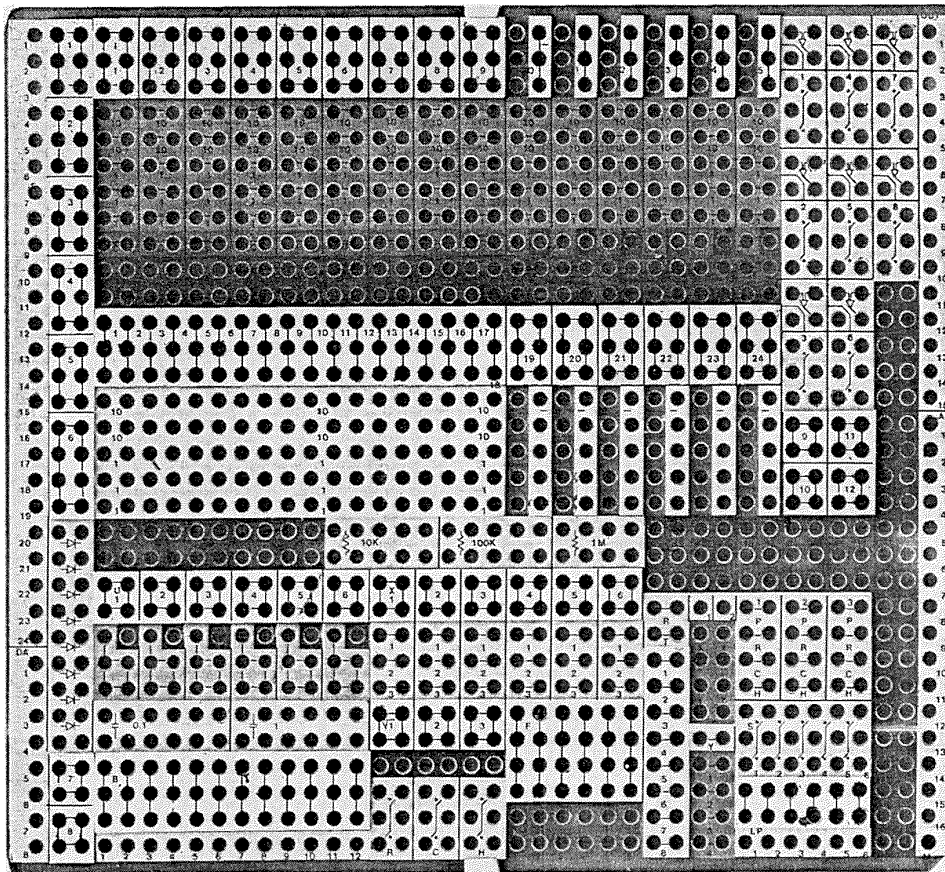


図 44 パッチボード (低速型)

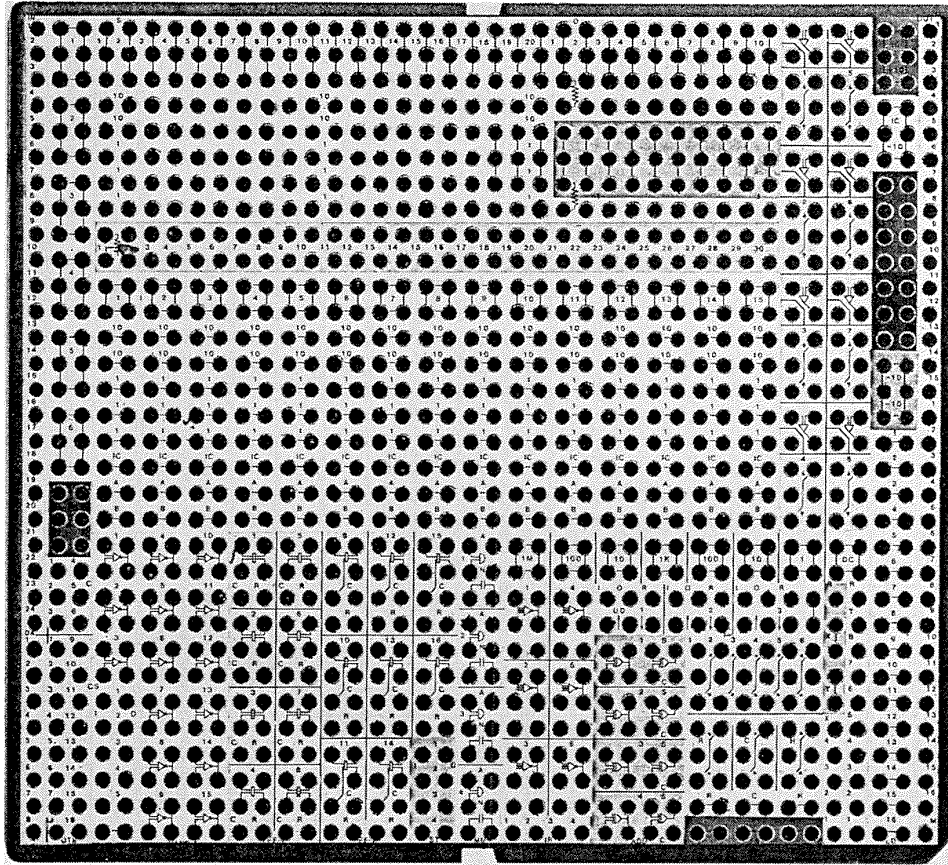


図 45 パッチボード (高速型)

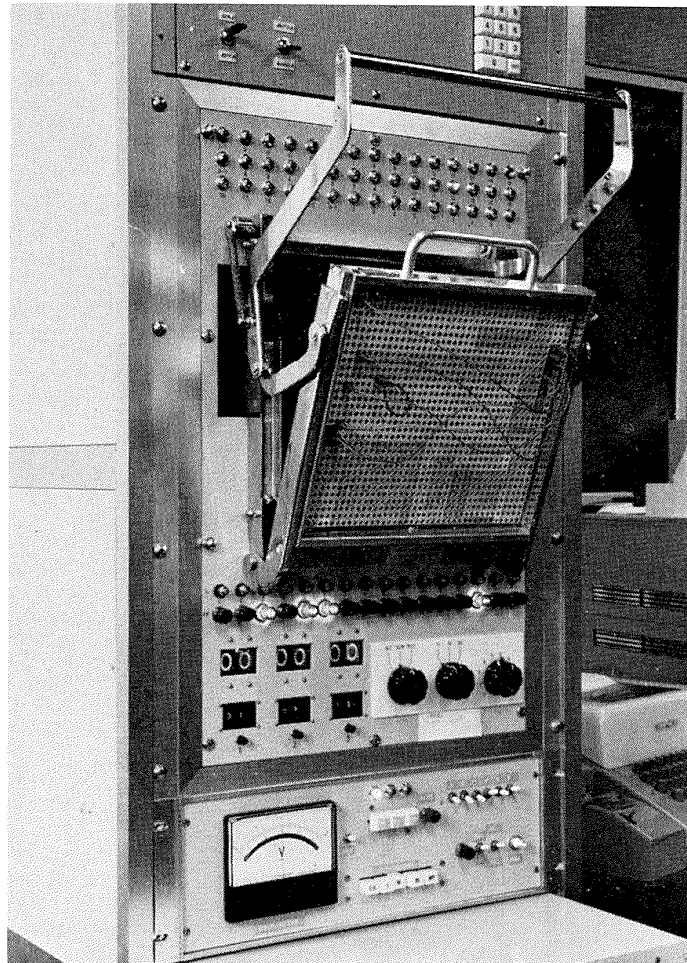


図 46 制御盤 (高速型)

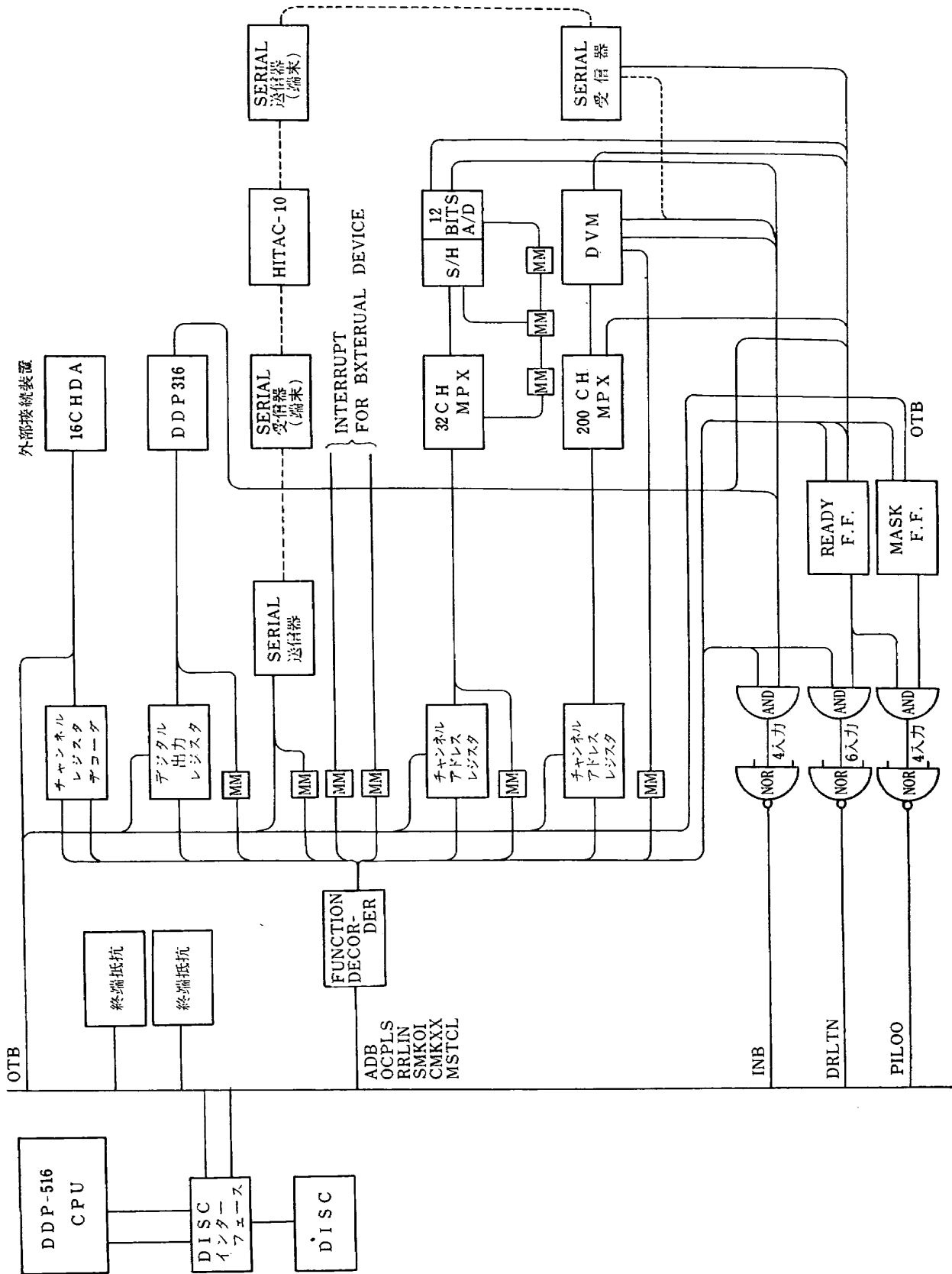


図 47 入出カインターフェイス系統図

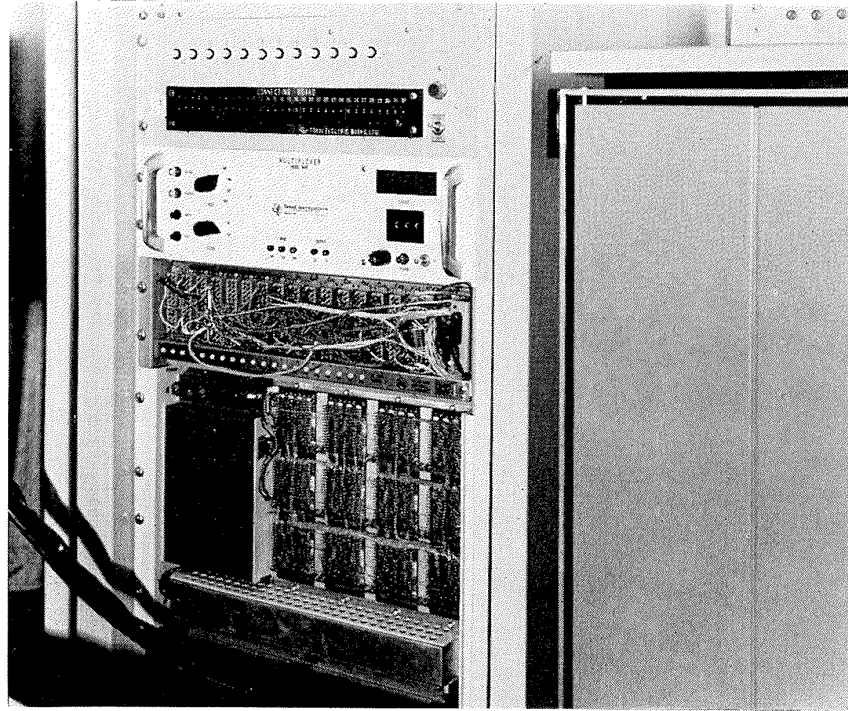


図 48 入出力インタフェース外観

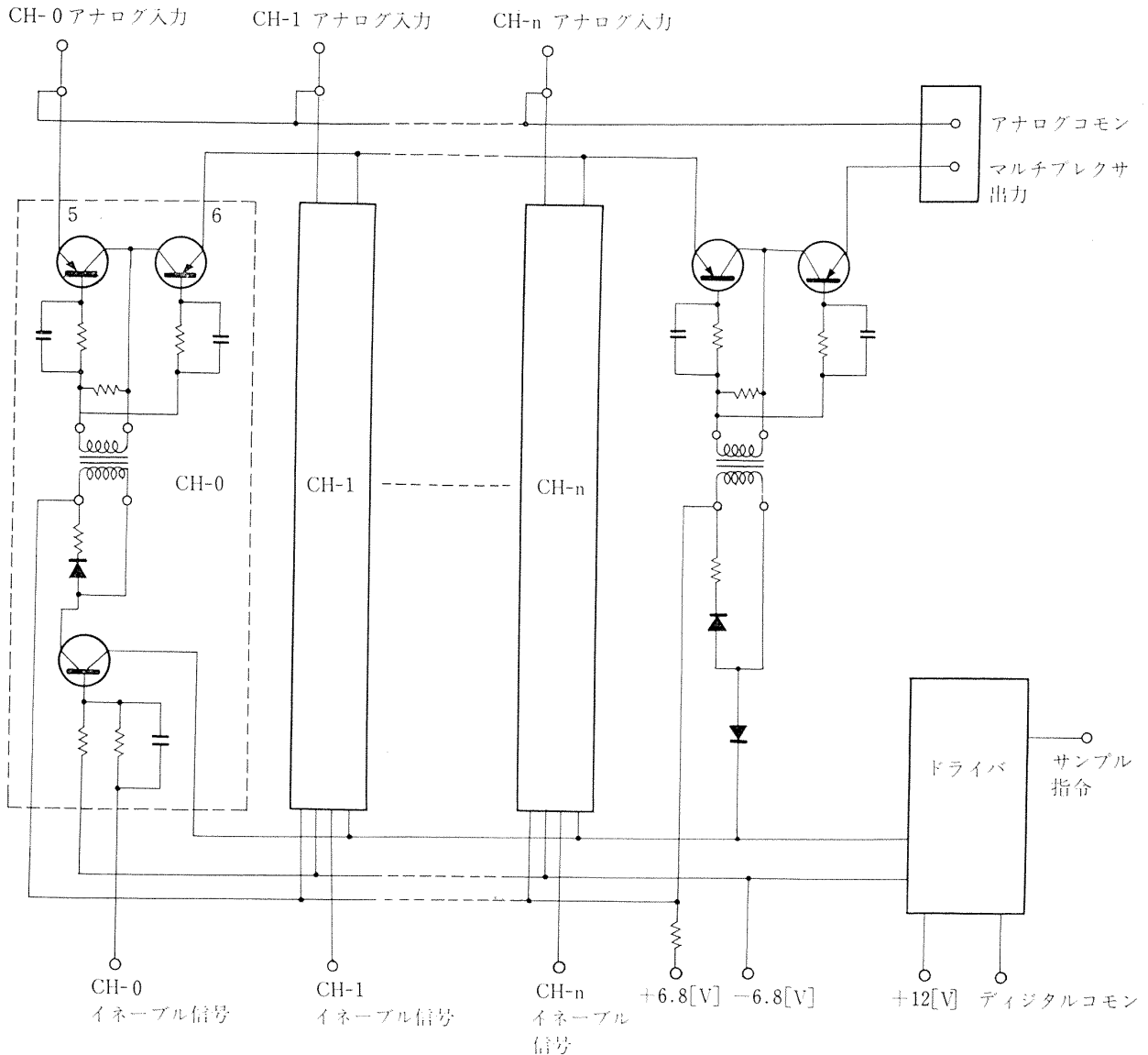


図 49 マルチプレクサ回路

表 6 入出力インタフェース要素特性

マルチプレクサ (MODEL 845 E 01 [TI])		サンプルアンドホールド (MODEL SHA1A (ANALOG DEVICES))		AD変換器 (MODE ADC-12Q (ANALOG DEVICES))	
チャンネル数	31	入力ゲイン	±10 V	変換方式	逐次比較形
入力及び出力インピーダンス	±10 [V] 1 [kΩ] 以上	ゲイン精度 (at DC)	1	出力	12ビット (バイポーラ, オフセット) (バイナリ又は2の補数)
クロストーク	直流にて ±0.01 [%] (FS)	入力インピーダンス	+0.0~-0.05 [%] 10 ¹² [Ω]	精度	±½ LSB
サンプリング速度	20~200 [μs/SAMPLE] アドレッシング指定の場合は 20~∞ [μs/SAMPLE]	定格入力レベル	±10 [V]	直線性	±½ LSB
オフセット	±0.25 [mV] at 25°C ±5°C	定格出力	±10 [V] ±20 [mA]	温度係数	ゲインに対し, ±5 ppm 零点移動に対し, ±5 ppm of F.S./°C
直線性	±0.01 [%]	周波数応答 (サンプリングモード)	500 [kHz] (-3 dB)	変換速度	20 [μs] max.
スイッチインピーダンス	"ON" 50 ±20 [Ω] "OFF" 2000 [MΩ] 15 [PF] 並列	スイッチング静定時間 (サンプリング→ホールド)	300 [ns]	入力電圧範囲	±10 [kΩ]
負荷インピーダンス (推奨値)	50 [kΩ] 以上 500 [PF] 以下	保持特性	50 [μV/ms]	入力インピーダンス	10 [kΩ]
温度範囲	-10~+55°C	取得時間 (20V ステップに対し)	5 [μs] (最終値の 0.01 [%])	出力レベル	"0" < 0.4 [V] max } TTL "1" > 2.4 [V] min } 接続可
電源	AC 105~125 [V] 42~62 [Hz]	モード	+2 [V] ~ -5.5 [V]	温度範囲	0 [°C] ~ 70 [°C]
		サンプルモード	-0.5 [V] ~ +0.8 [V]	電源	±15 [V] ±5 [V]
		ホールドモード	0°C ~ 70°C		
		温度範囲	±15 [V]		
		電源			

- (1) マルチプレクサ
- (2) サンプルアンドホールド
- (3) AD変換器
- (4) DA変換器
- (5) 制御器

その系統図を図 47, 外観を図 48 に示す。

5.3.1 マルチプレクサ

シミュレータの入力信号として考えられる燃料流

量, 入口空気温度, 大気圧等のアナログ信号は, マルチプレクサによりサンプルされて, 中央処理装置に入力される。マルチプレクサは電子切替式でモード切替えにより, 連続またはランダムアクセスモードのいずれかを選べるようになっている。そのスイッチング回路を図 49 に示す。切替速度は $20\sim 200\mu s$ の範囲内で調整可能となっている。規格を表 6 に示す。

5.3.2 サンプルアンドホールド

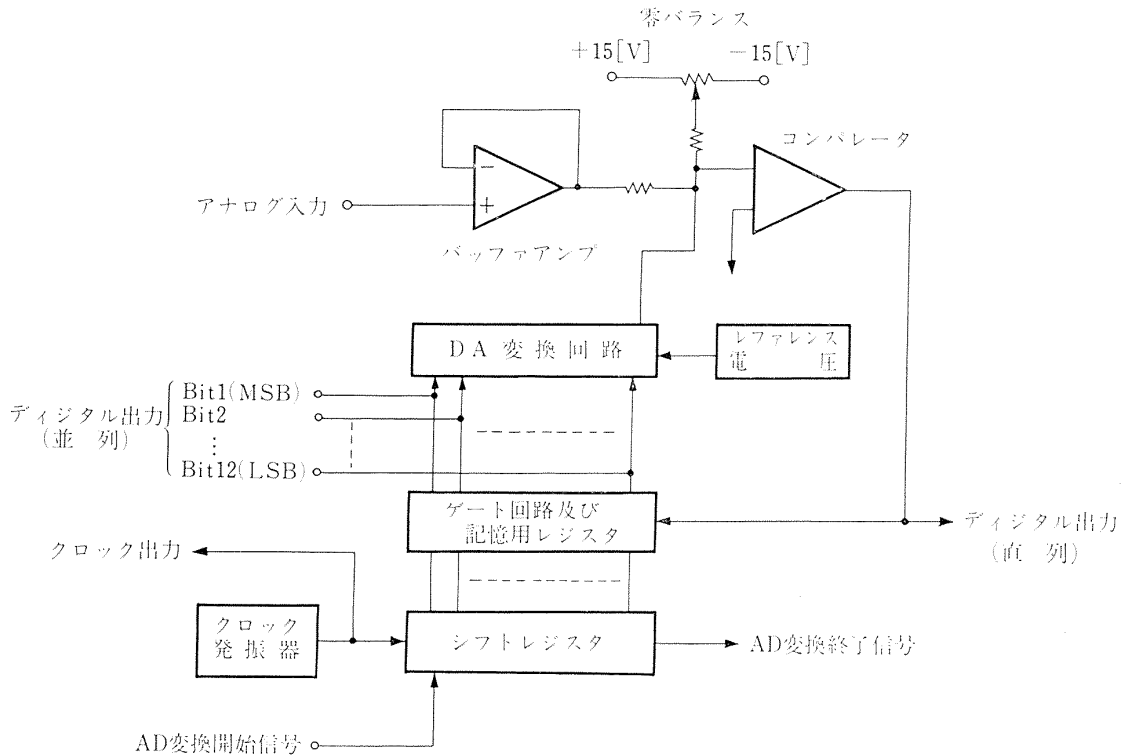


図 50 AD変換器系統図

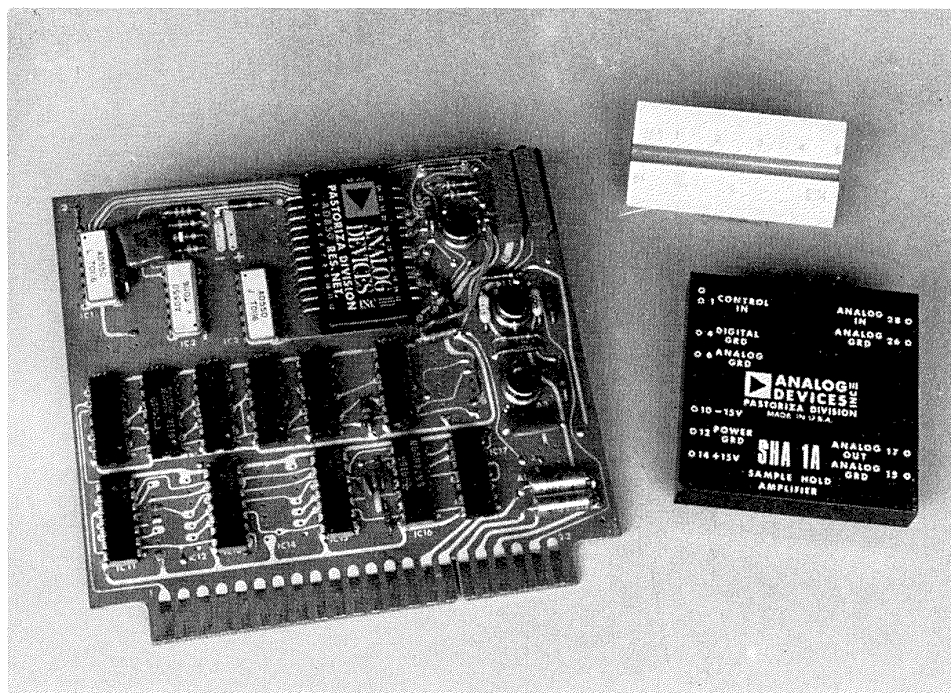


図 51 AD変換器, サンプルアンドホールド外観

変化するアナログ信号を精度よくデジタル信号に変換するためサンプルアンドホールド回路を用いているが、特にアナログ入力回路、出力回路、デジタル制御回路の各々の接地回路を独立させ、相互の信号の影響を受け難いようにしたものを用いた。その規格を表6に示す。

表 7 12 ビット AD 変換器特性

入力電圧 (V)	出力電圧 (V)
0.000	-0.005
0.100	0.093
0.200	0.190
0.300	0.293
0.500	0.488
0.700	0.693
1.000	0.991
2.000	1.987
3.000	2.983
5.000	4.976
7.000	6.973
10.000	9.966

5.3.3 AD 変換器

実時間シミュレーションにおいては、特に AD 変換に要する時間は、精度に関係するため、でき得る限り短いことが望ましいが、変換精度と取扱いの容易さを考慮して 12 ビット逐次比較型、変換時間 20 μ s のモ

ジュール型式の AD 変換器を用いた、その系統図を図 50 に、規格を表 6、外観を図 51 に示す。また実測値を表 7 に示す。

5.3.4 DA 変換器

シミュレータの出力はアナログ信号で外部の操作器、記録器、ディスプレイにあたえられるが、この目的のため、8 チャンネルの DA 変換器を設けた。DA 変換器は入力 2 進 10 ビットで出力は最大 10 V、単極性である。外観を図 52 に示す。

また実測値を表 8 に示す。

5.3.5 制御器

制御器の計画をすすめるにあたり、汎用性とシミュレーションの実時間化のため 2 台の計算機のマルチオペレーションの可能性も考慮して、入出力のチャンネル数を次のように決めた。

- (a) デジタル入力 4 チャンネル
- (b) デジタル出力 16 チャンネル

この内デジタル入力回路 1 チャンネルを AD 変換器回路に、デジタル出力回路 12 チャンネルを DA 変換器回路、デジタルディスプレイ、制御用出力回路に使用した。図 47 に制御器の系統図、図 53 にその外観を示す。また制御器のための計算機の命令として表 9 の命令の形を定め、これに対応するハードウェアを設計製作した。

以下、制御器のうちシミュレータに用いた AD 変換器回路、DA 変換器回路について述べる。

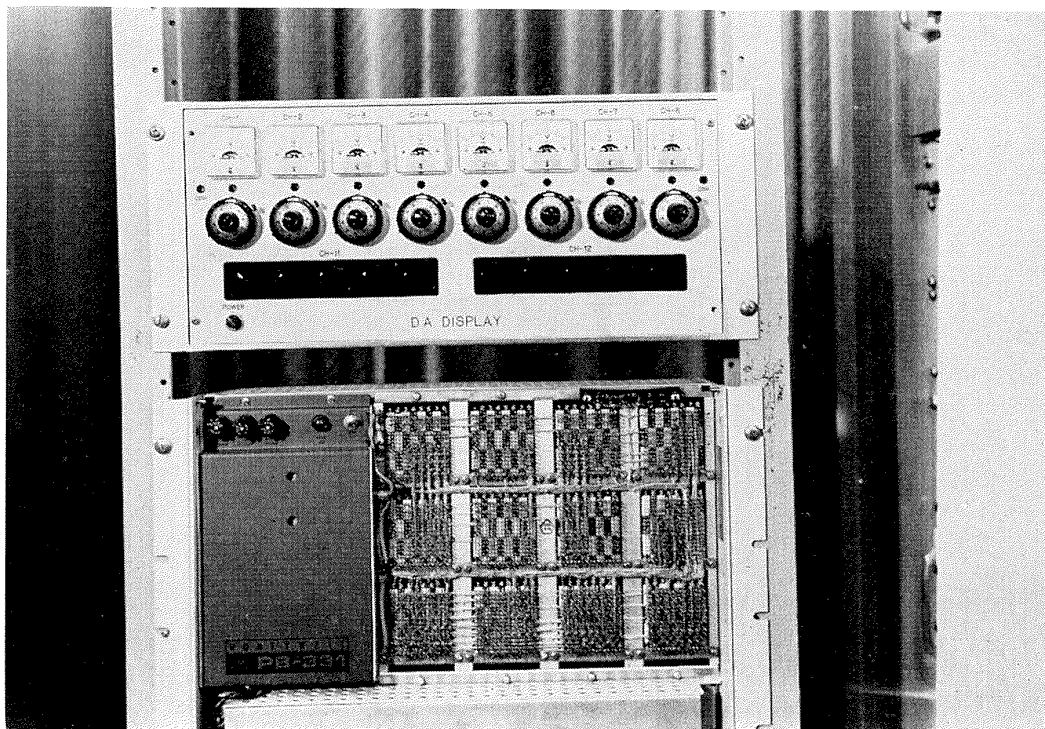


図 52 DA 変換器

表 8 DA変換器特性

デジタル入力	DA 変 換 器 出 力							
DATA	CH-1	2	3	4	5	6	7	8
0	0.00	0.00	0.00	0.00	0.00	0.00	0.00	0.00
1	0.01	0.01	0.01	0.01	0.01	0.01	0.01	0.01
2	0.02	0.02	0.02	0.02	0.02	0.02	0.02	0.02
4	0.04	0.04	0.04	0.04	0.04	0.04	0.04	0.04
8	0.08	0.08	0.08	0.08	0.08	0.08	0.08	0.08
16	0.16	0.16	0.16	0.16	0.16	0.16	0.16	0.16
32	0.32	0.32	0.31	0.32	0.32	0.31	0.31	0.32
64	0.63	0.63	0.63	0.63	0.63	0.63	0.63	0.67
128	1.26	1.26	1.26	1.26	1.26	1.26	1.26	1.26
256	2.53	2.53	2.53	2.53	2.53	2.53	2.53	2.53
512	5.05	5.06	5.05	5.06	5.06	5.05	5.05	5.06
1023	10.00	10.00	10.00	10.00	10.00	10.00	10.00	10.00

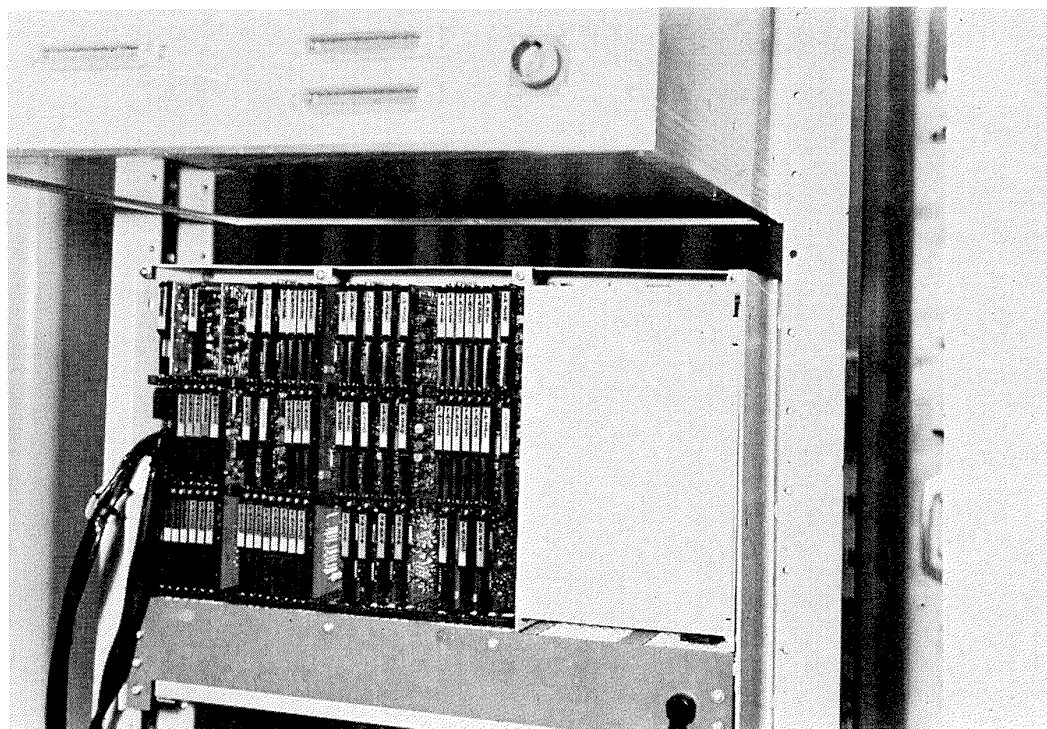


図 53 入力出インターフェイス制御器

表 9 インタフェース命令表

機 器 名	機 能	略 号	メモリの内容 (OCTAL)	備 考
DA変換器及び ラインプリンタ	DAのチャンネル設定完了であればデータを出力	OTA '041	170041	
	DAのチャンネル設定	OTA '241	170241	
	OTA '041 が実行されていなければ次の命令をスキップ	SKS '041	070041	
	ラインプリンタ準備完了であれば次の命令をスキップ	SKS '141	070141	
	ラインプリンタ・プリント指令	OCP '041	030041	
	ラインプリンタへデータ出力	OCP '141	030141	
デジタル入力 No. 1	No. 1 フラグが OFF であれば直列転送開始	OTA '142	170142	HITAC-10 及び デジタルボルト メータ (直列転送)
	No. 1 フラグが ON であればデータを入力	INA '1042	131042	
	No. 1 フラグが ON であれば次の命令をスキップ	SKS '042	070042	
	No. 1 フラグが ON であれば次の命令をスキップ	SKS '142	070142	
デジタル入力 No. 2	No. 2 フラグが ON できればデータを入力	INA '1043	131043	デジタルボルト メータ
	No. 2 フラグが ON であれば次の命令をスキップ	SKS '043	070043	
	No. 2 フラグが ON でなければ次の命令をスキップ	SKS '143	070143	
	200CH スキャナのチャンネルを設定	OTA '243	170243	
	200CH スキャナのフラグが ON であれば次の命令をスキップ	SKS '343	070343	
	200CH スキャナのフラグをクリア	OCP '243	030243	
	デジタルボルトメータ計測開始	OCP '043	030043	
デジタル入力 No. 3	No. 3 フラグが ON であればデータを入力	INA '1044	131044	Y-316
	No. 3 フラグが ON であれば次の命令をスキップ	SKS '044	070044	
	No. 3 フラグが ON でなければ次の命令をスキップ	SKS '144	070144	
デジタル入力 No. 4	No. 4 フラグが ON であればデータを入力	INA '1040	131044	AD変換器
	No. 4 フラグが ON であれば次の命令をスキップ	SKS '040	070040	
	No. 4 フラグが ON でなければ次の命令をスキップ	SKS '140	070140	
	32CH マルチプレクサのチャンネル設定後、AD変換開始	OTA '240	170240	
割 込	外部装置 (No. 1) へ割込をかける	OCP '046	030046	
	外部装置 (No. 2) へ割込をかける	OCP '146	030146	

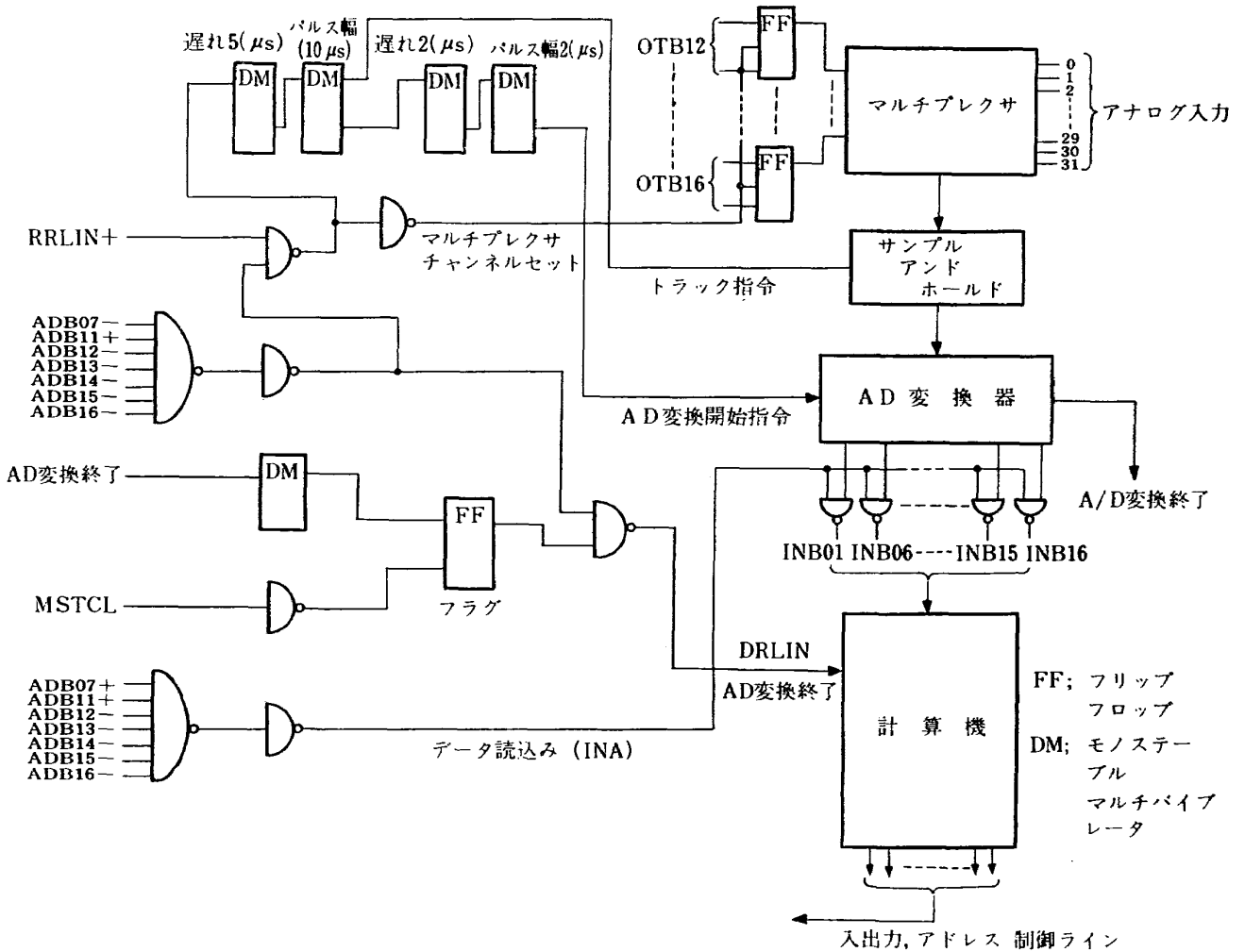


図 54 AD変換器回路

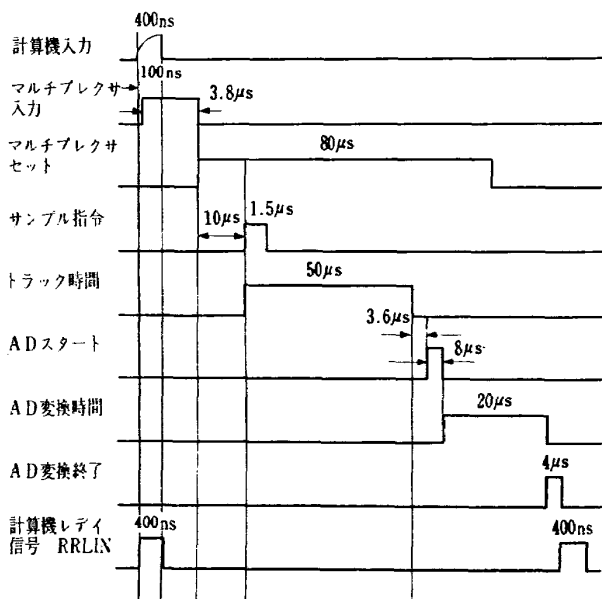


図 55 AD変換タイミング

(1) AD換器回路

この部分はマルチプレクサのチャンネルの選択、サンプルアンドホールド回路の保持指令、AD変換器のスタート信号の発生、変換されたデジタル信号の計算機への入力等の機能をもっている。その系統図を図 54 に、タイミングチャートを図 55 に示す。

マルチプレクサのチャンネル指定は計算機のレジスタの下位 5 ビットを使用し、32 チャンネルの選択ができるようになっている。また AD 変換器の出力 11 ビットの内、符号ビットは、計算機の入力命令により計算機のレジスタの最上位ビットに他の 10 ビットはレジスタの下位 10 ビットに入力される。AD変換器の変換完了信号により、計算機に対し割込みがかけられるようになっており、変換時間中、計算機は他の仕事を行なうことも可能である。AD変換のプログラム例を表 10 に示す。

表 10 AD, DA 変換プログラム

```

0001      SEL      A
0002      SUBR    ATOD, A
0003 00000 0 000000  A  DAC      **
0004 00001 74 0240  OTA      '240
0005 00002 000000  HLT
0006 00003 34 0040  SAS      '40
0007 00004 0 01 00003  JAF      ←-1
0008 00005 54 1040  INA      '1040
0009 00006 0 01 00005  JAF      ←-1
0010 00007 100400  SPL
0011 00010 100000  SRF
0012 00011 0 03 00013  ANA      ='3777
0013 00012 -0 01 00000  JAF      A
0014 00013 003777  END
    
```

(2) DA変換器回路

DA変換器回路はデジタル出力回路の内8チャンネルを使用するが、その系統図を図56に示す。DA変換器の内2チャンネルを表示部のX, Y軸信号に用いている。

5.4 表示部

表示部はシミュレータとエンジン制御器を組合せて試験する場合、エンジンの加速経路等を圧縮機特性図上に表示する目的に使用する。

表示部として蓄積型プラン管オシロを用い、そのX, Y軸にAD変換器の出力を加える。JR100Hの圧縮機特性を表示した例を図57に、規格を次に示す。

- (1) 型式 テクトロニクス 611
- (2) ブラウン管径 11吋
- (3) 表示 1024×1024ビット

また表示のためのソフトウェアとして、本所の計算センタのHITAC 5020のX-Yプロッタのソフトウェアと用法を同じくするディスプレイ用のサブルーチンを作成した。図58, 表11にその相互の関係および機能を示す。

```

0001      SUBR    DTOA, D
0002      REL
0003 00000 0 000000  D  DAC      **
0004 00001 74 0241  OTA      '241
0005 00002 000000  HLT
0006 00003 -0 02 00000  LDA*   D
0007 00004 0 04 00012  STA   JMP
0008 00005 -0 02 00012  LDA*   JMP
0009 00006 74 0041  OTA      '41
0010 00007 0 01 00006  JMP      ←-1
0011 00010 0 12 00000  IRS   D
0012 00011 -0 01 00000  JMP*  D
0013 00012      JMP  BSS  I
0014 00013      END
    
```

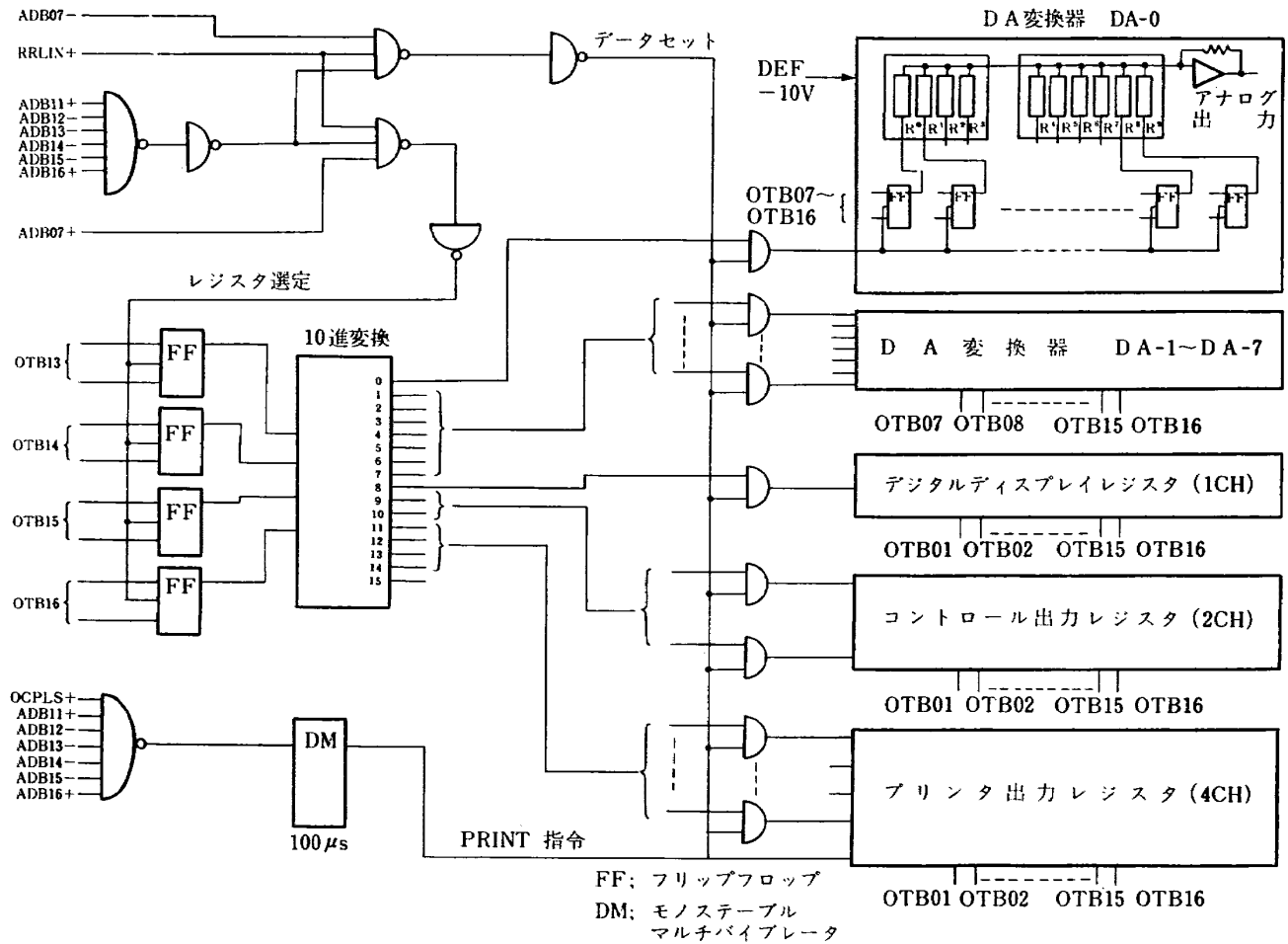


図 56 デジタル出力回路

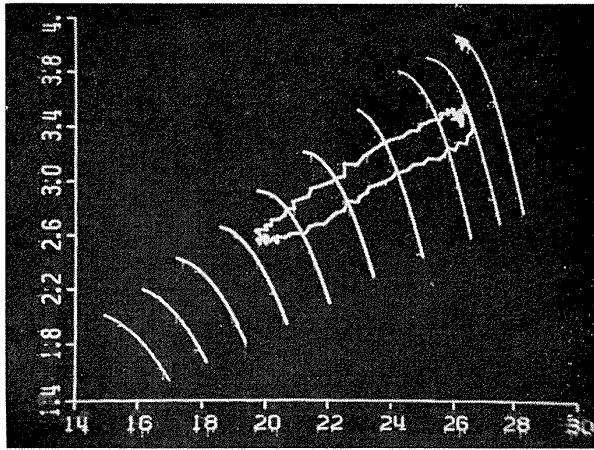


図 57 圧縮機特性上に表示したエンジン試験データ
横軸空気流量，縦軸圧力比

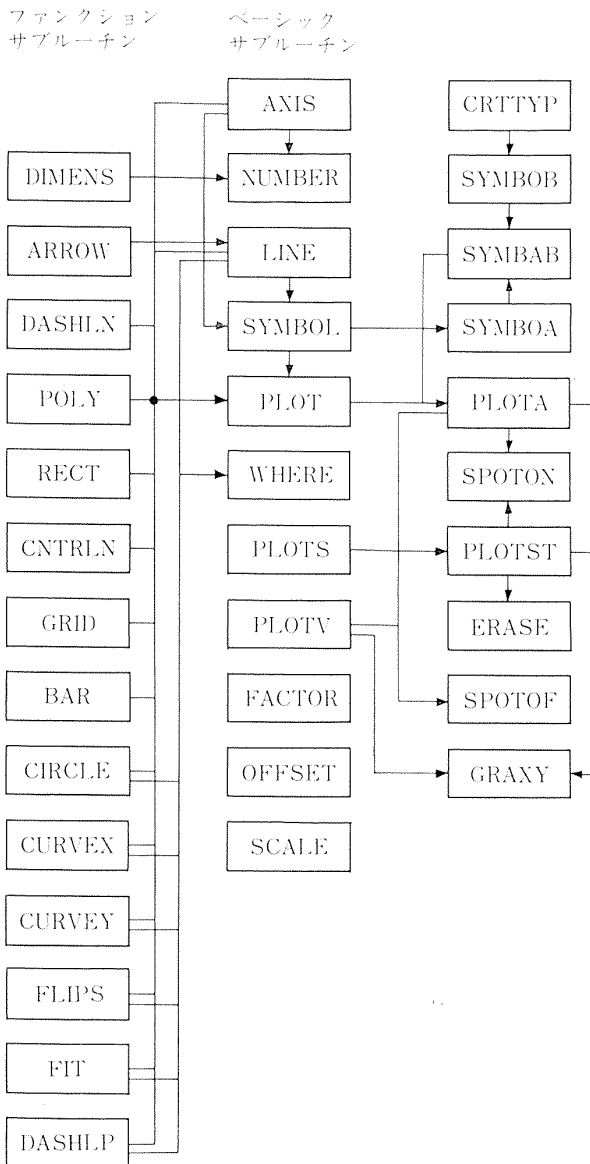


図 58 サブルーチンの相互関係

表 11 ディスプレ・サブルーチン

名 称	機 能
DIMENS	寸法線を描く
ARROW	曲線を描き，終了点に矢印を描く
DASHLN	2 点間を点線または実線で描く
POLY	正 n 角形を描く
RECT	矩形を描く
CNTRLN	一点鎖線で曲線を描く
GRID	格子を描く
BAR	バーを描く
CIRCLE	円，弧，螺旋線を描く
CURVEX	x の多項式を描く
CURVEY	y の多項式を描く
ELIPS	楕円を描く
FIT	3 つの座標点間を放物線近似で描く
DASHLP	破線で曲線を描く
AXIS	座標軸を描く
NUMBER	浮動小数のデータを 10 進数で描く
LINE	曲線を描く
SYMBOL	英字，数字，記号を描く
PLOT	スポットを現在置位から指定置位まで移動させる
WHERE	スポットの現在置位を求める
PLOTS	イニシャライズを行う
PLOTV	クローズ処理を行う
FACTOR	尺度因子を与える
OFFSET	尺度因子を与える
SCALE	スケーリングを行う
CRTTYP	ASC II 文字を描く
SYMBOB	ASC II 文字のみを描く場合のエントリ
SYMBAB	ASC II 文字および特殊文字を描く
SYMBOA	ASC II 文字および特殊文字を描く場合のエントリ
PLOTA	スポットを現在位置から指定位置まで直線で描く
SPOTON	スポット ON
PLOTST	イニシャライズを行う
ERASE	ディスプレイを消去する
SPOTOF	スポット OFF
GRAXY	指定位置へスポットを移動する

6. む す び

以上のべたエンジン特性の実時間シミュレータは、静特性、動特性共に実験データと良く一致し、また再現性はきわめてよく、アナログ形式によるものと比較して、かなり忠実にシミュレートでき、かつ操作が簡単であることがわかった。実時間化にあたり問題となるソフトウェアの問題も、アセンブラ語を用いることによりサンプル時間を 4ms とすることができ、実用上差支えない範囲にもつてくることができた。更にマルチプレクサ、サンプルアンドホールドの高速化、割込機能の高度利用等改善の余地が残されている。シミュレーションのプログラムについても、3章でのべた、あらかじめマッチング計算をし、その結果をメモリにストアしておき、任意のエンジンの状態に対しメモリを参照するという方法は、2軸、3軸エンジンの場合のように、独立変数が多い場合、大量のメモリを必要とし汎用性に欠ける。現在、マッチング計算を含めたシミュレーションのプログラムも開発済で (II) 報として報告する予定である。

装置についてもエンジン制御器の試験に必要と考え

られる単体精度0.1%は満足しており、周波数特性その他も良好であった。入出力インターフェースは汎用性のあるように設計しており、他の計算機との多重処理も可能であり、これにより、多軸エンジンの実時間シミュレーションの研究をすすめてゆく予定である。

参 考 文 献

- 1) 西尾, 遠藤, 杉山ほか, リフトジェットエンジン JR 100 H の動特性について, 航技研報告 TR-238 (昭和46年)
- 2) V.L. Larrowe; A Dynamic Performance Computer for Gas Turbine Engines, WADC TR-54-577 Part 2, 1955
- 3) A.J. Fawke, H. I. H. Saravanmuttoo; Digital Computer Methods for Prediction of Gas Turbine Dynamic Response, SAE 710550, 1971
- 4) 大山; 航空用ガスタービンエンジン動特性の計算法について, 機械学会講演論文集 No. 211-505
- 5) 西尾, 遠藤, 杉山ほか, ジェットエンジンのデジタル制御 (I), 航技研報告 TR-281 (昭和 47 年)

T R-273	高速軸流タービンの研究 (第二報) — 1 段軸流タービンの研究— An Investigation of a High Speed Axial Flow Turbine (II) —A Investigation of a Single Stage Turbine—	1972年 2 月	鳥崎忠雄, 森田光男 能瀬弘幸, 関根静雄 井上重雄
T R-274	軸流圧縮機ディスクの強度 (1 外周付近に多数のピン孔を有するデ ィスク) Investigation of Strength of Axial-Flow Compressor Disc (1 On the Disc with many Pin hole)	1972年 2 月	松末勝利
T R-275	高度制御試験設備 Height Control Test Equipment for VTOL Aircraft	1972年 2 月	松木正勝, 鳥崎忠雄 西尾健二, 遠藤征紀 吉田晃, 中山晋巳 岩部柱相, 中田克巳 関根静雄, 武田克巳
T R-276	フライングテストベッド機体総合実験 — エンジンを除く本体の機能— Overall Ground Experiments on Flying Test Bed for VTOL Aircrafts at National Aerospace Laboratory	1972年 2 月	滝沢直人, 田辺義一 渋谷昭義, 小川敏夫 藤枝郭俊, 申斐忠幸 西村博史, 小野幸一 後藤芳夫
T R-277	円環状ディフューザの乱流境界層の発達 Development of Turbulent Boundary Layers Along the Curved Walls of an Annular Diffusing Passage	1972年 2 月	藤井昭一, 五味光男 西脇英夫 Theodore H. OKIISHI
TR-278T	Development of Turbulent Boundary Layers Along Curved Walls of an Annular Diffusing Passage	Feb. 1972	Shoichi FUJII Theodore H. OKIISHI
T R-279	直線硬化特性材料での有孔帯板内の応力お よびひずみの集中係数について Stress and Strain Concentration Factor of Strips With a Control Circular Hole in Linearly Strain Hardening Materials	1972年 2 月	青木由雄, 倉元真実 小林芳人, 国尾武
T R-280	ガンタンネルによる鈍頭円錐の極超音速空 力特性試験 Experimental Study on the Hypersonic Aerodynamic Characteristics of Spheri- cally Blunted Cones by the Gun tunnel	1972年 5 月	曾我国男, 小野寺信幸
T R-281	ジェットエンジンのデジタル制御 (1) 装置および予備実験 Digital Control of Jet Engines (1) Control System and Preliminary Ex- periments	1972年 7 月	西尾健二, 遠藤征紀 杉山七契, 越沼幸雄 大畑敏美, 松田晋巳 吉田晃, 中山晋巳
T R-282	高温タービン試験設備およびその計測装置 On the High Temperature Test Facilities and the Data Processing System.	1972年 6 月	原動機部

航空宇宙技術研究所報告 283 号

昭和 47 年 7 月 発行

発行所 航空宇宙技術研究所
東京都調布市深大寺町 1880
電話武蔵野三鷹(0422)47-5911(大代表) 182
印刷所 有限会社啓文堂 松本印刷
東京都文京区水道 2-7-5

