

誘導制御機器の開発

Development of High Performance Satellite Attitude Control System

小型高機能 GPS 受信機の研究

Research on a New Generation Spaceborne GPS Receiver

誘導・制御技術グループ 鈴木 秀人, 石島 義之, 山元 透

Spacecraft Guidance, Control and Dynamics Engineering Group

Hideto Suzuki, Yoshiyuki Ishijima, Toru Yamamoto

Abstract

Spaceborne GPS receiver is a very useful component which enhances spacecraft autonomy, so the requirement for receivers is getting advanced. Moreover, in GPS modernization, new civil signals on L2 and L5 frequency bands will be added. In this study, a new generation spaceborne GPS receiver is investigated, which can track more 24 GPS satellite signals including the L2 new civil code (L2C). In this paper, the concept of the new GPS receiver is described and functional test and results. And the new L2C signal acquisition/tracking and the effect of sampling jitters in the direct sampling approach, which have recently been investigated for signal processing in commercial GPS receivers, are shown.

1. はじめに

総合技術研究本部誘導・制御技術グループでは、誘導制御機器の研究として、将来の多様なミッションに対応可能、かつ国際競争力を持つ姿勢制御システムを確立するための個々の機器の高性能化を進める研究開発を行っている。この枠組みの中で、次世代 GPS 受信機の研究（以下、「本研究」）は、地球観測衛星及び打ち上げロケット用として広く搭載されている GPS 受信機（GPSR）の小型高性能化に関する研究である。本研究は、平成 11 年度より進められているもので、これまで一連の研究成果は各プロジェクトの GPSR のフライタ品開発・製作に役立てられてきている。GPS 航法技術は低軌道衛星のオンボード航法として広く適用されるとともに GPS 受信機の小型化・高機能化に対する要求は非常に高くなっている。小型・高機能化には、高性能な電子部品の利用や最新技術・民生技術の利用が有効である。一方、GPS 近代化計画の中で GPS システムも更新される動向にある。L2C コード対応衛星(Block IIR-M)打ち上げの開始(2005 年 9 月)、L5 帯対応衛星(Block IIF)打ち上げ (2007 年予定)が間もなく実施される状況である。そのような背景から、本研究では、最新の電子部品技術を反映し宇宙用 GPSR のハードウェア及びソフトウェア技術に関する検討を実施し、GPS 近代化にも対応した GPSR の要素技術の確立、次世代宇宙用 GPSR の開発を目指した研究を進めている。

2. 研究の概要

GPSR に対する技術は小型軽量化と同時に、多チャンネル化、捕捉時間短縮等の高機能・高性能化なども非常に大きい。多チャンネル化や捕捉時間短縮は、オンボード・リアルタイム航法の信頼性向上や運用負荷の低減につながる。また、GPS 近代化により新設される信号への対応も早急に行い、GPS システムの近代化（アップグレード）への対応、それら仕様を取り込んだ将来向けの GPS 受信機の高機能・高性能化が必要不可欠である。L2C(C/A)コードは民間用として追加される新規コードであり、これにより制約の多かった L2 帯信号の利用性向上も期待される。従来型の 2 周波 GPSR(L1C/A+L2P(Y)対応)よりも、様々な点で性能改善や利用性の向上が期待できる。本研究は平成 11 年度の小型高機能衛星搭載用 GPS 受信機の設計検討をはじめとして研究が開始され、平成 17 年度も小型高機能 GPSR の開発や新規要素技術に関して引き続き研究が進められている。平成 12 年度から平成 14 年度にかけては、クリティカル要素技術（高速捕捉方式、DSP による多チャンネル・多アンテナ処理実装）に関わる部分試作や試作試験を行った。本研究

成果は、基幹本部関連プロジェクトのフライト品開発に反映された。平成 14 年度以降、それまでの試作成果をベースに GPS 近代化仕様を取り込みながら、次期衛星搭載用 2 周波 (L1C/A,L2C(C/A)受信) タイプの GPSR の設計検討を進めた。この成果として「試作モデル」を製作し、試験評価を行った。「試作モデル」の研究成果は、次期地球観測衛星の EM 品以降の設計仕様にも取り込まれ、現在開発が進められている。

平成 17 年度は、平成 16 年度までに完成した L2C 対応 2 周波 GPS 受信機の機能モデル (BBM) の評価を継続して実施した。まず、平成 16 年度検討結果から課題となっていたオンボード 2 周波航法ランダム誤差低減について検討した。周波数間・チャンネル間バイアスの補正及び適切なスマージング処理を組み合わせることでランダム誤差を大幅に低減できることを確認し、2 周波航法の基本設計を確立した。また、2005 年 9 月に打ち上げられた Block IIR-M 衛星から L2C 実信号さらに、民生分野では GPS 技術の発展が著しいが、その中で注目されている「ダイレクトサンプリング技術」を採用した GPS 受信機の概略検討及び要素試作試験を実施し、受信機システムへの要求 (クロック、サンプリングジッタ等) を明確にした。さらに、新しい $0.15 \mu\text{m}$ プロセスの CMOS デバイスを利用した場合の 1 チップ化を含めた開発構想について具体化した。平成 17 年度の主な研究内容を Table 1 に示す。

Table 1 The Items of Study of Spaceborne GPSR in FY17

研究項目	研究内容
(1)L2C 対応 2 周波機能モデル (BBM) による L2C 受信機能確認	平成 16 年度完成した機能モデル (BBM) を利用し Block IIR-M 衛星から放送される L2C 実信号を受信し機能・性能をシミュレータ試験とポイント的に比較評価する。
(2)オンボード 2 周波航法高精度化	航法アルゴリズム高精度化として以下を実施。 ・ランダム誤差要因の特定とキャリブレーション ・スマージング時間の最適化
(3)次世代 GPS 受信機検討・試作	最新電子部品 (CMOS デバイス) や民生技術 (ダイレクトサンプリング) を採用した次世代 GPS 受信機について以下の研究を実施。 ・開発構想検討 ・GPS 受信機システム概略設計、構成要素検討 ・要素試作 (民生 S/H 回路のジッタ特性評価)

3. 成果の概要

(1)L2C 対応 2 周波機能モデル (BBM) による L2C 受信機能確認

上記の次世代 GPS 受信機の技術課題の中で、特に L2C 信号処理機能・性能の確認を実施した。まず、L2C 対応 2 周波受信機の機能モデルについて概略を説明する。Fig.1 には信号処理ボードと機能モデルを示す。FPGA には L1C/A 及び L2C の A/D 変換後のデジタル処理、すなわち信号捕捉、DLL、FLL、PLL 等の追尾ループ処理、その結果から観測計算が行われる。航法メッセージ抽出やオンボード航法処理は別の MPU ボードに搭載されたソフトウェア上で実施される。チャンネル数は L1C/A、L2C ともに 12ch 実装されている。

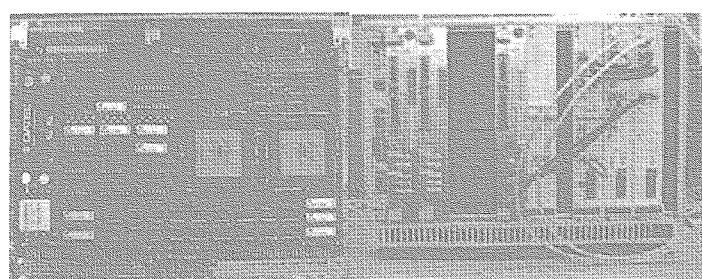


Fig.1 GPS 受信機信号処理部と機能モデル (BBM)

また、L2C 信号を送出する Block IIR-M 衛星の一号機が 2005 年 9 月に打ち上げられ、初期チェックアウトフェーズを経て、2005 年 12 月より L2C 信号の放送が開始されている。2006 年 3 月時点では本格運用でなく、新航法メッセージ (CNAV) はまだ放送されていなかった。

Fig.2 には試験結果 (シュードレンジ精度評価) を示す。L1 C/A と L2C はチップレートとしては同じなので、理論的には同じ電力レベルではほぼ同じ観測精度となる。実信号試験では、アナログ部調整が完全ではなかったために、シミュレータ試験よりも電力レベルが低く、また観測精度も悪くなっているが、シミュレータ試験ではほぼ理論どおりの結果となっており、受信機能確認としては問題無いと考えている。

(2) オンボード 2 周波航法高精度化

平成 16 年度に引き続き、L1 及び L2 観測量を用いたオンボード 2 周波航法について検討した。従来の衛星では 1 周波航法が一般的であったが、電離層遅延誤差が補正できない等、精度向上の点で大きな制約になっていた。ただし、2 周波観測量を用いる場合は、観測量の線形結合を用いるので観測ノイズの増大に注意する必要があるが、適切なスムージング処理を行うことで低減は可能である。ここでは、シュードレンジ及び搬送波位相観測量から電離層フリーのシュードレンジ及び搬送波位相を求めてからスムージング処理を行い、航法計算に用いることとしている。また、ランダム誤差要因の調査の結果、周波数間・チャンネル間バイアス等についてもキャリブレーションが必要であることが判明した。特に、BBM では 1~6ch までと 7~12ch で別の FPGA で信号処理を実施していることに起因する誤差（チャンネル間バイアス誤差）をキャリブレーションしたところ、ランダム成分が大幅に改善した。Table 2 には、2 周波航法結果の一例を示す。この解析では、補正の効果を評価するために GPS 衛星の軌道誤差を考慮しておらず、電離層遅延誤差が最も支配的な誤差源となっている。表から分かるように、2 周波航法の場合は、電離層遅延誤差が補正され、Radial 方向の位置誤差バイアス成分が 1 周波航法に比較して大幅に改善されている。また、昨年度結果と比較すると誤差のランダム成分が大幅に減少されていることが分かる。また、GPS シミュレータによる低軌道シナリオ試験を実施しており、GPS 受信機の総合動作として問題無い事を確認している (Fig.3 参照)。

Table 2 2 周波航法精度評価結果

	位置誤差 [m] *1)		
	Radial	Along-Track	Cross-Track
1 周波航法	-8.45±1.40	-0.92±0.55	-0.07±0.73
L1 C/A のみ			
2 周波航法 (H16 結果) L1C/A・L2C	-0.43±2.48	-0.12±1.08	0.15±1.06
2 周波航法 (H17 結果) L1C/A・L2C	-0.04±1.27	-0.95±0.64	-0.04±0.58

*1)---バイアス誤差±ランダム誤差 (1σ)

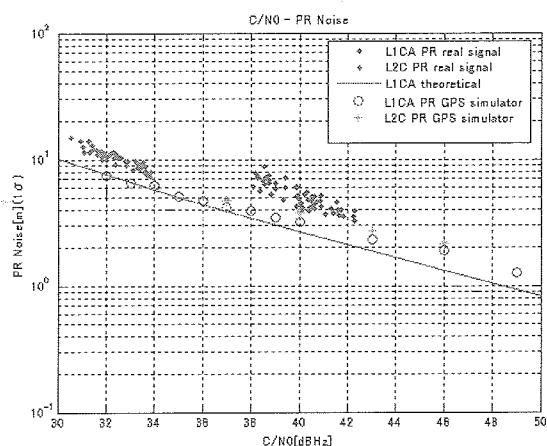


Fig.2 シュードレンジ観測精度評価[3]

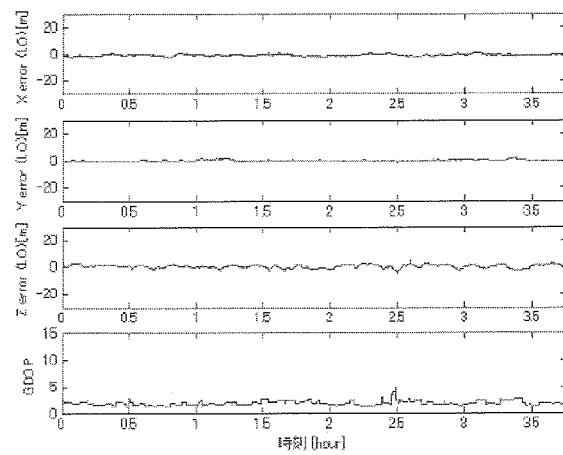


Fig.3 低軌道シナリオ試験結果例

(3) 次世代 GPS 受信機検討・試作

ここでは、次世代 GPS 受信機の設計仕様の検討結果を中心に述べる。Fig.4 に受信機の概略図、Table 3 には L2C 対応次世代 2 周波 GPS 受信機の設計仕様案をまとめる。特徴は、ダイレクトサンプリング採用と CMOS プロセスによる 1 チップ化である。ダイレクトサンプリングとは、ダウンコンバートすることなく RF 信号を直接サンプリングを行い、生じるエイリアス信号を抽出・処理する新規技術であり、民生品の分野では広がりつつある。ダイレクトサンプリングにより、一つの RF フロントエンドで原理的には 2 周波や 3 周波処理が可能である。また、サンプリング部の A/D 回路、S/H 回路とともに MPU や DSP、相関器等のデジタル処理部を全て CMOS デバイス 1 チップに収めることは技術的に可能になりつつある。

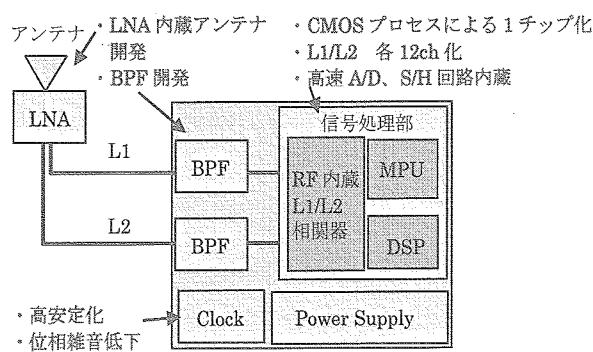


Table 3 次世代 GPS 受信機の設計仕様案

	仕様値	備考
重量 / 電力	<2kg, <15W	1 チップ化前提
Ch 数	L1/C/A 12ch L2C 12ch	P(Y) コードは option
観測精度	L1: シュー ドレンジ:10m デルタレンジ:15mm 搬送波位相:10mm L2: シュー ドレンジ:10m 搬送波位相:18mm	最低受信電力 LNA 入力端 L1 -134dBm L2 -135dBm 3σ 値
航法	オンボード 2 周波航法	電離層補正有

L2C コードの捕捉・追尾回路は P(Y) コードのものよりコード長が短い分、ゲート規模はさほど大きくならない。上記のチャンネル数でも、デバイスの容量により 1 チップ化も実現可能なレベルである。MPU に関しては、Tx49 ベースで 25MHz～33MHz 相当でも十分処理可能であるが、余剰の計算処理能力を RAIM (Real-time Autonomous Integrity Monitoring、誤差の大きい観測値を排除) 機能強化や 2 周波電離層補正機能の追加に充てることが可能となる。観測精度については、同一入力電力に対してチップレートが同じこともありほぼ同等の観測精度が期待できる。アンテナは従来の 2 周波用パッチアンテナの利用が想定されるが、LNA との 1 体化をすることで搭載性を向上させる。GPS 受信機の信号処理技術として注目されている技術の一つにダイレクトサンプリングがある。これは、前述の通り、RF 信号をダウンコンバートすることなく、直接サンプリングを行い A/D 変換後デジタル処理するものである (Fig.5 参照)。これにより、L1/L2 の部品共通化が大幅に進む。サンプリング周波数の選択は、測位信号の帯域、例えば C/A (C) コードであれば最低 2MHz、P(Y) コードであれば 20MHz 必要であるが、実際の信号帯域より広い BPF 帯域を制約条件として考慮する。

Fig.6 にはダイレクトサンプリング方式のサンプリング周波数の選定の考え方を示す。横軸にはサンプリング周波数、縦軸にはサンプリングにより生成されるエイリアス信号の IF 周波数を示す。ここでは、BPF の帯域として 24MHz を設定している。抽出したい信号のエイリアス信号が BPF の帯域を考慮して重ならないように注意深くサンプリング周波数を選定する必要があることを示している。また、ダイレクトサンプリング方式の場合、従来のダウンコンバート方式に比較すると、特にサンプリング時のジッタ (アーチャジッタ) が観測誤差に大きく影響する。アーチャジッタは AD 変換時のサンプリング遅延のランダム成分である。Fig.7 にはその影響について検討している。この図から、10～20ps 程度のジッタであれば、信号劣化も無視でき性能的には問題は無い。

以上のシステム検討結果から、電子部品に対する要求条件を整理する。サンプリング周波数としては3信号対応(L1/L2/L5)まで考慮すると、

- 1)サンプリング周波数： $\sim 200\text{MHz}$
- 2)アナログ入力帯域： $\sim 1.6\text{GHz}$
- 3)アーチャージッタ： $<10\text{ps}$

が目安となる。現在のところ民生品については要求を満足する部品はあるものの、宇宙用については開発が必要である。また、サンプリング周波数が後段のデジタル処理部(FPGA又はASIC)の許容入力周波数より高くなるので、シリーズ/パラレル変換により信号速度を緩和させるためDEMUXが必要になるが、これは現時点でも実績のあるものが入手可能と考えている。また、現在CMOSデバイスの技術進展が著しいが、デバイスの微細化に伴いデジタルノイズの低減が進んでおり、アナログ/デジタル混載のLSIが民生分野では構築されるようになってきている。この技術が適用できるようになると、ダイレクトサンプリング部、DEMUX部、DSP/MPU部等のBPF以外の構成要素がすべて1チップ化され、2周波の信号処理部が1ボードに収まり、これにより大幅な小型軽量化が可能になる。

サンプル/ホールド回路のジッタ性能の成立性確認を目的として、民生用部品のアーチャージッタの計測を行った。Fig.8に試作モデルを示す。サンプル/ホールド回路と評価用ボードが接続されている。サンプル/ホールド回路には原振としてSG(Signal Generator)からの信号が入力されており、原振のジッタの影響についても評価できるようにしている。選定したサンプリング周波数で、アーチャージッタが10ps程度であることを確認した。また、サンプル/ホールド回路への入力である原振のジッタに関しても4~8ps程度に抑える必要があることが分かった。要求次第では、従来のTCXO(温度補償型水晶発信器)より安定度の良いOCXO(温度制御水晶発信器)への置き換えについても検討する必要がある。

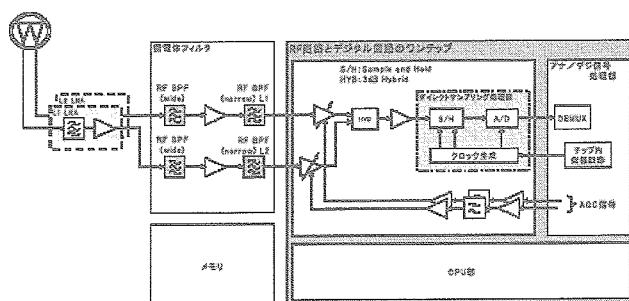


Fig.5 ダイレクトサンプリング受信機の構成

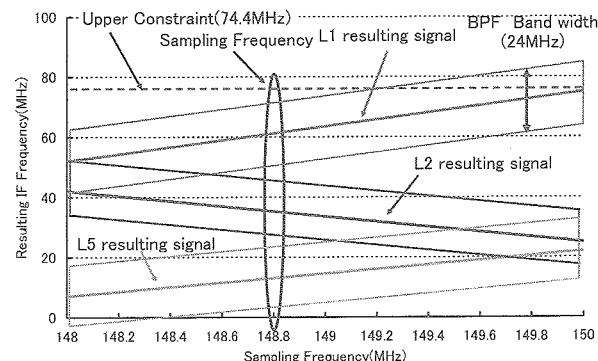


Fig.6 ダイレクトサンプリングの周波数選定例
(L1/L2/L5 同時受信のケース)

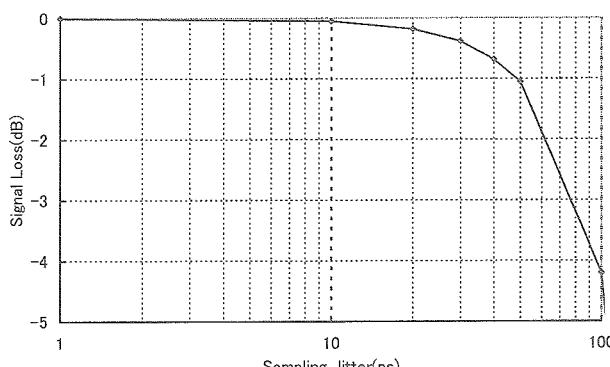


Fig.7 アーチャージッタによる信号ロス

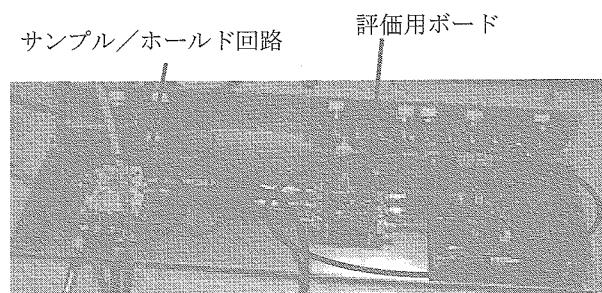


Fig.8 ダイレクトサンプリング要素評価

4.まとめ

平成17年度は、次世代衛星搭載用GPS受信機の研究開発として、L2C対応2周波GPS受信機のBBM評価を実施した。オンボード2周波航法高精度化に関しては、周波数間・チャンネル間バイアスを補正して電離層補正処理を行い、精度向上を確認した。ランダム誤差については1周波航法と同レベルを維持しつつ、電離層遅延によるRadial方向バイアス誤差を大幅に除去できることを確認した。また、BBMシナリオ試験及び実信号受信を実施し、総合動作・機能・性能として問題無いことを確認した。これらにより、L2C対応二周波受信機の基本設計を確立し、一部成果はプロジェクトへ反映されている。また、新規技術のダイレクトサンプリングGPS受信機について検討し、要求条件整理と成立性確認を行った。今後は、CMOSデバイスの開発状況を見ながら、RF相関器チップ試作、アンテナ、クロック試作試験を経て衛星用GPS受信機開発につなげていく予定である。

【参考文献】

- [1] Dennis M. Akos, et al, "A Prototyping Platform for Multi-Frequency GNSS Receivers", ION-GPS/GNSS 2003, pp117-128, 2003
- [2] IS-GPS-200 Revision D
- [3] Toru Yamamoto, et al, "Spaceborne GPS Receiver Prototype with New L2C Signal Tracking Capability" IEICE Technical Report SANE-2006-46, pp251-256