

重点研究テーマ

DC／DCコンバータの開発成果

Development of DC/DC converter for space use

宇宙用部品開発推進センター(Space Component Engineering Center)

林 雅彦, 山田 理子, 久保山 智司, 松田 純夫

Masahiko Hayashi, Noriko Yamada, Satoshi Kuboyama, Sumio Matsuda

Abstract

We are doing research and development in the DC/DC converter for space use in the near future. The DC/DC converter under development has realized small, high-efficiency, and high-reliability with unique structure and technology. Being widely used in a future project is expected. This fiscal year, we enforced quality conformance inspection (Group D) of QT sample of a DC/DC converter, and enforced study of circuit form of derivation model.

1. はじめに

人工衛星における電力は太陽電池から得られ、電力制御により衛星バス電圧へと供給される。

一方、衛星システムで使用される電圧は、衛星バス電圧より低いため、衛星バスから衛星システムで使用する任意の電圧へ変換するためにDC／DCコンバータが必要になる。

衛星システムに使用されるDC／DCコンバータには、限られたスペースで限られた電力を有効に活用するために小型・高効率・高信頼性が要求される。

このような背景からJAXAの重要なプロジェクトの中核を担う戦略的な部品として、かねてより宇宙用DC／DCコンバータの研究を行っている。開発中のDC／DCコンバータは、シートトランジスタを採用すること等により、小型・高効率・高信頼性を実現しており、将来のプロジェクトにおいて広く使用されることが期待される。

2. 研究の概要

平成16年度は以下の項目について研究を行った。

(1) QTサンプルの評価試験

平成15年度に製造及びスクリーニングを終えたQTサンプルの品質確認試験(グループD)の実施。

(2) 回路設計の最適化

現設計において動作範囲が制限されている領域について、回路の最適化を行うことによる動作範囲の拡張。

(3) 派生モデルの検討

使用予定のあるDC／DCコンバータ仕様をもとにした回路方式の検討。

3. 成果の概要

3. 1 QTサンプルの評価試験

QTサンプルの評価試験として、グループA～Dにより構成される品質確認試験項目のうち、グループD（パッケージの耐環境評価）について実施した。

その結果、パッケージとして問題のないことを確認した。

グループD試験項目をTable1に示す。

Table1 GroupD Tests

Subgroup	Test Method No. (*1)	Test Condition	LTPD
Subgroup 1			15
(a) Thermal shock	1011	Condition B, 15cycles	
(b) Temperature cycling	1010	Condition C, 100cycles	
(c) Moisture resistance	1004		
(d) Seal	1014		
(1)Fine		Condition A2 (105.9kPa abs)	
(2)Gross		Condition C1 (105.9kPa abs, 23.5 hours)	
(e) Visual inspection		According to the standards of Methods 1004, 1010 & 1011	
(f) Endpoint electrical parameter		Shall comply with the detail specification	
Subgroup 2			15
(a) Shock	213B(*2)	Condition C, 100G 6 orientations	
(b) Vibration	2007	Condition A	
(c) Particle impact noise detection	2020	Condition A	
(d) Seal	1014		
(1)Fine		Condition A2 (105.9kPa abs)	
(2)Gross		Condition C1 (105.9kPa abs, 23.5 hours)	
(e) Visual inspection		According to the standards of Methods 2002 & 2007	
(f) Endpoint electrical parameter		Shall comply with the detail specification	
Subgroup 3			15
(a) Salt atmosphere	1009	Condition A	
(b) Visual inspection		According to the standards of Methods 1009	

*1:Indicates test method number of MIL-STD-883

*2:Indicates test method number of MIL-STD-202

3. 2 回路設計の最適化

現設計においては発振などのために、高温時の動作範囲を制限している状態にある。

そこで回路の最適化を行い動作範囲を拡張することを目的として本検討を行った。

スイッチング電源の発振は、一般にその発生原因が大きく以下の2つに分けられる。

①スイッチングノイズ

②位相余裕不足

発振原因を特定するため調査を行ったところ以下の様な結果であった。

- 発振時の周波数が数 kHz～十数 kHz

- 負荷が軽い（0.3 A～0.5 A程度）と発振する傾向

- 入力電圧には依存しない。

のことから発振の原因是スイッチングノイズまたは位相余裕不足のどちらかが主ではなく、両方が関係していると推測できる。

そこで、改めて現設計において既に施されている発振対策を調査した結果、更なる対策が可能なものとして、以下の内容が挙げられた。

- PWM-I Cに対して位相補償用C RをPWM-I C直近に配置

- CL端子に印加されるノイズ除去コンデンサ（C15）の容量増加

- 可飽和コアの2ターン化（V_{GS}増加対策）

- 2次側のMOSFETのV_{th}を揃える

本対策の有効性を検証するために評価サンプルを作成し評価を行った結果、発振については高温時においても発生が見られないことが確認できた。

3. 3 派生モデルの検討

DC/DCコンバータ仕様（入力条件、出力条件等）は、各システムにより異なるため、標準品を整備し対応するには数多くのラインナップが必要となる。将来的にはラインナップ整備も必要と考えるが、当面は個々の仕様に対応したカスタム品を開発することが得策であると考えられる。

ここでは、実際に使用予定のあるDC/DCコンバータ仕様をもとに派生モデルの回路方式について検討を行った。

派生モデルのブロック図をFig1に示す。

本ブロック図のなかで、対象となる派生モデルは太線で囲まれた部分であり、点線で囲まれた部分は対象外である。参考としてQ TサンプルのブロックをFig2に示す。

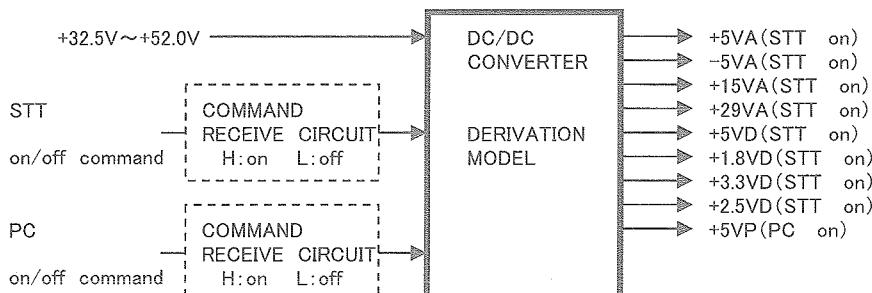


Fig1 BLOCK DIAGRAM (DERIVATION MODEL)

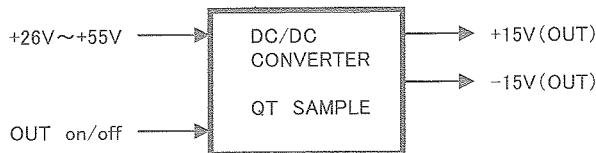


Fig2 BLOCK DIAGRAM (QT SAMPLE)

回路方式のとしては、小型・軽量化及び信頼性の観点から部品点数が少なく回路構成が比較的簡単であることを考慮すると以下の3種が候補として挙げられる。

- 他励式フォワードコンバータ（スイッチング周波数：固定、出力L：必要）
- 自励式フライバックコンバータ（スイッチング周波数：変動、出力L：不要）
- 他励磁式フライバックコンバータ（スイッチング周波数：固定、出力L：不要）

検討の結果、以下の理由により他励式フライバックコンバータを適用することとした。

- ①本派生モデルの仕様として同期信号入力、同期信号出力が含まれており、スイッチング周波数は固定であるほうが望ましいと推測される。
- ②スイッチング周波数固定の方式としてはフォワードコンバータとフライバックコンバータが存在するが多出力（9出力）のため、フォワードコンバータを適用するとそれぞれの出力リアクトルが必要となり、小型・軽量化には不利になると考えられる。

他励式フライバックコンバータの基本回路をFig3に示す。

この方式は、トランジスタの2次巻線が逆極性となっているため、一次側のスイッチング素子がONの時トランジスタにエネルギーを蓄積し、OFFとなった時に2次側にエネルギーを出力するものである。

出力リアクトルが不要で本派生モデルの様に多出力品の小型化には適しているといえる。

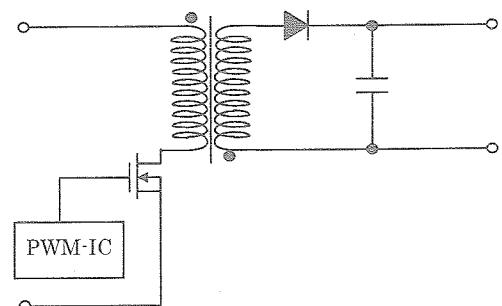


Fig3 BASIC CIRCUIT

4.まとめ

- QTサンプルの評価試験では、パッケージについて問題のないことが確認できた。
- 引き続きグループB、Cを実施する予定である。
- 回路設計の最適化により、高温時の動作範囲を拡張することができた。
- 本内容は、今後の設計に反映させていくものとする。
- 派生モデルの検討を実施し、回路方式を決定することができた。
- 今後、ブレッドボードにより評価を実施していく予定である。