

薄層化CMOS-LSI素子の高信頼な実装手法の検討

Development of reliable implementation method for thin CMOS-LSI chips on flexible substrates


背景 宇佐美尚人, 三田吉郎, 東京大学大学院 電気系工学専攻



<50 μ mヘシリコンウェハを薄膜化
→曲げられるCMOSデバイス



フレキシブル基材との融合
(チップオンフィルム)
→可塑性を保ったまま実装可能



膜面上へのCMOS-LSIの集積によって電力制御ユニットの局在化及びセイルの高機能化が可能に。



薄膜の帆に太陽電池を貼ることで大電力を得るソーラーセイル
→電力制御ユニットへの配線の長大化による電力ロスの増大

太陽電池アレイ近傍に集積された電力制御IC

膜面にアンプや発振素子も集積されたアクティブフェーズドアレイ



超小型衛星、特にキューブサットクラスのコンポーネントは、体積と機能とにトレードオフが生じる。

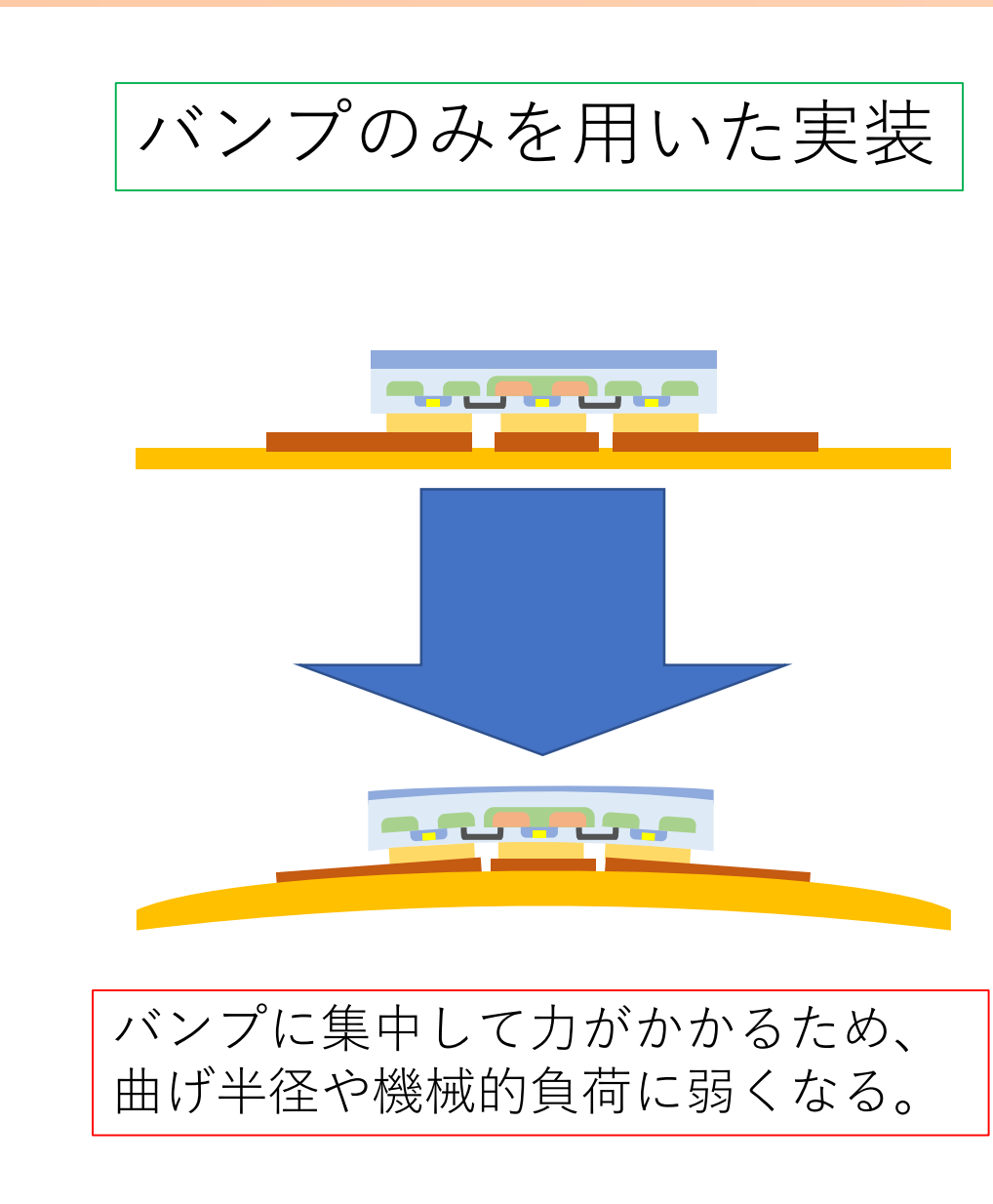
薄膜CMOS-LSIをフレキシブル基板上に実装できれば、磁気トルカなどのドライバ回路を省スペースに実装できる。



Chip on Film

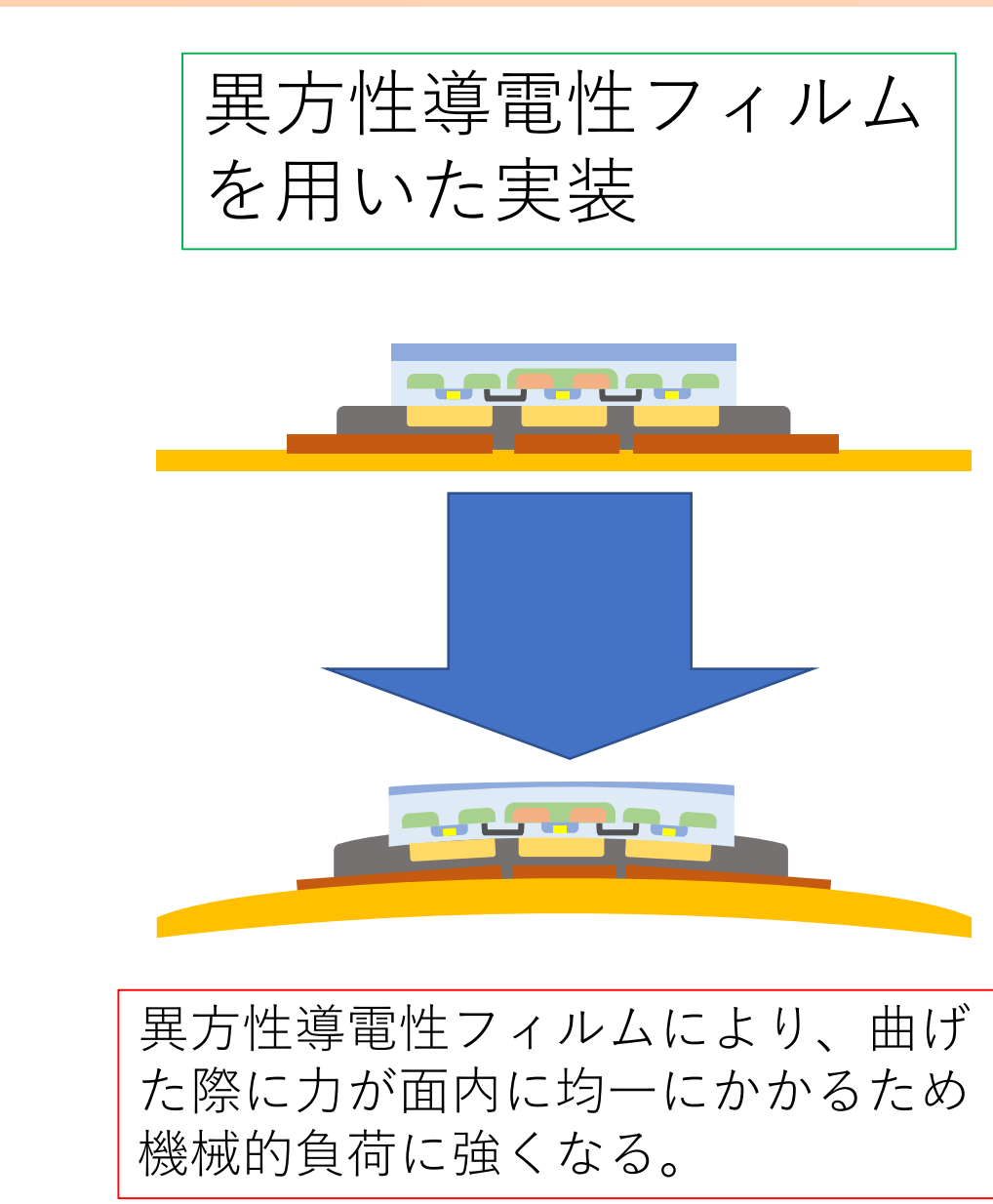
高信頼な実装手法

バンプのみを用いた実装



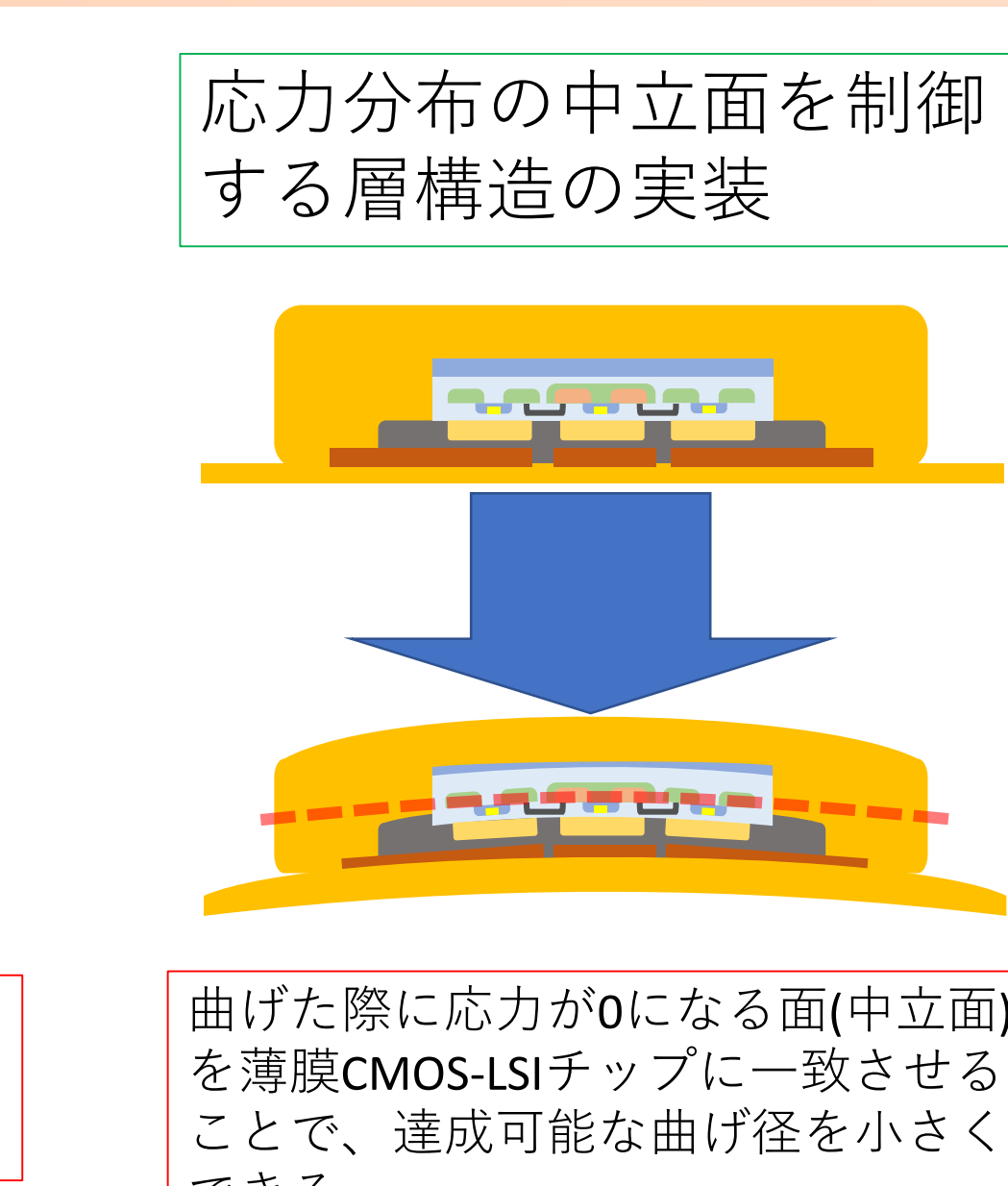
バンプに集中して力がかかるため、曲げ半径や機械的負荷に弱くなる。

異方性導電性フィルムを用いた実装



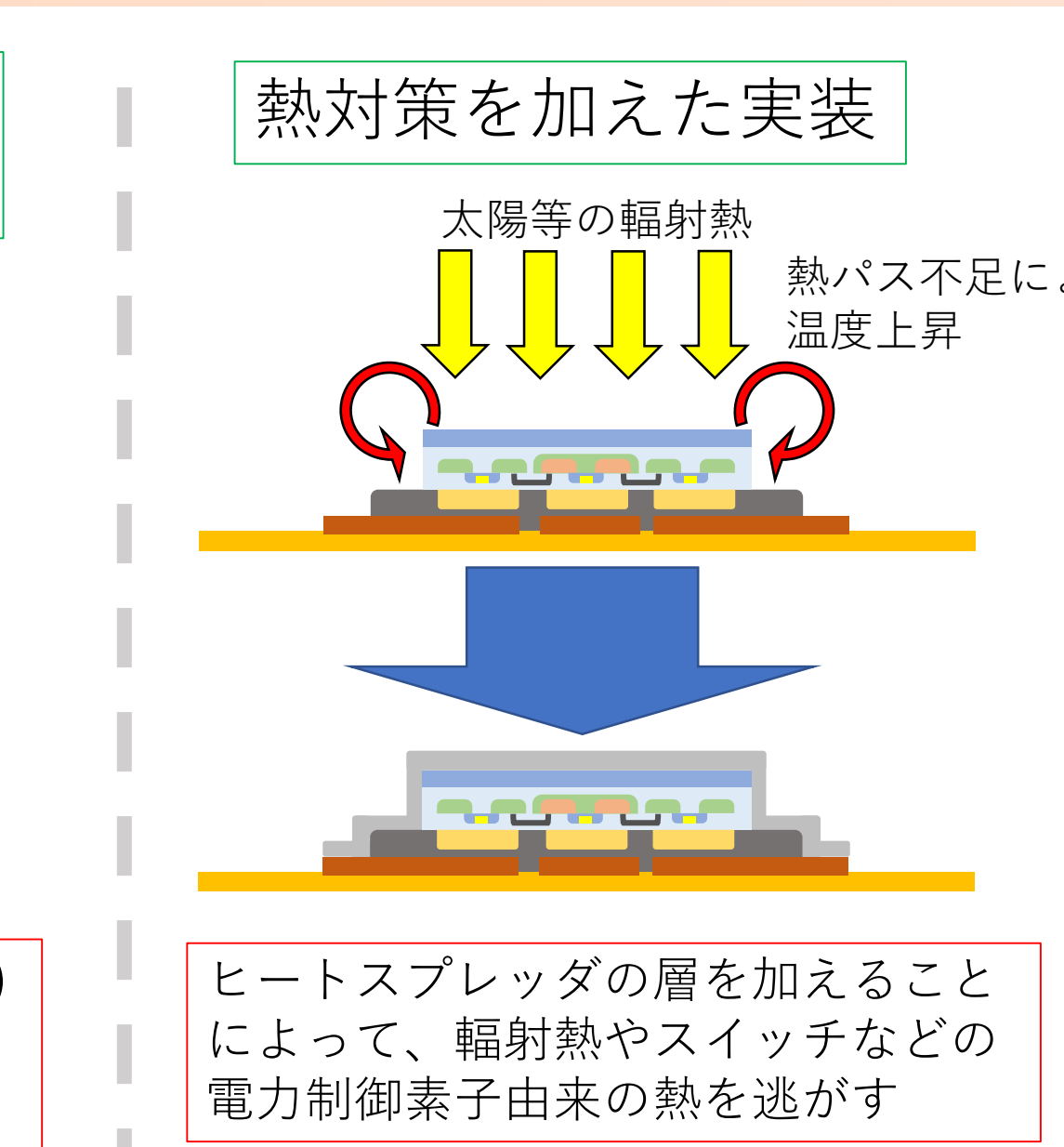
異方性導電性フィルムにより、曲げた際に力が面内に均一にかかるため機械的負荷に強くなる。

応力分布の中立面を制御する層構造の実装



曲げた際に応力が0になる面(中立面)を薄膜CMOS-LSIチップに一致させることで、達成可能な曲げ径を小さくできる。

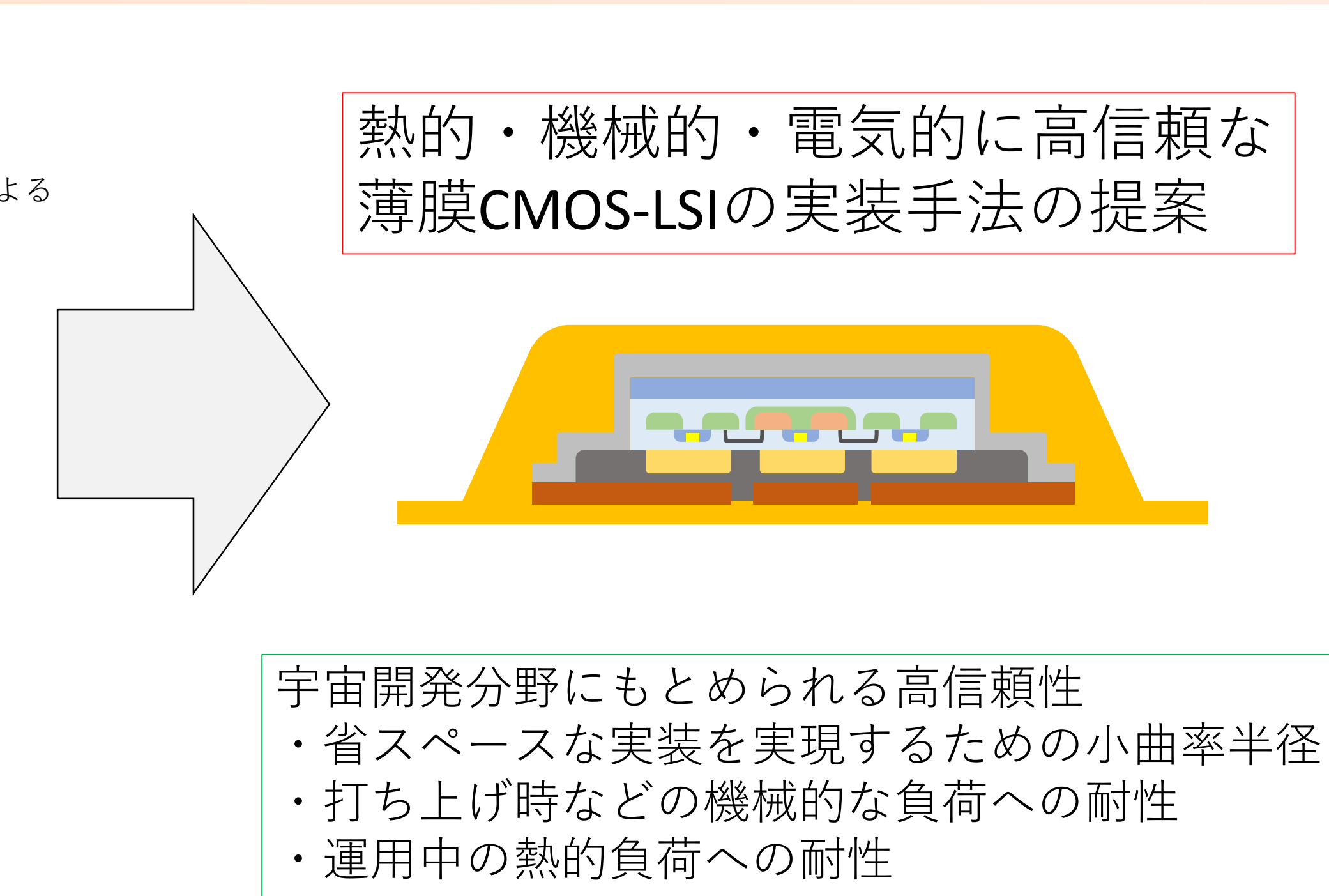
熱対策を加えた実装



太陽等の輻射熱
熱バス不足による温度上昇

ヒートスプレッダの層を加えることによって、輻射熱やスイッチなどの電力制御素子由来の熱を逃がす

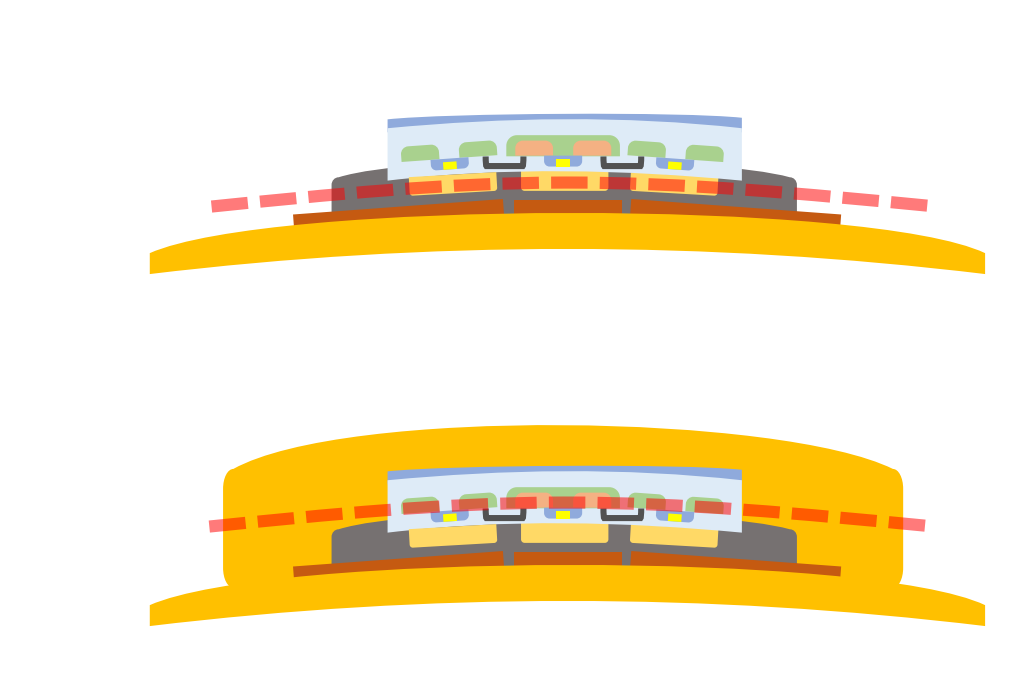
熱的・機械的・電気的に高信頼な薄膜CMOS-LSIの実装手法の提案



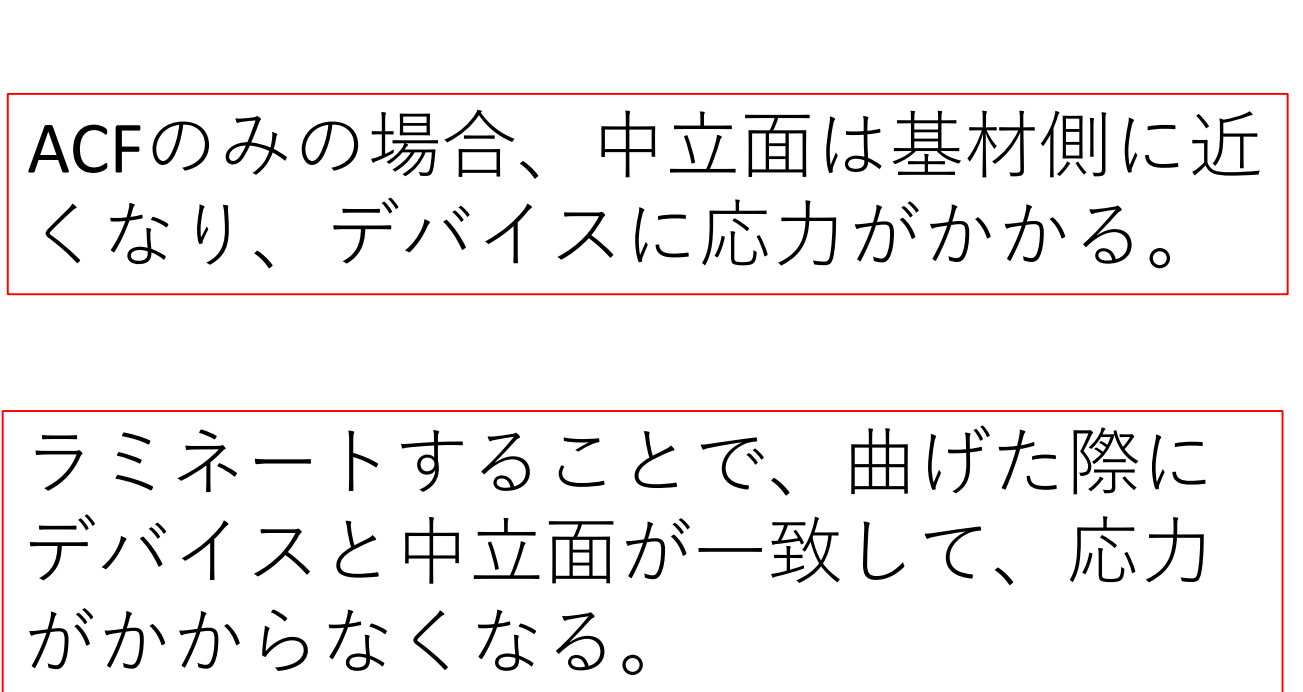
宇宙開発分野にもとめられる高信頼性

- ・省スペースな実装を実現するための小曲率半径
- ・打ち上げ時などの機械的な負荷への耐性
- ・運用中の熱的負荷への耐性

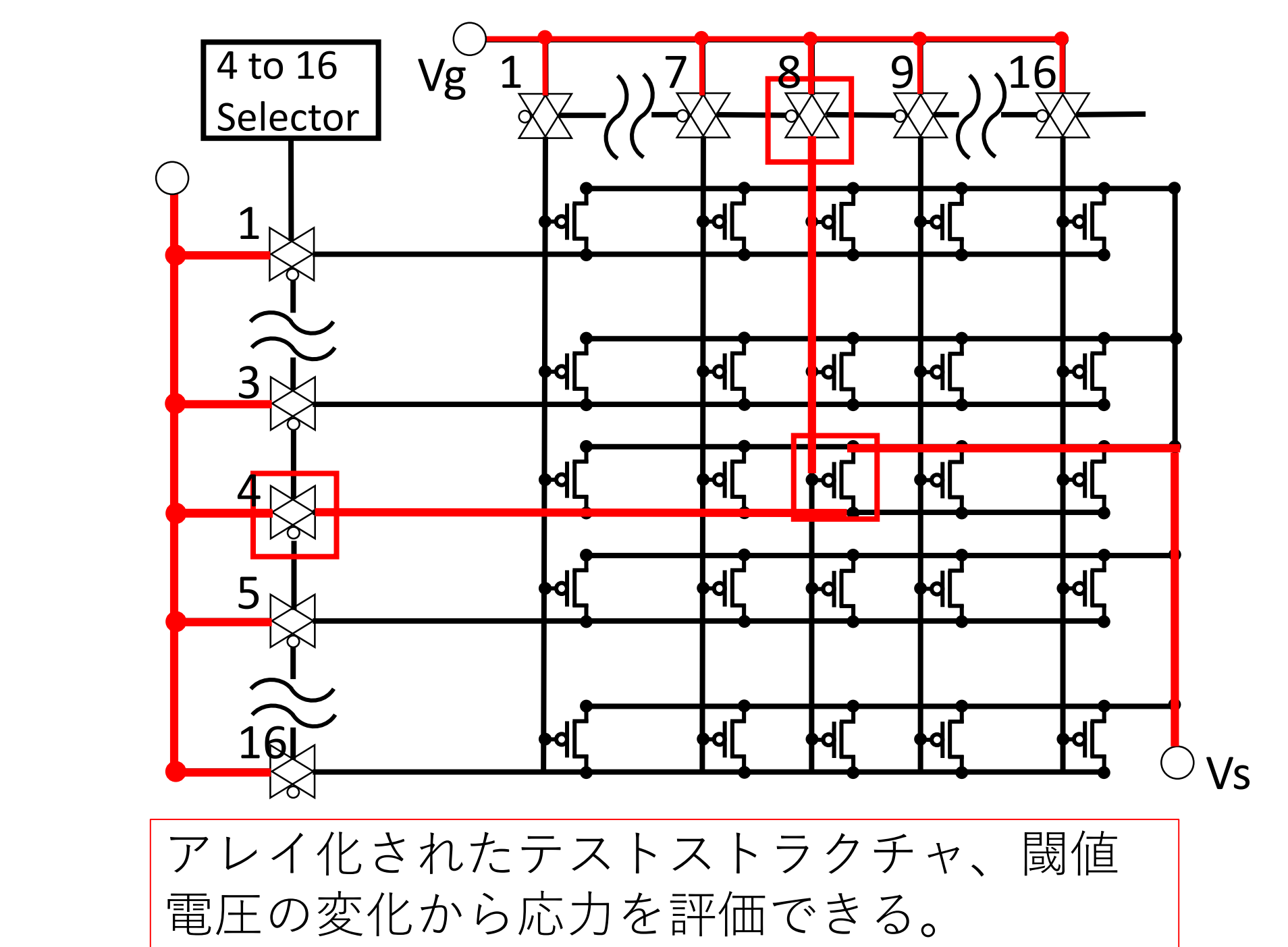
プロセス及び曲げ評価用テストストラクチャ



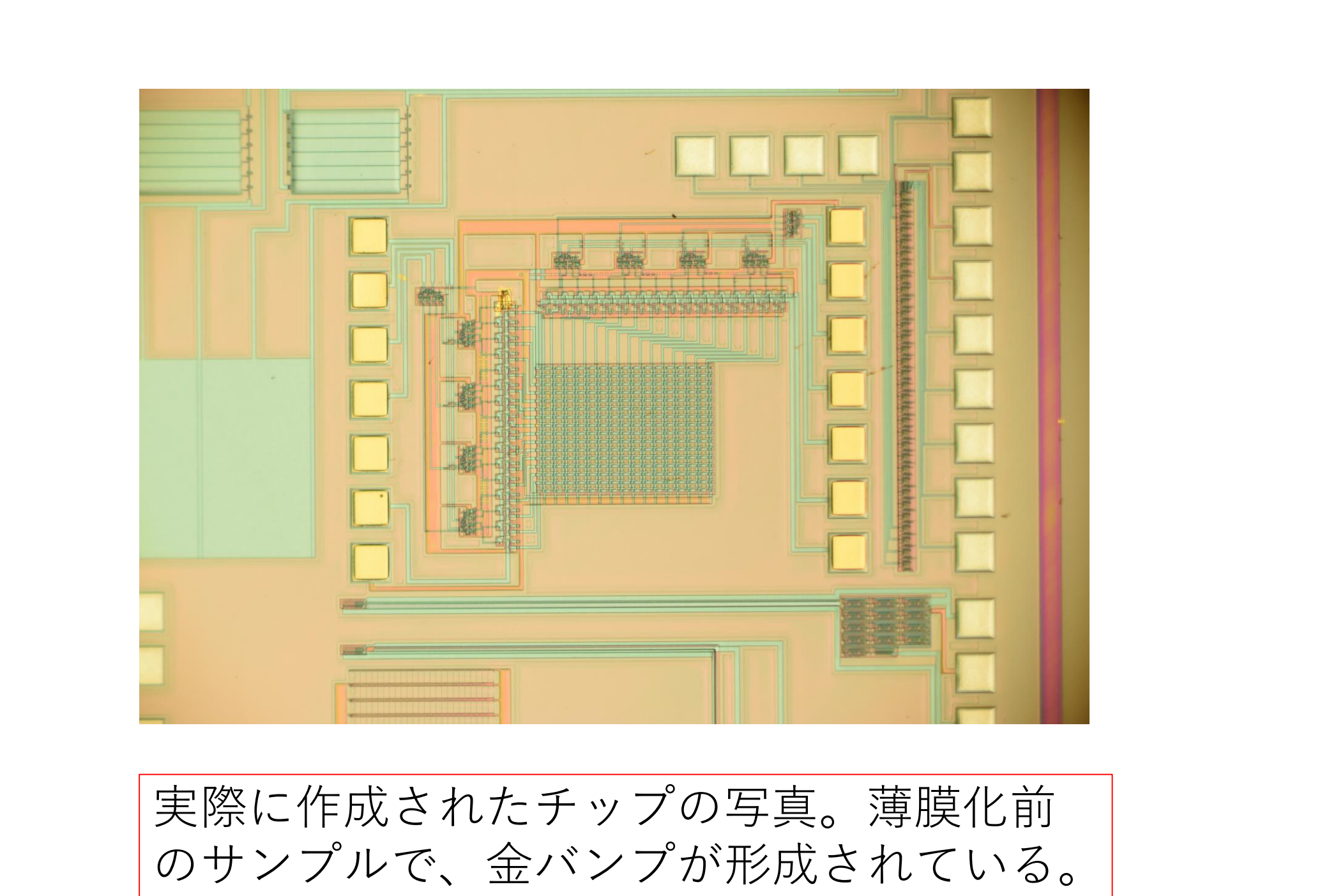
ACFのみの場合、中立面は基材側に近くなり、デバイスに応力がかかる。



ラミネートすることで、曲げた際にデバイスと中立面が一致して、応力がかからなくなる。



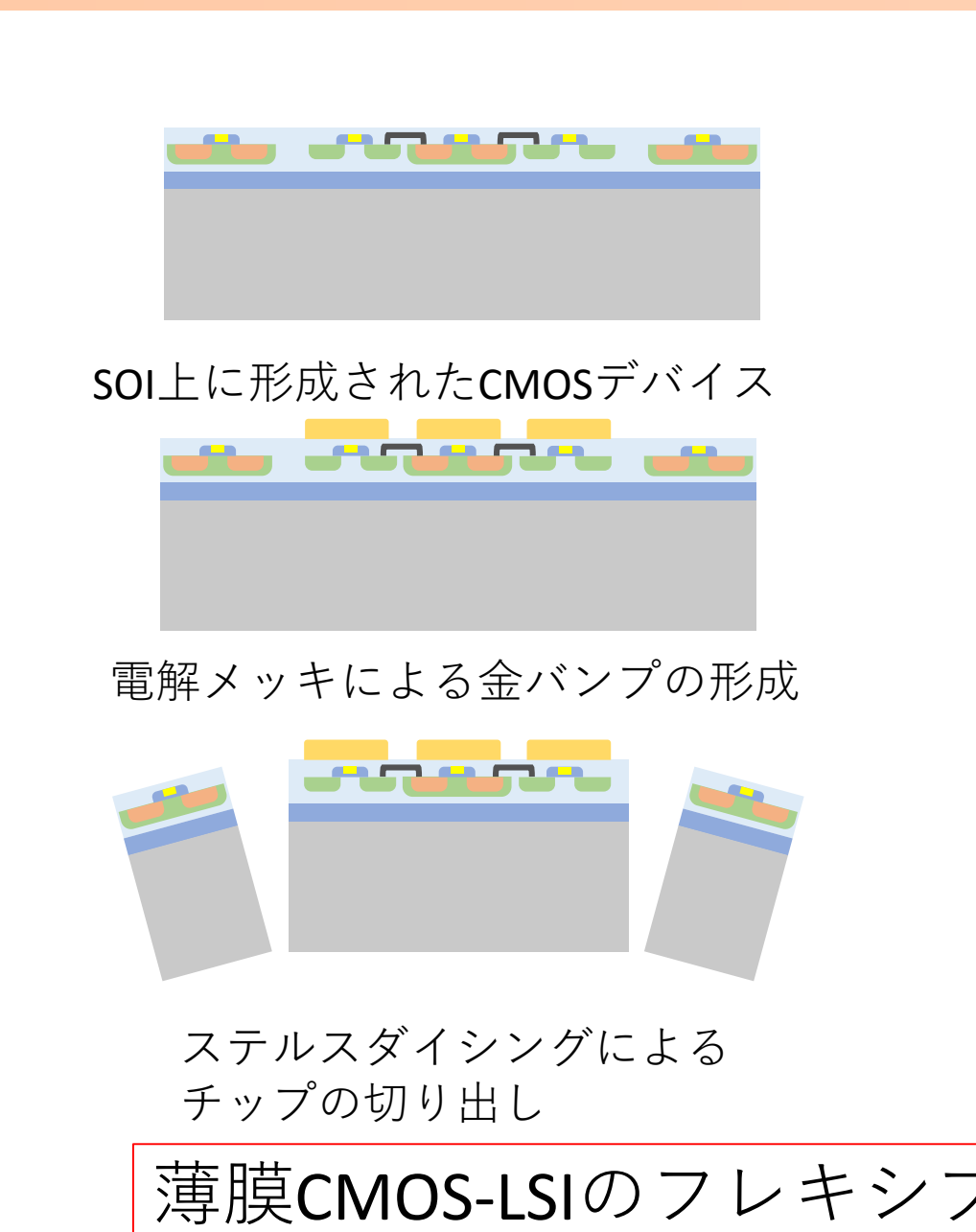
アレイ化されたテストストラクチャ、閾値電圧の変化から応力を評価できる。



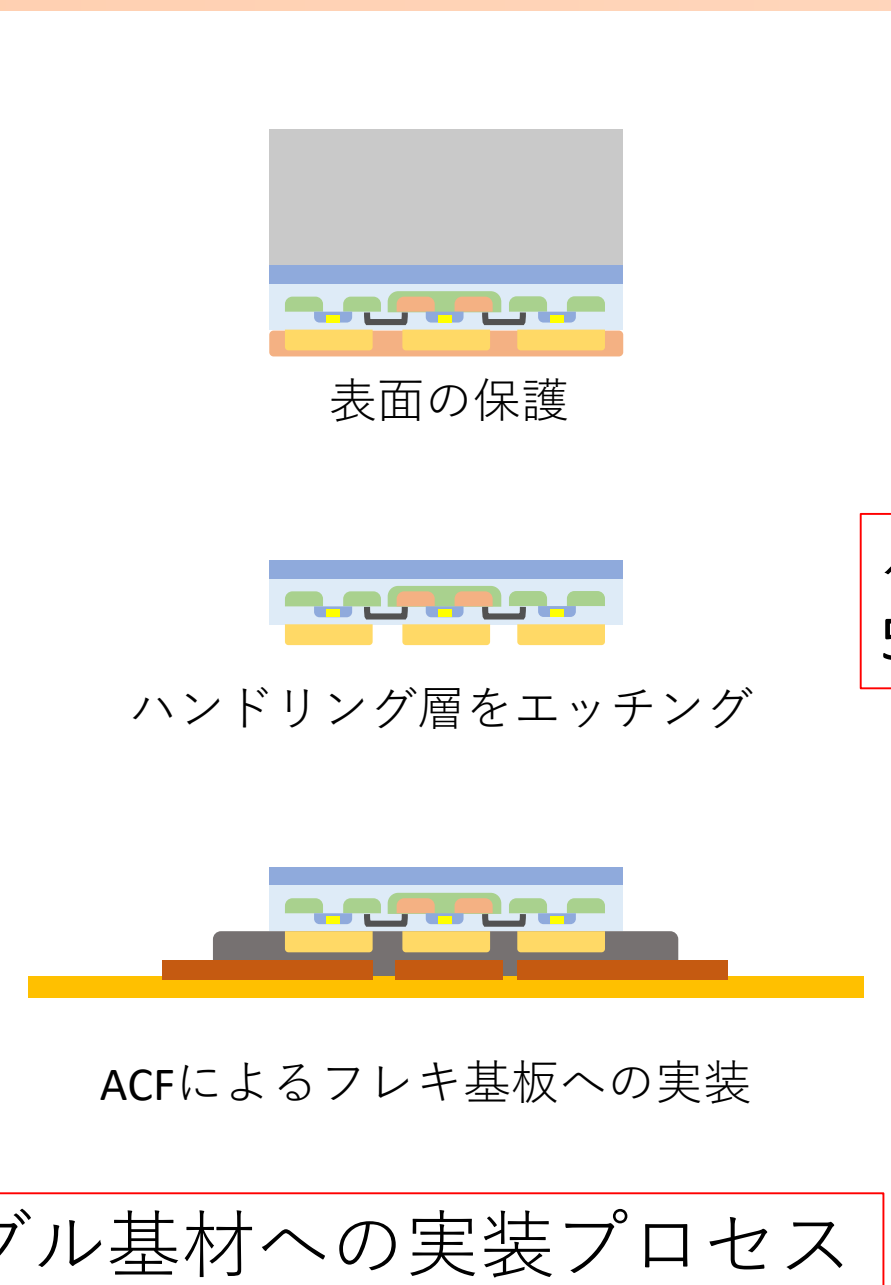
実際に作成されたチップの写真。薄膜化前のサンプルで、金バンプが形成されている。

薄膜CMOS-LSIチップを実装したパッケージを実際に曲げた際の応力分布を測定
→中立面制御の有効性の実証
→実装手法由来の歪み分布の検証

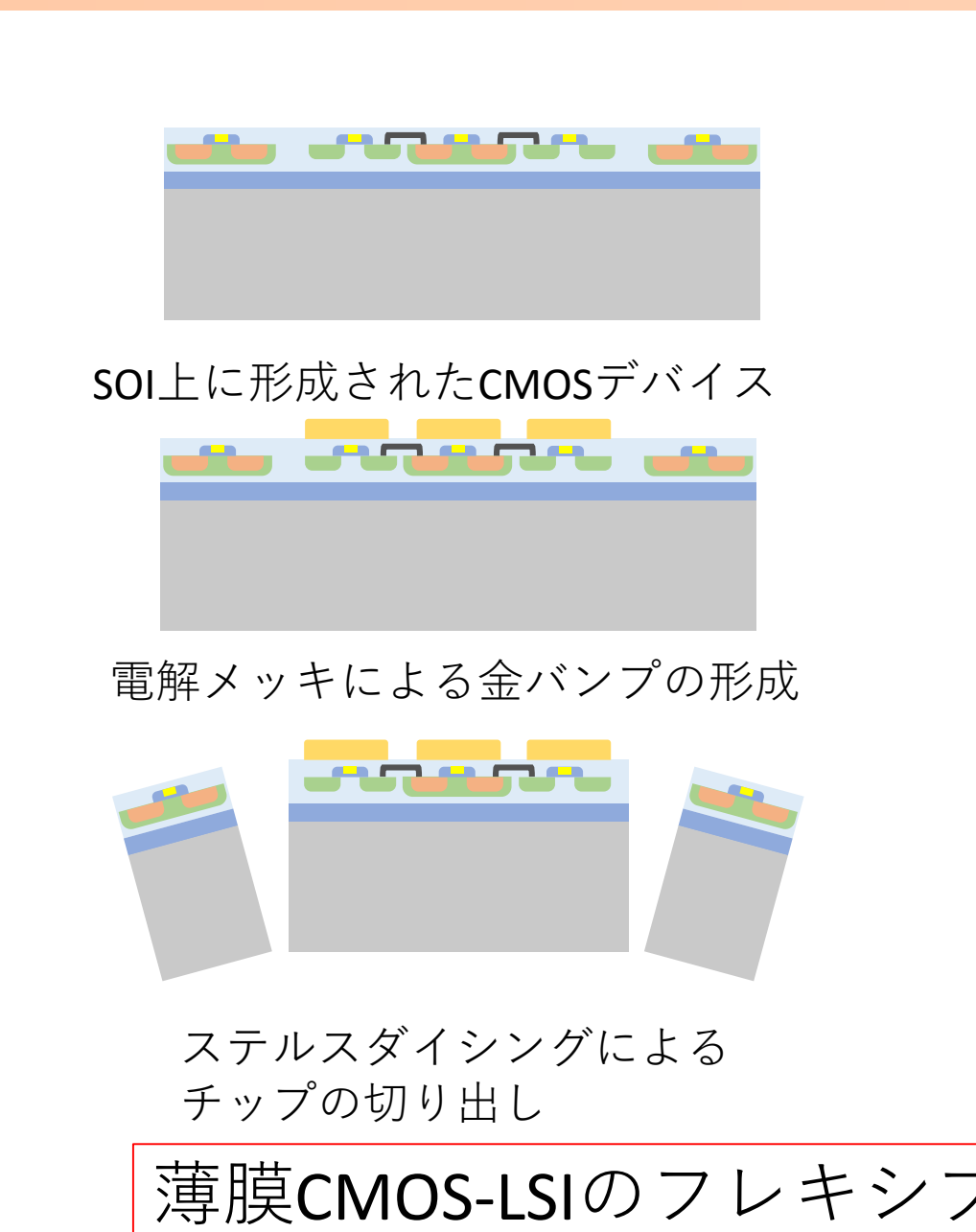
異方性導電性フィルムを用いたChip on Film の試作



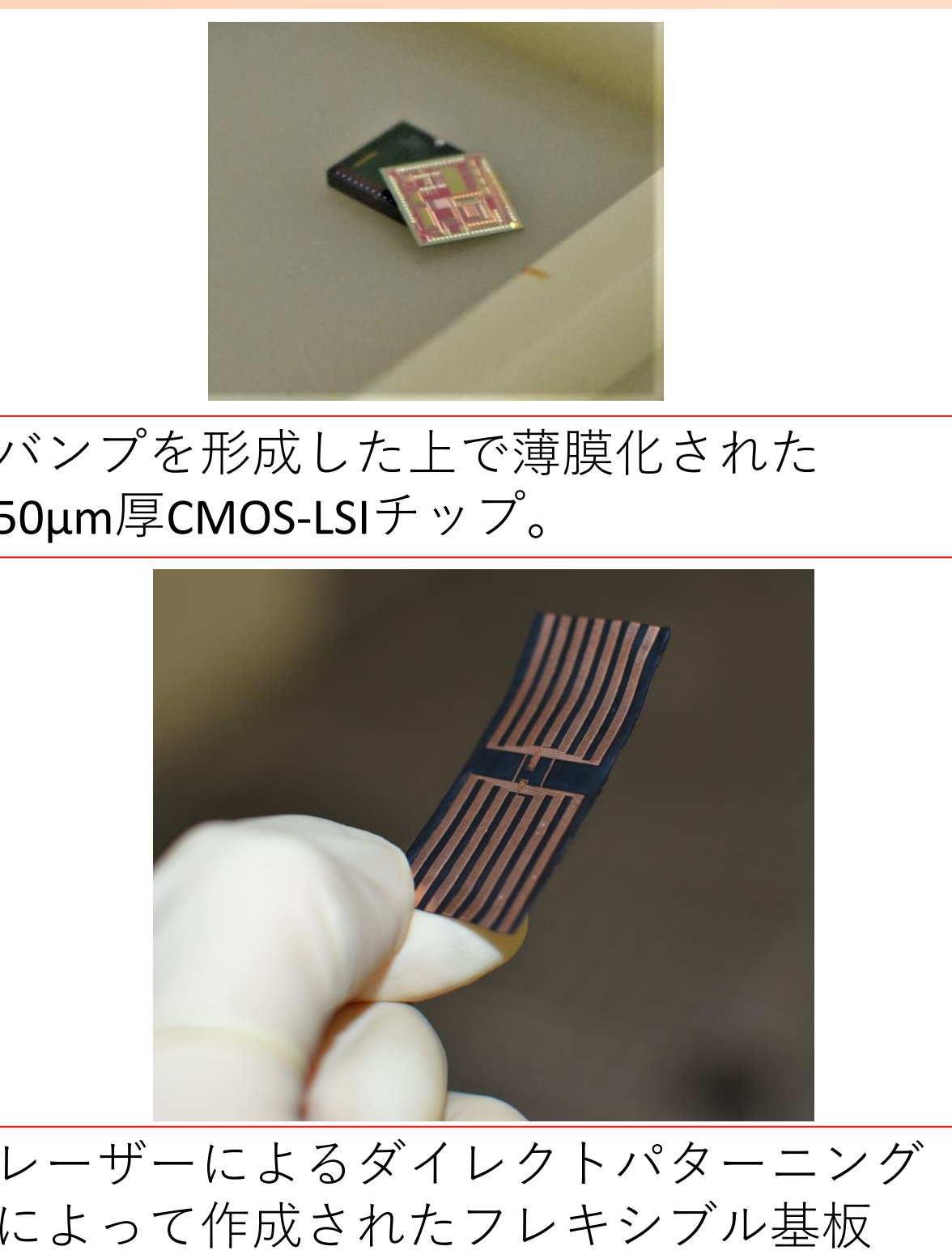
SOI上に形成されたCMOSデバイス



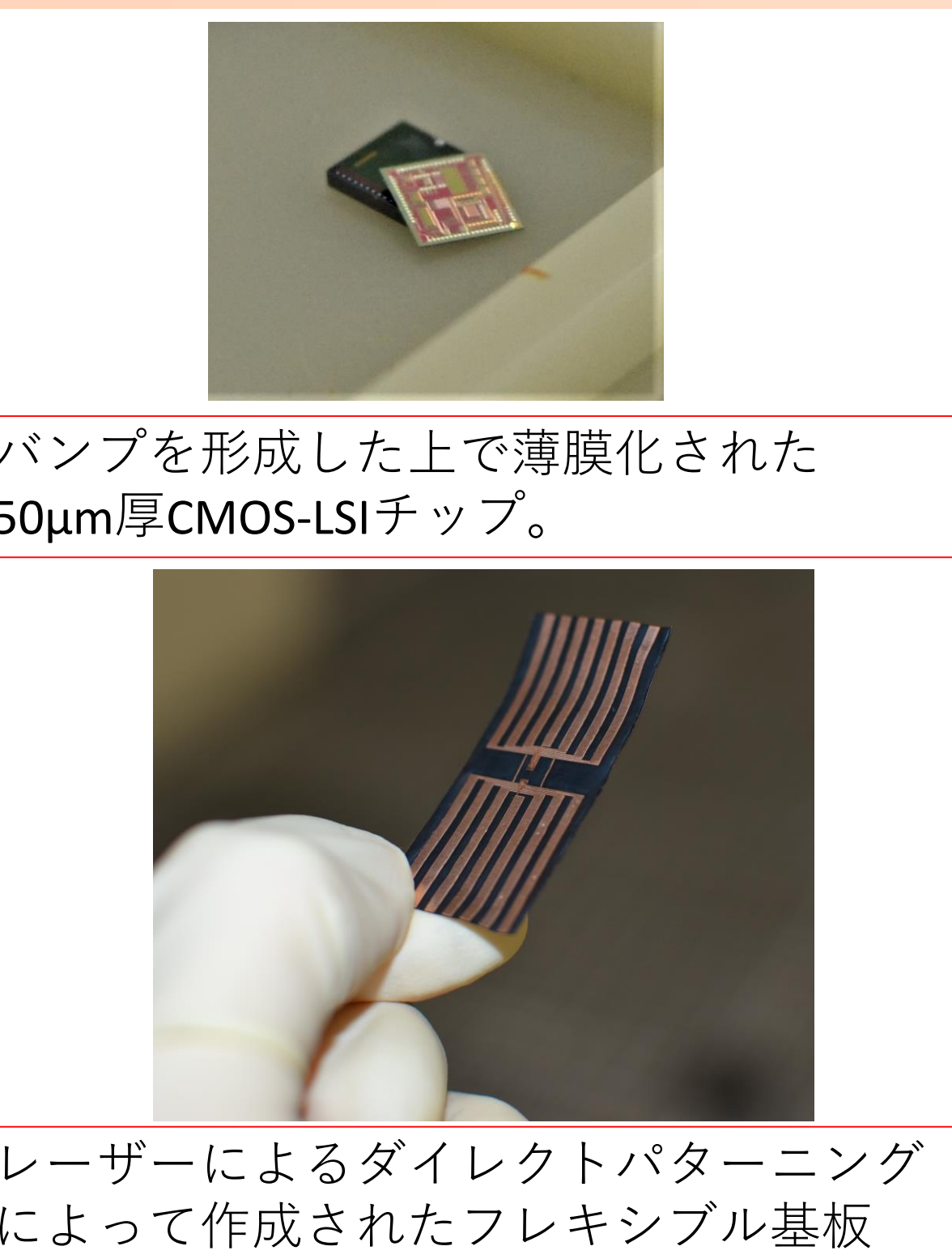
電解メッキによる金バンプの形成



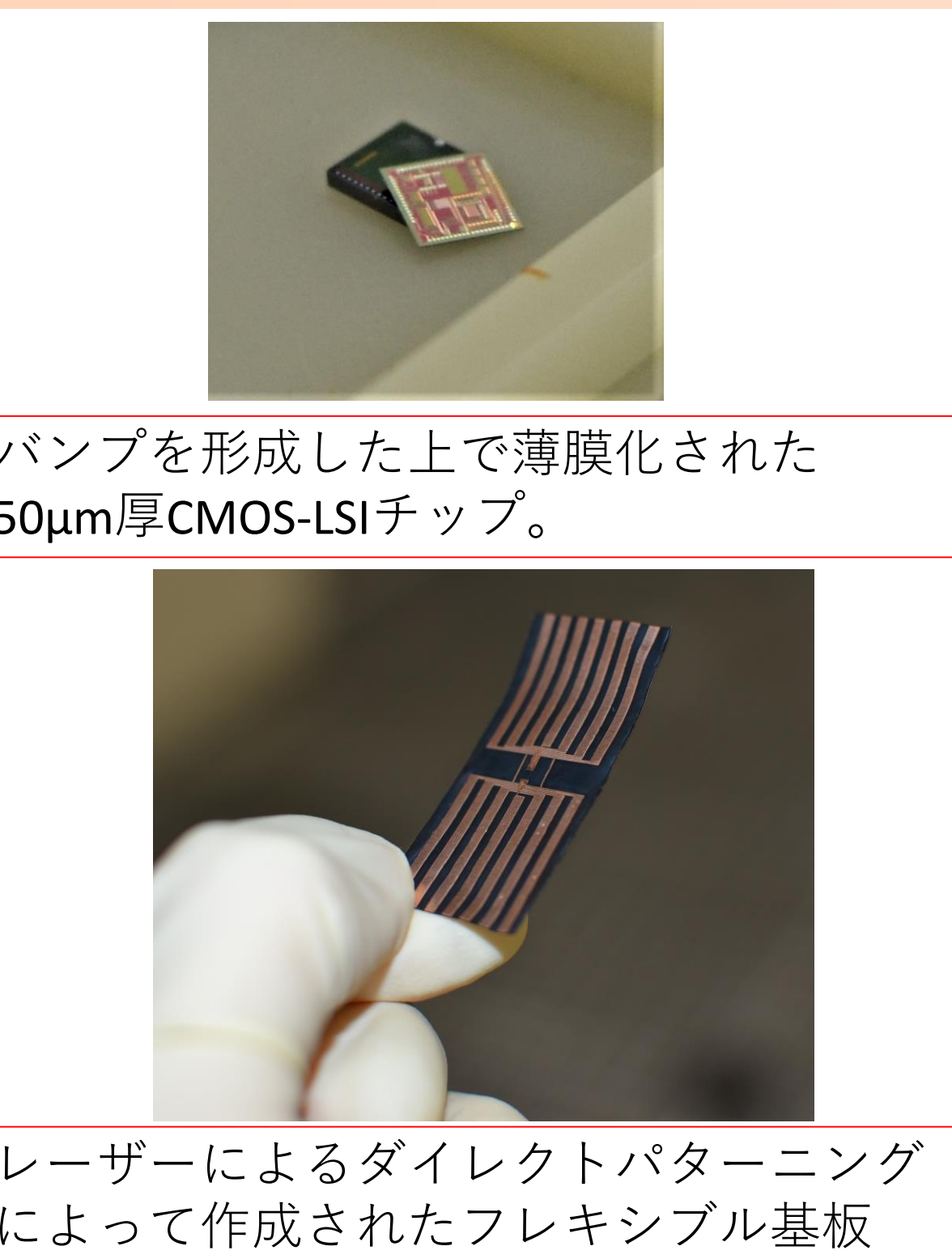
ステルスダイシングによるチップの切り出し



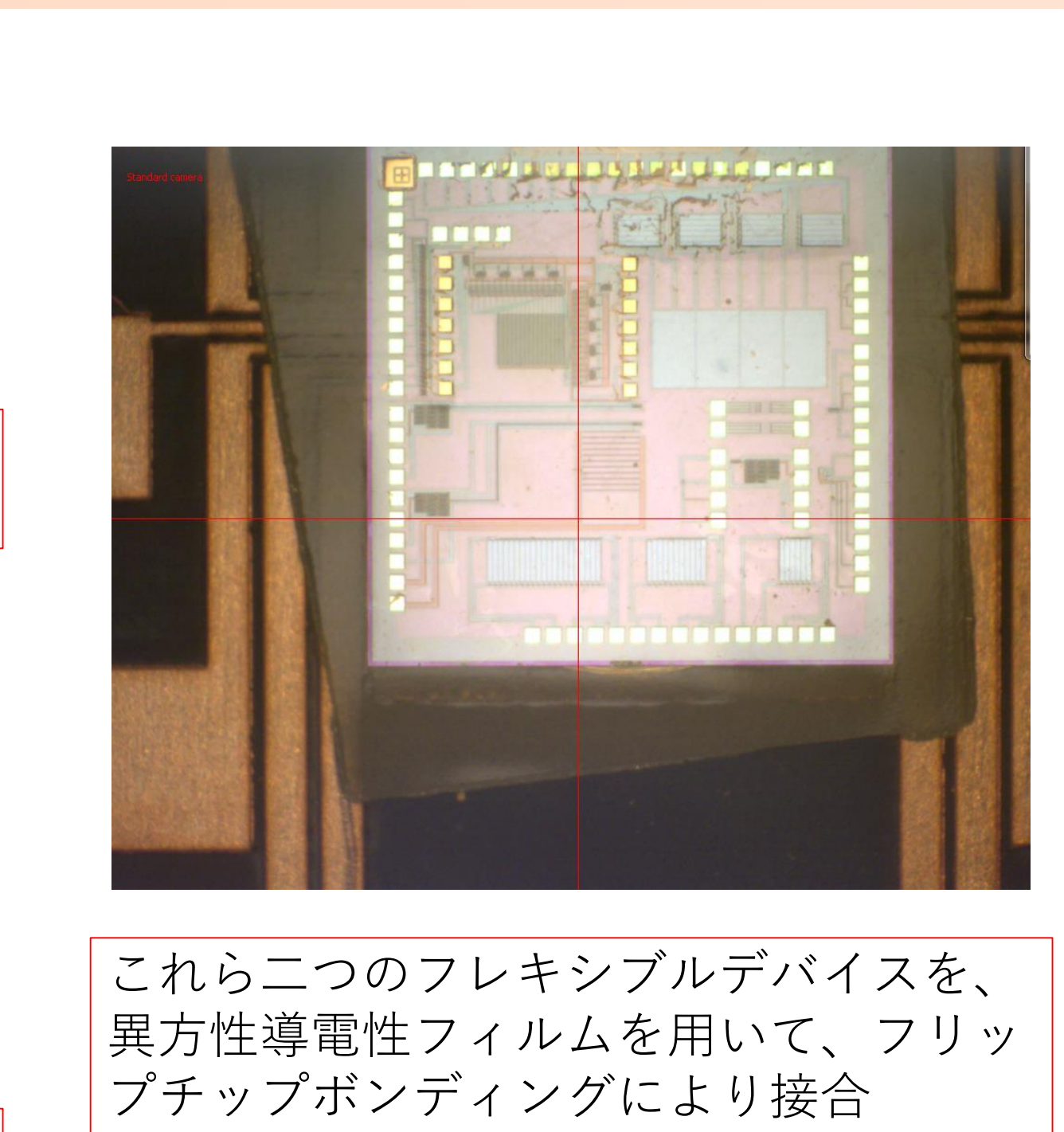
表面の保護



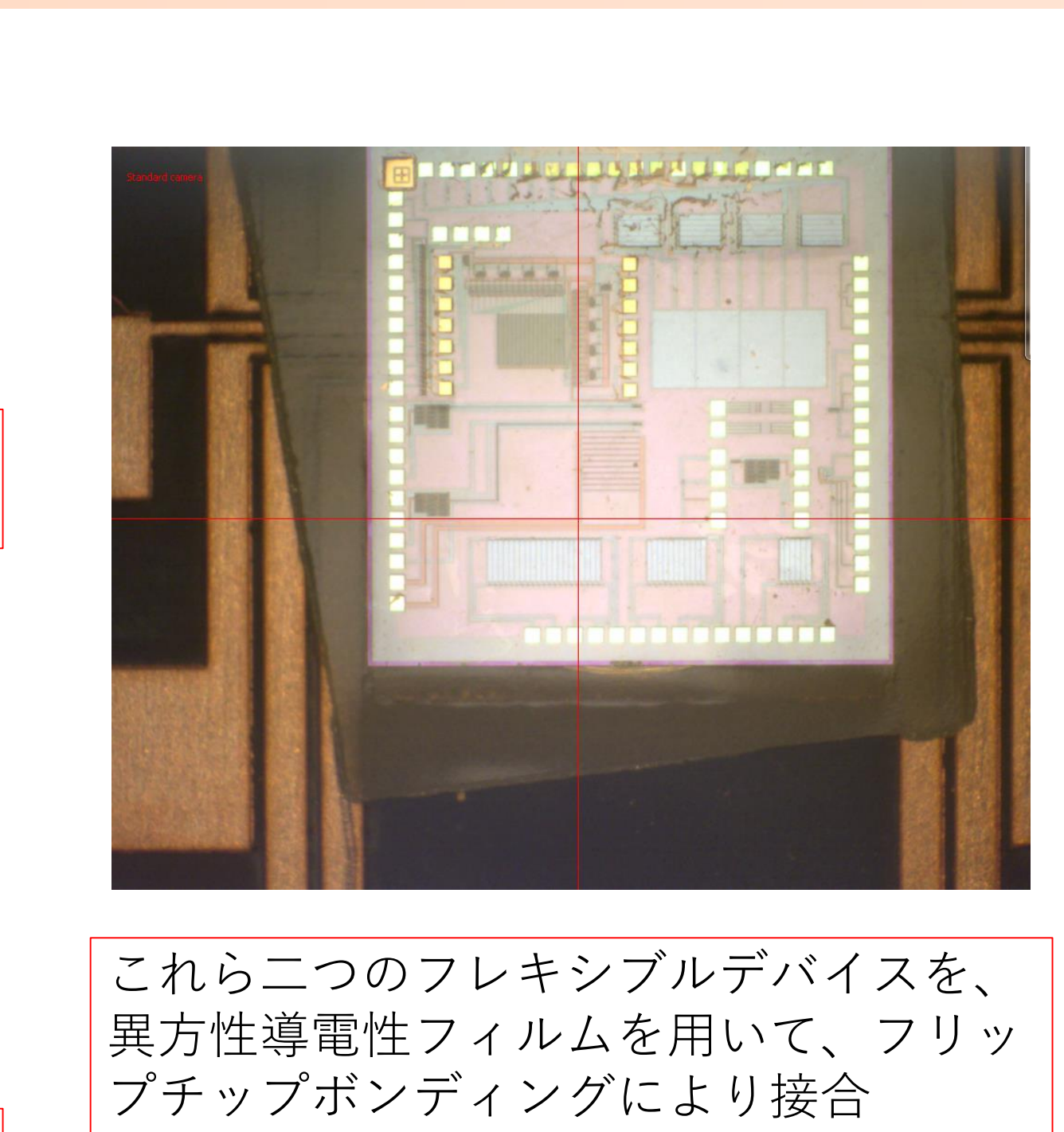
ハンドリング層をエッチング



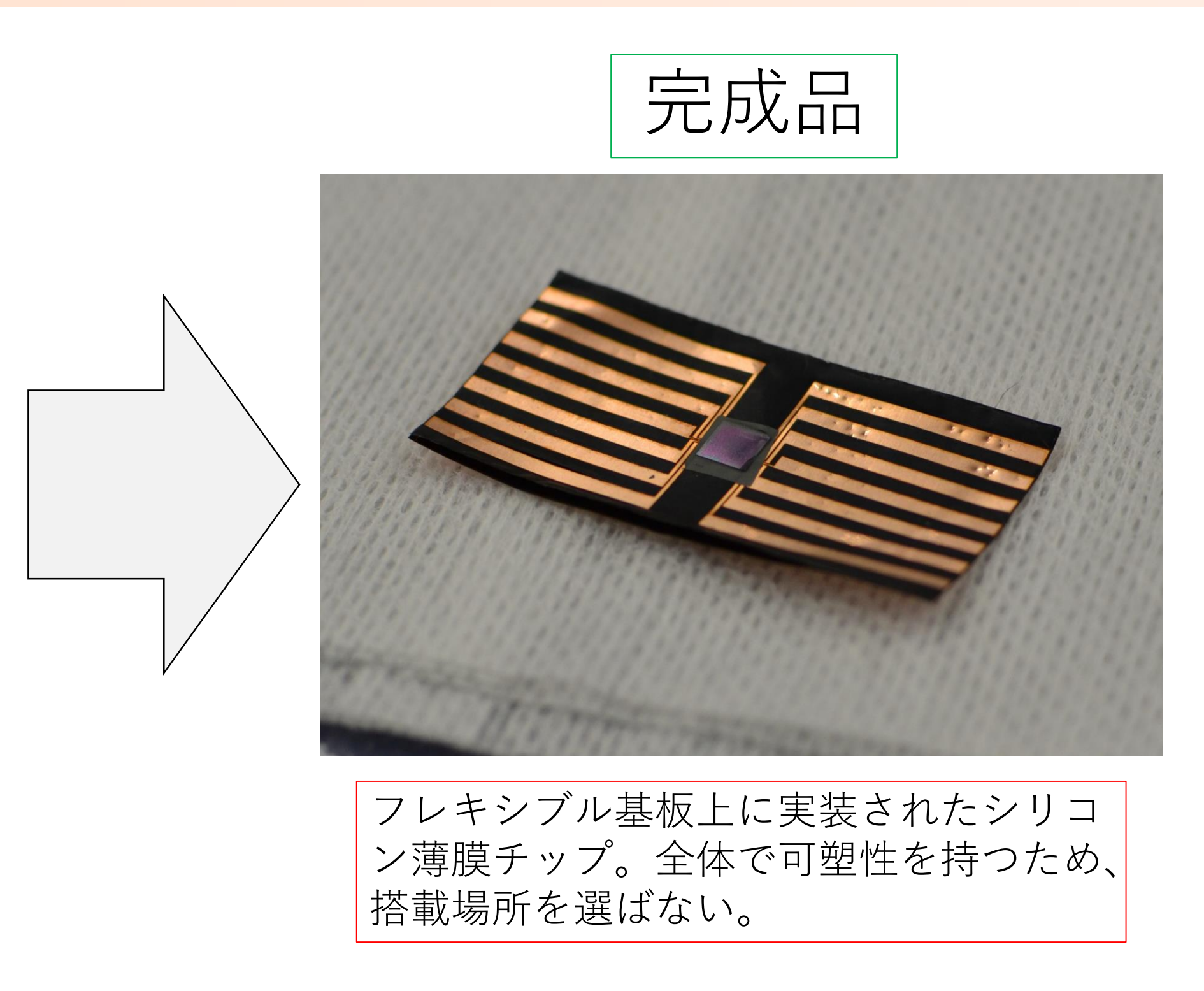
ACFによるフレキシブル基板への実装



バンプを形成した上で薄膜化された50 μ m厚CMOS-LSIチップ。



レーザーによるダイレクトパターンニングによって作成されたフレキシブル基板



これら二つのフレキシブルデバイスを、異方性導電性フィルムを用いて、フリップチップボンディングにより接合

完成品

フレキシブル基板上に実装されたシリコン薄膜チップ。全体で可塑性を持つため、搭載場所を選ばない。

結論及び今後の課題

本研究は、宇宙開発分野の活用を見据えて、フレキシブル基板上への薄膜シリコンの高信頼な実装の探求をおこなうものである。現在までに異方性導電性フィルムによるチップの実装に関しては上記の通りテストデバイスができており、目下曲げ評価用テストストラクチャの測定・検証を行っている。今後は、層構造による中立面制御や、より膜厚の薄いシリコンチップの実装などが課題としてあげられる。加えて、薄膜CMOS-LSIのアプリケーションの探求及び軌道実証も将来の課題としてあげられる。

謝辞

本研究は文部科学省のナノテクノロジープラットフォームの支援を受けて、東京大学武田先端知ビルクリーンルームにおいて大規模集積システム設計教育研究センター（VDEC）微細加工拠点の支援で実施しました。また、本研究の一部はANR(ANR-16-CE33-0022)、JST(CHIRPプログラム)及びJAXA革新的バスWGによって支援されています。